

# ΜΑΘΗΜΑΤΑ ΨΗΦΙΑΚΩΝ ΗΛΕΚΤΡΟΝΙΚΩΝ

ΓΙΑΝΝΗΣ ΛΙΑΠΕΡΔΟΣ



Ελληνικά Ακαδημαϊκά Ηλεκτρονικά  
Συγγράμματα και Βοηθήματα  
[www.kallipos.gr](http://www.kallipos.gr)

**HEALINK**  
Σύνδεσμος Ελληνικών Ακαδημαϊκών Βιβλιοθηκών



---

---

# ΜΑΘΗΜΑΤΑ

# ΨΗΦΙΑΚΩΝ ΗΛΕΚΤΡΟΝΙΚΩΝ

---

---

ΓΙΑΝΝΗΣ ΛΙΑΠΕΡΔΟΣ  
Επίκουρος Καθηγητής  
ΤΕΙ Πελοποννήσου

ΣΠΑΡΤΗ 2016



Γιάννης Λιαπέρδος  
ΜΑΘΗΜΑΤΑ ΨΗΦΙΑΚΩΝ ΗΛΕΚΤΡΟΝΙΚΩΝ

Copyright © ΣΕΑΒ, 2016



Το παρόν έργο αδειοδοτείται υπό τους όρους της άδειας Creative Commons Αναφορά Δημιουργού – Μη Εμπορική Χρήση – Όχι Παράγωγα Έργα 3.0. Για να δείτε ένα αντίγραφο της άδειας αυτής επισκεφτείτε τον ιστότοπο <https://creativecommons.org/licenses/by-nc-nd/3.0/gr/>

Σύνδεσμος Ελληνικών Ακαδημαϊκών Βιβλιοθηκών  
Εθνικό Μετσόβιο Πολυτεχνείο  
Ηρώων Πολυτεχνείου 9, 15780 Ζωγράφου  
[www.kallipos.gr](http://www.kallipos.gr)

ISBN: 978-960-603-510-4

## Ευχαριστίες

---

Θα ήθελα να ευχαριστήσω τη Δράση “Κάλλιπος” του Συνδέσμου Ελληνικών Ακαδημαϊκών Βιβλιοθηκών για την ανάρτηση του βιβλίου στο Αποθετήριο Ακαδημαϊκών Ηλεκτρονικών Συγγραμμάτων και Βοηθημάτων ([repository.kallipos.gr](http://repository.kallipos.gr)), με την οποία δίνεται η δυνατότητα ελεύθερης διάθεσης του συγγράμματος σε μεγαλύτερη μερίδα αναγνωστών.

Στη γλωσσική επιμέλεια του κειμένου ουσιαστική υπήρξε η συμβολή της Κεντρικής Ομάδας Υποστήριξης της Δράσης, τα μέλη της οποίας οφείλω να ευχαριστήσω θερμά και από εδώ.

*Σπάρτη, Ιούνιος 2016  
Γιάννης Λιαπέρδος*



**Π**ρόλογο που το βιβλίο αυτό αποτελεί συνέχεια αντίστοιχης προσπάθειας η οποία αφορούσε τα Αναλογικά Ηλεκτρονικά, και η οποία ανέμενε τον δεύτερο τόμο της προκειμένου να μπορεί να θεωρηθεί ολοκληρωμένη, ο παρών τόμος διαφέρει σημαντικά από τον προηγούμενο τόσο από την άποψη της δομής και του τρόπου οργάνωσης της ύλης, όσο και από την άποψη της παρουσίας αλλά και του ίδιου του περιεχομένου.

Η αξιοποίηση του προηγούμενου τόμου ως διδακτικού βοηθήματος κατά την τριετία που πέρασε ανέδειξε σειρά αναγκαιών προσαρμογών, τις οποίες η συγγραφή αυτού του τόμου δεν θα μπορούσε παρά να υιοθετήσει. Το αποτέλεσμα, όπως θα εξηγήσουμε αναλυτικότερα στη συνέχεια, οδήγησε σε ένα βιβλίο το οποίο διαφοροποιείται σε ικανό βαθμό από το πρώτο, τόσο ώστε να δικαιολογείται η έκδοσή του ως αυτόνομου συγγράμματος και όχι ως της συνέχειας του προηγούμενου. Με την ολοκλήρωση της αναθεώρησης του πρώτου τόμου, και με την απαραίτητη ομογενοποίηση των δύο συγγραμμάτων ως προς τη δομή και το ύφος τους, θα καταστεί δυνατή η μελλοντική παρουσίασή τους ως ενιαίου δίτομου έργου, αφού προηγουμένως δοθεί και στα δύο ο αναγκαίος χρόνος ωρίμανσης.

Η κυριότερη παρατήρηση η οποία διαμόρφωσε τη φυσιογνωμία αυτού του βιβλίου αφορά την έκταση της ύλης, η οποία υπόκειται σε αναγκαστικούς περιορισμούς όταν πρόκειται να καλύψει ένα τυπικό εξαμηνιαίο προπτυχιακό μάθημα ενός ΤΕΙ στο οποίο διατίθεται ένα δίωρο θεωρητικής διδασκαλίας ανά εβδομάδα. Προκειμένου να εξασφαλισθεί η ανταπόκριση της ύλης στην “ποσότητα” της γνώσης η οποία μπορεί να αφομοιωθεί από τον σπουδαστή κατά τη διάρκεια του εξαμήνου, επιλέξαμε την οργάνωσή της σε μια σειρά αυτόνομων, εν πολλοίς, *κεφαλαίων – μαθημάτων*, καθένα από τα οποία αντιστοιχεί σε μία εβδομάδα διδασκαλίας, περίπου. Δεδομένης της αναμφισβήτητης ευρύτητας του αντικειμένου των ψηφιακών κυκλωμάτων και συστημάτων, η προηγούμενη επιλογή καθιστά το βιβλίο αυτό ένα συνοπτικό διδακτικό βοήθημα, περισσότερο, παρά ένα πλήρες βιβλίο αναφοράς. Άλλωστε, ακόμα κι αν επιδιώκαμε το δεύτερο, η επιτυχής έκβαση του εγχειρήματος θα ήταν αβέβαιη, αφού τόσο η ελληνική όσο και η ξενόγλωσση βιβλιογραφία βρίθουν αξιολογών και πληρέστατων βιβλίων αναφοράς.

Μια άλλη παρατήρηση –η οποία όμως σχετίζεται άμεσα με την προηγούμενη– αφορά τη σύνδεση του θεωρητικού μέρους της ύλης με την αντί-

---

στοιχη εφαρμογή της στο εργαστήριο. Παρά την αυτονόητη συνέργεια των δύο, αυτή τη φορά επιχειρήσαμε την αποσύνδεση του θεωρητικού από το εργαστηριακό μέρος, καθώς η πράξη μάς δίδαξε πως το αντίθετο συντείνει στην άσκοπη επιμήκυνση της ύλης και δυσκολεύει τον πρωτοετή σπουδαστή ο οποίος δεν έχει, ακόμη, κατακτήσει την ωριμότητα της διάκρισης μεταξύ της θεμελίωσης των βασικών αρχών και της πρακτικής εφαρμογής τους. Αντί, λοιπόν, να συμπεριλάβουμε σειρά εργαστηριακών ασκήσεων, προτιμήσαμε να ενισχύσουμε την εμπέδωση της ύλης μέσω θεωρητικών ερωτήσεων, ασκήσεων και προβλημάτων, για την ανταπόκριση στα οποία αρκεί η κατανόηση των θεμελιωδών εννοιών και όχι η γνώση εξειδικευμένων εργαστηριακών τεχνικών.

Η διδακτική προσέγγιση η οποία υιοθετείται στηρίζεται, αφενός, στην παραγωγή ενός κειμένου ακριβούς αλλά όχι “αυστηρού” και, αφετέρου, στη διδασκαλία μέσω του *παραδείγματος*. Σε αρκετές περιπτώσεις προτιμήθηκε να προηγηθεί η παρουσίαση του *ειδικού* και, από αυτό, να προκύψει η διατύπωση του *γενικού*, χωρίς – ελπίζουμε – να θιγεί η ιδιαίτερη μαθηματική κομψότητα ορισμένων τμημάτων της ύλης.

Το βιβλίο, αν και συνοπτικό, φιλοδοξεί να είναι πλήρες, ενσωματώνοντας σε μεγάλο βαθμό τις προαπαιτούμενες γνώσεις και παρέχοντας την απαραίτητη σύνδεση με το αντικείμενο των αναλογικών ηλεκτρονικών. Το πρώτο εξασφαλίζεται με την πρόβλεψη κατάλληλου εισαγωγικού μαθήματος, αλλά και με τη σύντομη παράθεση προαπαιτούμενων εννοιών είτε εντός του ίδιου του κειμένου των κεφαλαίων, είτε υπό μορφή παραρτημάτων. Για το δεύτερο, αφιερώνεται αυτοτελές κεφάλαιο.

Η ύλη την οποία επιλέξαμε περιλαμβάνει την παρουσίαση των θεμελιωδών αρχών της ψηφιακής λογικής (αριθμητικά συστήματα, άλγεβρα Boole, κ.λπ.) και την εφαρμογή τους στη σχεδίαση συνδυαστικών και ακολουθιακών ψηφιακών κυκλωμάτων. Συμπεριλάβαμε, επίσης, την παρουσίαση μεθόδων ανάλυσης και σύνθεσης απλών μηχανών καταστάσεων, λόγω της εκτεταμένης χρήσης τους στη σχεδίαση πιο πολύπλοκων ψηφιακών συστημάτων.

Με την ελπίδα πως θα αποτελέσει χρήσιμο βοήθημα για την πρώτη επαφή των σπουδαστών μας με τον “ψηφιακό κόσμο”, τους παραδίδουμε την πρώτη έκδοση του βιβλίου αυτού προσβλέποντας στη βελτίωσή του με τη βοήθεια των παρατηρήσεων και των σχολίων τους.

Σπάρτη, Αύγουστος 2014  
Γιάννης Λιαπέρδος

## ΠΕΡΙΕΧΟΜΕΝΑ

---

	Σελ.
<b>ΚΑΤΑΛΟΓΟΣ ΣΧΗΜΑΤΩΝ</b>	<b>15</b>
<b>ΚΑΤΑΛΟΓΟΣ ΠΙΝΑΚΩΝ</b>	<b>23</b>
<b>1 ΕΙΣΑΓΩΓΗ</b>	<b>29</b>
1.1 Υπολογιστές . . . . .	32
1.1.1 Οπτικοί υπολογιστές . . . . .	32
1.1.2 Κβαντικοί υπολογιστές . . . . .	33
1.1.3 Ηλεκτρονικοί υπολογιστές . . . . .	33
1.2 Συστήματα αρίθμησης . . . . .	34
1.2.1 Δυαδικό σύστημα αρίθμησης . . . . .	37
1.3 Αναπαράστασεις δεκαδικών αριθμών με δυαδικά ψηφία . . . . .	42
1.3.1 Φυσικός τρόπος αναπαράστασης . . . . .	42
1.3.2 Αναπαράσταση δυαδικά κωδικοποιημένου δεκαδικού αριθμού . . . . .	43
1.3.3 Αναπαράσταση δεκαδικού αριθμού με τον κώδικα Gray . . . . .	44
1.4 Δυαδική αναπαράσταση χαρακτήρων . . . . .	47
1.5 Δυαδική αναπαράσταση αρνητικών ακέραιων αριθμών . . . . .	47
1.5.1 Αναπαράσταση προσημασμένου μέτρου . . . . .	48
1.5.2 Αναπαράσταση με το συμπλήρωμα ως προς 1 . . . . .	49
1.5.3 Αναπαράσταση με το συμπλήρωμα ως προς 2 . . . . .	51
1.6 Δυαδική αναπαράσταση πραγματικών αριθμών . . . . .	52
1.7 Ψηφιακή αναπαράσταση αναλογικών σημάτων . . . . .	54
1.7.1 Αναλογικά και ψηφιακά σήματα . . . . .	54
1.7.2 Μετατροπή αναλογικού σήματος σε ψηφιακό . . . . .	56
1.8 Βασικές αριθμητικές πράξεις στο δυαδικό σύστημα . . . . .	56
1.8.1 Πρόσθεση . . . . .	57
1.8.2 Αφαίρεση . . . . .	59
<b>2 ΣΤΟΙΧΕΙΑ ΑΛΓΕΒΡΑΣ ΒΟΟΛΕ</b>	<b>61</b>
2.1 Στοιχεία προτασιακής λογικής . . . . .	62
2.2 Στοιχεία θεωρίας συνόλων – Διαγράμματα Venn . . . . .	63
2.2.1 Αναπαράσταση πράξεων συνόλων με τη βοήθεια διαγραμμάτων Venn . . . . .	64

2.3	Δίτιμη άλγεβρα Boole . . . . .	65
2.3.1	Ορισμός . . . . .	65
2.3.2	Πίνακες αλήθειας βασικών πράξεων . . . . .	67
2.3.3	Ιδιότητες των πράξεων . . . . .	67
2.3.4	Προτεραιότητα των πράξεων . . . . .	69
2.3.5	Δευτερογενείς πράξεις . . . . .	69
2.3.6	Λογικές συναρτήσεις . . . . .	71
2.3.7	Θεωρήματα . . . . .	73
2.4	Λογικές πύλες και λογικά κυκλώματα . . . . .	83
2.4.1	Είδη λογικών πυλών . . . . .	83
2.4.2	Ισοδυναμία λογικών πυλών . . . . .	86
2.4.3	Καθολικές λογικές πύλες . . . . .	86
2.4.4	Λογικά κυκλώματα . . . . .	89
<b>3</b>	<b>ΥΛΟΠΟΙΗΣΗ ΛΟΓΙΚΩΝ ΚΥΚΛΩΜΑΤΩΝ</b>	<b>95</b>
3.1	Στοιχεία άλγεβρας διακοπών . . . . .	95
3.1.1	Έννοια και καταστάσεις μηχανικού διακόπτη . . . . .	96
3.1.2	Υλοποίηση των λογικών πράξεων με κυκλώματα μηχανικών διακοπών . . . . .	97
3.1.3	Απόδειξη των ταυτοτήτων της άλγεβρας Boole μέσω της άλγεβρας διακοπών . . . . .	100
3.1.4	Υλοποίηση λογικών συναρτήσεων με κυκλώματα μηχανικών διακοπών . . . . .	102
3.2	Υλοποίηση λογικών κυκλωμάτων με ηλεκτρονικούς διακόπτες	105
3.2.1	Ηλεκτρονικά ελεγχόμενος διακόπτης . . . . .	105
3.2.2	Υλοποίηση λογικών πράξεων με ηλεκτρονικά ελεγχόμενους διακόπτες . . . . .	106
3.2.3	Υλοποίηση λογικών συναρτήσεων με ηλεκτρονικά ελεγχόμενους διακόπτες . . . . .	119
3.3	Υλοποίηση λογικών κυκλωμάτων με τρανζίστορ . . . . .	120
3.3.1	Τα τρανζίστορ MOS ως ηλεκτρονικά ελεγχόμενοι διακόπτες . . . . .	120
3.3.2	Μη ιδανικότητα των τρανζίστορ MOS ως διακοπών . . . . .	122
3.3.3	Η λογική οικογένεια CMOS . . . . .	127
<b>4</b>	<b>ΑΝΑΛΥΣΗ ΚΑΙ ΣΥΝΘΕΣΗ ΣΥΝΔΥΑΣΤΙΚΩΝ ΚΥΚΛΩΜΑΤΩΝ</b>	<b>135</b>
4.1	Η έννοια του συνδυαστικού κυκλώματος . . . . .	137
4.2	Περιγραφή συνδυαστικών κυκλωμάτων . . . . .	138
4.2.1	Από τη λογική συνάρτηση στον πίνακα αλήθειας . . . . .	141
4.2.2	Από τον πίνακα αλήθειας στη λογική συνάρτηση . . . . .	142
4.2.3	Διαγράμματα χρονισμού . . . . .	152
4.3	Ανάλυση συνδυαστικών κυκλωμάτων . . . . .	154
4.3.1	Από το κύκλωμα στη λογική συνάρτηση . . . . .	155
4.3.2	Από το κύκλωμα στον πίνακα αλήθειας . . . . .	155
4.4	Σύνθεση συνδυαστικών κυκλωμάτων . . . . .	156
4.4.1	Από τη λογική συνάρτηση στο κύκλωμα . . . . .	157

4.4.2	Από τον πίνακα αλήθειας στο κύκλωμα . . . . .	158
<b>5</b>	<b>ΑΠΛΟΠΟΙΗΣΗ ΣΥΝΔΥΑΣΤΙΚΩΝ ΚΥΚΛΩΜΑΤΩΝ</b>	<b>161</b>
5.1	Συνέπειες της αυξημένης πολυπλοκότητας . . . . .	161
5.1.1	Όγκος/επιφάνεια . . . . .	161
5.1.2	Επιδόσεις . . . . .	162
5.1.3	Κατανάλωση ηλεκτρικής ισχύος . . . . .	162
5.1.4	Αξιοπιστία . . . . .	162
5.2	Η έννοια της απλοποίησης συνδυαστικού κυκλώματος . . . . .	163
5.3	Μέθοδοι απλοποίησης συνδυαστικών κυκλωμάτων . . . . .	164
5.3.1	Αλγεβρική μέθοδος . . . . .	165
5.3.2	Μέθοδος του χάρτη Karnaugh . . . . .	169
<b>6</b>	<b>ΠΟΛΥΠΛΕΚΤΕΣ/ΑΠΟΠΟΛΥΠΛΕΚΤΕΣ</b>	<b>195</b>
6.1	Πολυπλέκτες . . . . .	196
6.1.1	Η έννοια του πολυπλέκτη . . . . .	196
6.1.2	Υλοποίηση πολυπλεκτών . . . . .	199
6.2	Αποπολυπλέκτες . . . . .	205
6.2.1	Η έννοια του αποπολυπλέκτη . . . . .	205
6.2.2	Υλοποίηση αποπολυπλεκτών . . . . .	208
6.3	Εφαρμογές . . . . .	213
6.3.1	Πολυπλεξία . . . . .	213
6.3.2	Επιλογείς δεδομένων . . . . .	215
6.4	Καθολικότητα των πολυπλεκτών . . . . .	215
6.4.1	Υλοποίηση των βασικών πράξεων . . . . .	215
6.4.2	Υλοποίηση λογικών συναρτήσεων . . . . .	218
<b>7</b>	<b>ΚΩΔΙΚΟΠΟΙΗΤΕΣ/ΑΠΟΚΩΔΙΚΟΠΟΙΗΤΕΣ</b>	<b>225</b>
7.1	Κυκλώματα μοναδικής ενεργής εισόδου . . . . .	226
7.2	Κωδικοποιητές . . . . .	230
7.2.1	Κωδικοποιητής 10:4 BCD . . . . .	231
7.2.2	Κωδικοποιητής 4:2 . . . . .	235
7.2.3	Κωδικοποιητής προτεραιότητας 4:2 . . . . .	236
7.3	Αποκωδικοποιητές . . . . .	238
7.3.1	Αποκωδικοποιητής 2:4 . . . . .	239
7.3.2	Αποκωδικοποιητής οθόνης επτά τμημάτων . . . . .	241
7.3.3	Αποκωδικοποιητής με επίτρεψη . . . . .	253
7.3.4	Καθολικότητα των αποκωδικοποιητών . . . . .	257
<b>8</b>	<b>ΚΥΚΛΩΜΑΤΑ ΛΟΓΙΚΩΝ ΚΑΙ ΑΡΙΘΜΗΤΙΚΩΝ ΠΡΑΞΕΩΝ</b>	<b>263</b>
8.1	Συγκριτές . . . . .	264
8.1.1	Συγκριτές ταυτότητας . . . . .	264
8.1.2	Συγκριτές μεγέθους . . . . .	268
8.2	Αθροιστές . . . . .	277
8.2.1	Ημιαθροιστής . . . . .	277
8.2.2	Πλήρης αθροιστής . . . . .	279

8.2.3	Αθροιστές πολυψήφιων δυαδικών αριθμών . . . . .	282
8.3	Αφαιρέτες . . . . .	284
8.3.1	Ημιαφαιρέτης . . . . .	284
8.3.2	Πλήρης αφαιρέτης . . . . .	285
8.3.3	Αφαιρέτες πολυψήφιων δυαδικών αριθμών . . . . .	288
8.3.4	Υλοποίηση αφαιρετών με τη βοήθεια αθροιστών . . . . .	289
8.4	Πολλαπλασιαστές . . . . .	292
8.4.1	Πολλαπλασιαστής μονοψήφιων δυαδικών αριθμών . . . . .	293
8.4.2	Πολλαπλασιαστές διψήφιων δυαδικών αριθμών . . . . .	293
8.4.3	Πολλαπλασιαστές πολυψήφιων δυαδικών αριθμών . . . . .	296
8.5	Αριθμητική και λογική μονάδα . . . . .	299
<b>9</b>	<b>ΜΑΝΔΑΛΩΤΕΣ ΚΑΙ FLIP-FLOPS</b>	<b>301</b>
9.1	Μανδαλωτές . . . . .	302
9.1.1	Μανδαλωτής SR . . . . .	302
9.1.2	Μανδαλωτής SR με επίτρεψη . . . . .	309
9.1.3	Μανδαλωτής D με επίτρεψη . . . . .	311
9.1.4	Μειονέκτημα των μανδαλωτών . . . . .	314
9.2	Flip-flops . . . . .	314
9.2.1	Ακμοपुरοδόηητο flip-flop ‘αφένηη – σκλάβου’ . . . . .	315
9.2.2	Τύποι flip-flops . . . . .	317
9.2.3	Πρόσθηηα ηαρηηηηηηηά ηων flip-flops . . . . .	327
9.2.4	Εφαρηηόγες ηων flip-flops . . . . .	327
<b>10</b>	<b>ΑΚΟΛΟΥΘΙΑΚΑ ΚΥΚΛΩΜΑΤΑ</b>	<b>331</b>
10.1	Μοντέλα ακολουθηηηηών κυηηωμάηων . . . . .	331
10.1.1	Μηηανή Mealy . . . . .	332
10.1.2	Μηηανή Moore . . . . .	332
10.1.3	Μοντέλα ακολουθηηηηών κυηηωμάηων ηωρίς εισόδους . . . . .	333
10.2	Ασύηηρονα ακολουθηηηηά κυηηώμαηα . . . . .	334
10.2.1	Απαρηημηηής κυηηώηωσης . . . . .	335
10.2.2	Διαηρέηης συηηόηηηας . . . . .	338
10.3	Ανάλυση σύηηροηων ακολουθηηηηών κυηηωμάηων . . . . .	339
10.3.1	Κυηηώμαηα ηωρίς εισόδους . . . . .	339
10.3.2	Κυηηώμαηα με εισόδους . . . . .	346
10.4	Εφαρηηόγες σύηηροηων ακολουθηηηηών κυηηωμάηων . . . . .	351
10.4.1	Καηαηωρηηές ολίσηηης / Μεηαηροπείς σειρηηηού σε παράλληλο . . . . .	351
10.4.2	Μεηαηροπείς παράλληλου σε σειρηηηό . . . . .	352
<b>11</b>	<b>ΣΧΕΔΙΑΣΗ ΜΗΧΑΝΩΝ ΚΑΤΑΣΤΑΣΕΩΝ</b>	<b>355</b>
11.1	Μηηανές καηασηάσεων . . . . .	356
11.1.1	Διάκρηση . . . . .	356
11.2	Μεηοδολογία σχεδίασης ηηηανών πεπερασημένων καηασηάσεων . . . . .	357
11.2.1	Μηηανές καηασηάσεων ηωρίς εισόδους . . . . .	357

---

11.2.2 Μηχανές καταστάσεων με εισόδους . . . . .	367
<b>Παράρτημα I</b> Αριθμητική modulo-2	<b>375</b>
<b>Παράρτημα II</b> Ολοκληρωμένες λογικές πύλες	<b>377</b>
II.1 Κατάταξη ψηφιακών ολοκληρωμένων κυκλωμάτων . . . . .	377
II.2 Σύμβολα στους πίνακες αλήθειας . . . . .	378
II.3 Αναγνώριση ψηφιακών ολοκληρωμένων κυκλωμάτων . . . . .	378
II.4 Ολοκληρωμένες λογικές πύλες της σειράς 74xx . . . . .	380
II.4.1 7404 . . . . .	380
II.4.2 7408 . . . . .	380
II.4.3 7400 . . . . .	381
II.4.4 7402 . . . . .	381
II.4.5 7432 . . . . .	382
<b>Παράρτημα III</b> Επίδραση του φόρτου σε λογική πύλη NOT υλοποιούμενη με ιδανικό ηλεκτρονικά ελεγχόμενο διακόπτη τύπου n	<b>385</b>
<b>Παράρτημα IV</b> Λύσεις επιλεγμένων ασκήσεων	<b>387</b>
<b>Παράρτημα V</b> Απαντήσεις επιλεγμένων ερωτήσεων	<b>405</b>
<b>ΒΙΒΛΙΟΓΡΑΦΙΑ</b>	<b>411</b>
<b>ΕΥΡΕΤΗΡΙΟ</b>	<b>413</b>



## ΚΑΤΑΛΟΓΟΣ ΣΧΗΜΑΤΩΝ

ΣΧΗΜΑ	Σελ.
1.1 Παράδειγμα για τη διευκρίνιση των εννοιών “δεδομένα”, “πράξη”, και “υπολογισμός” (1/2)	30
1.2 Παράδειγμα για τη διευκρίνιση των εννοιών “δεδομένα”, “πράξη”, και “υπολογισμός” (2/2)	31
1.3 Παράδειγμα μετατροπής αριθμού από το δεκαδικό στο δυαδικό σύστημα, μέσω διαδοχικών διαιρέσεων με το 2	40
1.4 Παράδειγμα μετατροπής αριθμού από το δεκαδικό στο δυαδικό σύστημα, μέσω διαδοχικών αφαιρέσεων δυνάμεων του 2	42
1.5 Παράδειγμα μετατροπής φυσικού δυαδικού αριθμού σε δυαδικό αριθμό Gray	45
1.6 Παράδειγμα μετατροπής δυαδικού αριθμού Gray σε φυσικό δυαδικό αριθμό	46
1.7 Παράδειγμα αναλογικού σήματος τάσης	54
1.8 Παράδειγμα (δίτιμου) ψηφιακού σήματος τάσης	55
1.9 Παράδειγμα ψηφιακού σήματος τάσης υπό την επίδραση θορύβου	55
1.10 Ψηφιακή αναπαράσταση αναλογικού σήματος με τη μέθοδο της διαμόρφωσης Δέλτα	57
2.1 Αναπαράσταση του καθολικού συνόλου $U$ σε διάγραμμα Venn	64
2.2 Αναπαράσταση συνόλου $A$ με τη βοήθεια διαγράμματος Venn	64
2.3 Αναπαράσταση της τομής δύο συνόλων $A$ και $B$ με τη βοήθεια διαγράμματος Venn	65
2.4 Αναπαράσταση της ένωσης δύο συνόλων $A$ και $B$ με τη βοήθεια διαγράμματος Venn	65
2.5 Απόδειξη της ταυτότητας $1 \cdot x = x$ με τη βοήθεια διαγράμματος Venn	75
2.6 Απόδειξη της ταυτότητας $x + \bar{x} = 1$ με τη βοήθεια διαγράμματος Venn	77
2.7 Απόδειξη της ταυτότητας της απορρόφησης $x + xy = x$ με τη βοήθεια διαγράμματος Venn	79
2.8 Παράδειγμα υπολογισμού της τιμής εξόδου μιας λογικής πύλης	84
2.9 Παράδειγμα υπολογισμού της τιμής εξόδου λογικής πύλης για την οποία λογίζεται το συμπλήρωμα της μιας εισόδου	85
2.10 Ισοδυναμία των λογικών πυλών (N)AND και (N)OR με βάση τους κανόνες De Morgan	86
2.11 Παράδειγμα υλοποίησης λογικής συνάρτησης	91
2.12 Παράδειγμα προσδιορισμού της λογικής συνάρτησης την οποία υλοποιεί λογικό κύκλωμα	92
2.13 Παράδειγμα λογικού κυκλώματος για το οποίο ζητείται η λογική συνάρτηση την οποία υλοποιεί	93

3.1	Καταστάσεις ενός μηχανικού διακόπτη . . . . .	96
3.2	Κύκλωμα μηχανικών διακοπών το οποίο υλοποιεί την πράξη της λογικής σύ- ζευξης (AND) . . . . .	98
3.3	Κύκλωμα μηχανικών διακοπών το οποίο υλοποιεί την πράξη της λογικής διά- ζευξης (OR) . . . . .	99
3.4	Κύκλωμα μηχανικού διακόπτη το οποίο υλοποιεί την πράξη του συμπληρώματος (NOT) . . . . .	100
3.5	Κύκλωμα διακοπών για την απόδειξη της ταυτότητας $x + x = x$ . . . . .	101
3.6	Κύκλωμα διακοπών για την απόδειξη της ταυτότητας $x \cdot 1 = x$ . . . . .	102
3.7	Κύκλωμα διακοπών το οποίο υλοποιεί τη λογική συνάρτηση $f(x, y, z) = x + yz$ . . . . .	103
3.8	Κύκλωμα διακοπών για το οποίο ζητείται η λογική συνάρτηση την οποία υλοποιεί . . . . .	104
3.9	Κύκλωμα διακοπών για το οποίο ζητείται η λογική συνάρτηση την οποία υλοποιεί . . . . .	104
3.10	Κύκλωμα με λογικές πύλες το οποίο ζητείται να μετατραπεί σε ισοδύναμο κύ- κλωμα με μηχανικούς διακόπτες . . . . .	105
3.11	Ηλεκτρονικά ελεγχόμενος διακόπτης . . . . .	106
3.12	Ηλεκτρονικά ελεγχόμενος διακόπτης τύπου n . . . . .	106
3.13	Ηλεκτρονικά ελεγχόμενος διακόπτης τύπου p . . . . .	106
3.14	Ισοδυναμία ηλεκτρονικά ελεγχόμενων διακοπών τύπου p και n . . . . .	107
3.15	Κύκλωμα διακόπτη τύπου n για την υλοποίηση της λογικής ταυτότητας . . . . .	108
3.16	Κύκλωμα διακόπτη τύπου n για την υλοποίηση του συμπληρώματος (NOT) . . . . .	108
3.17	Κυκλώματα διακοπών τύπου n για την υλοποίηση των λογικών πράξεων (α) AND και (β) NAND . . . . .	110
3.18	Κυκλώματα διακοπών τύπου n για την υλοποίηση των λογικών πράξεων (α) OR και (β) NOR . . . . .	111
3.19	Κύκλωμα διακόπτη τύπου p για την υλοποίηση της λογικής ταυτότητας . . . . .	111
3.20	Κύκλωμα διακόπτη τύπου p για την υλοποίηση του συμπληρώματος (NOT) . . . . .	112
3.21	Κυκλώματα διακοπών τύπου p για την υλοποίηση των λογικών πράξεων (α) AND και (β) NAND . . . . .	113
3.22	Κυκλώματα διακοπών τύπου p για την υλοποίηση των λογικών πράξεων (α) OR και (β) NOR . . . . .	114
3.23	Δικτύωμα διακοπών (α) τύπου n και (β) το συμπληρωματικό του . . . . .	115
3.24	Κυκλώματα διακοπών τύπου n και p για την υλοποίηση (α) της λογικής ταυτό- τητας και (β) του συμπληρώματος . . . . .	116
3.25	Κυκλώματα διακοπών τύπου n και p για την υλοποίηση των λογικών πράξεων (α) AND και (β) NAND . . . . .	117
3.26	Κυκλώματα διακοπών τύπου n και p για την υλοποίηση των λογικών πράξεων (α) OR και (β) NOR . . . . .	118
3.27	Κυκλώματα διακοπών (α) τύπου n και (β) τύπου p για την υλοποίηση της λογικής συνάρτησης $f(x, y, z) = x \cdot y + z$ . . . . .	119
3.28	Κύκλωμα συμπληρωματικών διακοπών για την υλοποίηση (α) της λογικής συ- νάρτησης $f(x, y, z) = x \cdot y + z$ και (β) της συμπληρωματικής της . . . . .	120
3.29	Σύμβολα των MOSFETs . . . . .	121
3.30	Αντιστοιχία τρανζίστορ nMOS και ηλεκτρονικά ελεγχόμενου διακόπτη τύπου n . . . . .	122
3.31	Αντιστοιχία τρανζίστορ pMOS και ηλεκτρονικά ελεγχόμενου διακόπτη τύπου p . . . . .	123
3.32	Το τρανζίστορ nMOS ως διακόπτης . . . . .	124
3.33	Το τρανζίστορ pMOS ως διακόπτης . . . . .	126

3.34	Αναστροφέας CMOS . . . . .	127
3.35	Πύλη NAND CMOS . . . . .	128
3.36	Πύλη NOR CMOS . . . . .	129
3.37	Απομονωτής CMOS – (α) μη ενδεδειγμένη υλοποίηση, (β) ενδεδειγμένη υλοποίηση	130
3.38	Μη ενδεδειγμένη (α), και ενδεδειγμένη (β) υλοποίηση της λογικής συνάρτησης $xy + z$ σε τεχνολογία CMOS . . . . .	131
3.39	Ισοδύναμη υλοποίηση της λογικής συνάρτησης $xy + z$ σε τεχνολογία CMOS . . . . .	132
4.1	Γενική μορφή συνδυαστικού κυκλώματος . . . . .	137
4.2	Παράδειγμα συνδυαστικού κυκλώματος . . . . .	138
4.3	Κύκλωμα για το οποίο ζητείται να διερευνηθεί αν είναι συνδυαστικό . . . . .	138
4.4	Παράδειγμα συνδυαστικού κυκλώματος δύο εξόδων . . . . .	139
4.5	Παράδειγμα συνδυαστικού κυκλώματος δύο εξόδων με αδιάφορη την είσοδο C για την έξοδο $F_1$ . . . . .	140
4.6	Διάγραμμα χρονισμού πύλης AND δύο εισόδων . . . . .	152
4.7	Συνδυαστικό κύκλωμα και το διάγραμμα χρονισμού του . . . . .	153
4.8	Παράδειγμα διαγράμματος χρονισμού με αδιάφορες τιμές των εισόδων A, B και C	153
4.9	Συνδυαστικό κύκλωμα του οποίου ζητείται το διάγραμμα χρονισμού . . . . .	153
4.10	Παράδειγμα διαγράμματος χρονισμού . . . . .	154
4.11	Παράδειγμα διαγράμματος χρονισμού . . . . .	154
4.12	Συνδυαστικό κύκλωμα για το Παράδειγμα 4.8 . . . . .	155
4.13	Συνδυαστικό κύκλωμα για τις Ασκήσεις 4.13 και 4.14 . . . . .	156
4.14	Συνδυαστικό κύκλωμα για το Παράδειγμα 4.9 . . . . .	156
4.15	Συνδυαστικό κύκλωμα για το Παράδειγμα 4.10 . . . . .	157
4.16	Τοπολογία συνδυαστικού κυκλώματος για το Παράδειγμα 4.11 . . . . .	159
5.1	Συνδυαστικό κύκλωμα (α) και απλούστερο ισοδύναμό του (β) . . . . .	164
5.2	Συνδυαστικό κύκλωμα για το Παράδειγμα 5.1 . . . . .	166
5.3	Απλοποιημένη μορφή του κυκλώματος του Σχήματος 5.2 . . . . .	167
5.4	Συνδυαστικό κύκλωμα για το Παράδειγμα 4.2 . . . . .	167
5.5	Απλοποιημένη μορφή του κυκλώματος του Σχήματος 5.4 . . . . .	168
5.6	Συνδυαστικό κύκλωμα για την Άσκηση 5.2 . . . . .	169
5.7	Συνδυαστικό κύκλωμα για την Άσκηση 5.3 . . . . .	169
5.8	‘Αναδίπλωση’ του χάρτη Karnaugh . . . . .	180
5.9	Ανάλυση χάρτη Karnaugh σε δύο επιμέρους χάρτες . . . . .	181
5.10	Παράδειγμα σωστής και λανθασμένης ομάδας . . . . .	182
5.11	Παράδειγμα σωστής και λανθασμένης κατεύθυνσης σχηματισμού ομάδων . . . . .	183
5.12	Παράδειγμα σωστού και λανθασμένου πλήθους στοιχείων μιας ομάδας . . . . .	183
5.13	Παράδειγμα σωστού και λανθασμένου σχήματος μιας ομάδας . . . . .	184
5.14	Παράδειγμα ‘αναδίπλωσης’ του χάρτη Karnaugh . . . . .	184
5.15	Παράδειγμα ‘αναδίπλωσης’ του χάρτη Karnaugh . . . . .	184
5.16	Παράδειγμα κατακερματισμού ομάδων . . . . .	185
5.17	Παράδειγμα χρήσης κοινών στοιχείων . . . . .	185
6.1	Αρχή λειτουργίας πολυπλέκτη . . . . .	196
6.2	Σύμβολο πολυπλέκτη (περίπτωση 8:1) . . . . .	197

6.3	Κύκλωμα για την Άσκηση 6.1 . . . . .	198
6.4	Σύμβολο πολυπλέκτη 2:1 . . . . .	199
6.5	Κύκλωμα πολυπλέκτη 2:1 . . . . .	201
6.6	Σύμβολο πολυπλέκτη 4:1 . . . . .	202
6.7	Κύκλωμα πολυπλέκτη 4:1 με λογικές πύλες . . . . .	204
6.8	Κύκλωμα πολυπλέκτη 4:1 αποτελούμενο από πολυπλέκτες 2:1 . . . . .	204
6.9	Αρχή λειτουργίας αποπολυπλέκτη . . . . .	205
6.10	Σύμβολο αποπολυπλέκτη (περίπτωση 1:8) . . . . .	206
6.11	Συνδεσμολογία για την Άσκηση 6.6 . . . . .	207
6.12	Σύμβολο αποπολυπλέκτη 2:1 . . . . .	208
6.13	Κύκλωμα αποπολυπλέκτη 1:2 . . . . .	209
6.14	Κύκλωμα αποπολυπλέκτη 1:2 (εκφυλισμένη περίπτωση) . . . . .	210
6.15	Σύμβολο αποπολυπλέκτη 1:4 . . . . .	210
6.16	Κύκλωμα αποπολυπλέκτη 1:4 με λογικές πύλες . . . . .	211
6.17	Κύκλωμα αποπολυπλέκτη 1:4 αποτελούμενο από αποπολυπλέκτες 1:2 . . . . .	212
6.18	Αρχή πολυπλεξίας / αποπολυπλεξίας . . . . .	213
6.19	Υλοποίηση πύλης NOT μέσω πολυπλέκτη 2:1 . . . . .	216
6.20	Υλοποίηση πύλης AND μέσω πολυπλέκτη 4:1 . . . . .	216
6.21	Υλοποίηση πύλης AND μέσω πολυπλέκτη 2:1 . . . . .	217
6.22	Υλοποίηση πύλης OR μέσω πολυπλέκτη 4:1 . . . . .	217
6.23	Υλοποίηση πύλης OR μέσω πολυπλέκτη 2:1 . . . . .	218
6.24	Υλοποίηση της λογικής συνάρτησης $F = \overline{AB} + BC + \overline{AC}$ με τη βοήθεια πολυπλέκτη 8:1 . . . . .	219
6.25	Υλοποίηση της λογικής συνάρτησης του Παραδείγματος 6.5 μέσω πολυπλέκτη 4:1 . . . . .	223
7.1	Γενική μορφή κωδικοποιητή . . . . .	231
7.2	Τυπικό κύκλωμα πλήκτρου πληκτρολογίου . . . . .	231
7.3	Τυπικά κυκλώματα αριθμητικού πληκτρολογίου . . . . .	232
7.4	Σύμβολο κωδικοποιητή 10:4 BCD . . . . .	233
7.5	Κύκλωμα κωδικοποιητή 10:4 BCD . . . . .	234
7.6	Σύμβολο κωδικοποιητή 4:2 . . . . .	235
7.7	Κύκλωμα κωδικοποιητή 4:2 . . . . .	236
7.8	Κύκλωμα κωδικοποιητή προτεραιότητας 4:2 . . . . .	238
7.9	Γενική μορφή αποκωδικοποιητή . . . . .	239
7.10	Σύμβολο αποκωδικοποιητή 2:4 . . . . .	239
7.11	Κύκλωμα αποκωδικοποιητή 2:4 με λογικές πύλες . . . . .	240
7.12	Υλοποίηση αποκωδικοποιητή 2:4 με αποπολυπλέκτη 1:4 . . . . .	241
7.13	Εσωτερική δομή οθόνης επτά τμημάτων . . . . .	242
7.14	Αποκωδικοποιητής οθόνης επτά τμημάτων . . . . .	244
7.15	Κύκλωμα για την έξοδο $O_6$ αποκωδικοποιητή οθόνης επτά τμημάτων . . . . .	246
7.16	Κύκλωμα για την έξοδο $O_5$ αποκωδικοποιητή οθόνης επτά τμημάτων . . . . .	247
7.17	Κύκλωμα για την έξοδο $O_4$ αποκωδικοποιητή οθόνης επτά τμημάτων . . . . .	248
7.18	Κύκλωμα για την έξοδο $O_3$ αποκωδικοποιητή οθόνης επτά τμημάτων . . . . .	249
7.19	Κύκλωμα για την έξοδο $O_2$ αποκωδικοποιητή οθόνης επτά τμημάτων . . . . .	250
7.20	Κύκλωμα για την έξοδο $O_1$ αποκωδικοποιητή οθόνης επτά τμημάτων . . . . .	251
7.21	Κύκλωμα για την έξοδο $O_0$ αποκωδικοποιητή οθόνης επτά τμημάτων . . . . .	252

7.22	Σύμβολο αποκωδικοποιητή 2:4 με επίτρεψη	254
7.23	Κύκλωμα αποκωδικοποιητή 2:4 με επίτρεψη	255
7.24	Υλοποίηση αποκωδικοποιητή 3:8 με τη βοήθεια δύο αποκωδικοποιητών 2:4 με επίτρεψη	256
7.25	Υλοποίηση πύλης NOT με τη βοήθεια αποκωδικοποιητή 1:2	257
7.26	Υλοποίηση πύλης AND με τη βοήθεια αποκωδικοποιητή 2:4	258
7.27	Υλοποίηση πύλης NOR με τη βοήθεια αποκωδικοποιητή 2:4	258
7.28	Υλοποίηση πύλης OR με τη βοήθεια αποκωδικοποιητών 2:4	259
7.29	Ο αποκωδικοποιητής 2:4 σαν 'γεννήτρια όρων ελαχίστου'	260
7.30	Υλοποίηση της λογικής συνάρτησης $F = A + \bar{B}$ με τη βοήθεια αποκωδικοποιητή 2:4	260
7.31	Υλοποίηση της λογικής συνάρτησης $F = A + \bar{B}$ αποκλειστικά με αποκωδικοποιητές	261
8.1	Σύμβολο συγκριτή ταυτότητας δύο ψηφίων	265
8.2	Κύκλωμα συγκριτή ταυτότητας δύο ψηφίων	266
8.3	Κύκλωμα συγκριτή ταυτότητας οκτώ ψηφίων	268
8.4	Κύκλωμα συγκριτή ταυτότητας οκτώ ψηφίων με συγκριτές ταυτότητας δύο ψηφίων	269
8.5	Σύμβολο συγκριτή μεγέθους ενός ψηφίου	269
8.6	Κύκλωμα συγκριτή μεγέθους ενός ψηφίου	270
8.7	Κύκλωμα συγκριτή μεγέθους δύο ψηφίων	273
8.8	Κύκλωμα συγκριτή μεγέθους τεσσάρων ψηφίων με διψήφιους συγκριτές μεγέθους	274
8.9	Υλοποίηση του κυκλώματος απόφασης του Σχήματος 8.8	276
8.10	Κύκλωμα ημιαθροιστή	278
8.11	Σύμβολο πλήρους αθροιστή	279
8.12	Κύκλωμα για την έξοδο $S$ πλήρους αθροιστή	281
8.13	Κύκλωμα για την έξοδο $C_o$ πλήρους αθροιστή	281
8.14	Υλοποίηση πλήρους αθροιστή με τη βοήθεια δύο ημιαθροιστών	282
8.15	Κύκλωμα αθροιστή δύο διψήφιων δυαδικών αριθμών με τη βοήθεια δύο πλήρων αθροιστών (αθροιστών μονοψήφιων δυαδικών αριθμών)	283
8.16	Κύκλωμα ημιαφαιρέτη	285
8.17	Σύμβολο πλήρους αφαιρέτη	286
8.18	Κύκλωμα για την έξοδο $d$ πλήρους αφαιρέτη	287
8.19	Κύκλωμα για την έξοδο $b_o$ πλήρους αφαιρέτη	287
8.20	Υλοποίηση πλήρους αφαιρέτη με τη βοήθεια δύο ημιαφαιρετών	288
8.21	Κύκλωμα αφαιρέτη δύο διψήφιων δυαδικών αριθμών με τη βοήθεια δύο πλήρων αφαιρετών (αφαιρετών μονοψήφιων δυαδικών αριθμών)	289
8.22	Κύκλωμα αφαιρέτη δύο διψήφιων δυαδικών αριθμών με τη βοήθεια δύο πλήρων αθροιστών	291
8.23	Κύκλωμα αθροιστή/αφαιρέτη δύο διψήφιων δυαδικών αριθμών	292
8.24	Η πύλη AND σαν πολλαπλασιαστής μονοψήφιων δυαδικών αριθμών	293
8.25	Κύκλωμα πολλαπλασιαστή διψήφιων δυαδικών αριθμών	297
8.26	Κύκλωμα πολλαπλασιαστή τετραψήφιων δυαδικών αριθμών	298
8.27	Απλουστευμένη δομή αριθμητικής και λογικής μονάδας ενός ψηφίου	299
9.1	Κύκλωμα μανδαλωτή SR	303
9.2	Διάγραμμα χρονισμού μανδαλωτή SR (ενδεικτικό)	307

9.3	Διάγραμμα χρονισμού μανδαλωτή SR για το Παράδειγμα 9.1	308
9.4	Σύμβολο μανδαλωτή SR	308
9.5	Κύκλωμα μανδαλωτή $\overline{SR}$	309
9.6	Κύκλωμα μανδαλωτή SR με επίτρεψη	309
9.7	Σύμβολο μανδαλωτή SR με επίτρεψη	311
9.8	Κύκλωμα μανδαλωτή D με επίτρεψη	311
9.9	Διάγραμμα χρονισμού μανδαλωτή D με επίτρεψη για το Παράδειγμα 9.2	313
9.10	Σύμβολο μανδαλωτή D με επίτρεψη	313
9.11	Μεταβολή της εξόδου μανδαλωτή με τη μεταβολή των εισόδων του	314
9.12	Κύκλωμα και διάγραμμα χρονισμού για την Άσκηση 9.6	315
9.13	Κύκλωμα D flip-flop 'αφέντη – σκλάβου'	315
9.14	Παράδειγμα λειτουργίας D flip-flop 'αφέντη – σκλάβου'	316
9.15	Πυροδότηση D flip-flop 'αφέντη – σκλάβου' στη θετική ακμή του ρολογιού	317
9.16	Σύμβολο SR flip-flop	318
9.17	Διάγραμμα καταστάσεων SR flip-flop	319
9.18	Σύμβολο JK flip-flop	321
9.19	Διάγραμμα καταστάσεων JK flip-flop	322
9.20	Σύμβολο D flip-flop	323
9.21	Διάγραμμα καταστάσεων D flip-flop	324
9.22	Σύμβολο T flip-flop	325
9.23	Διάγραμμα καταστάσεων T flip-flop	326
9.24	Κυματομορφές για τα σήματα της Άσκησης 9.10	329
9.25	Κύκλωμα για την Άσκηση 9.11	329
9.26	Κύκλωμα για την Άσκηση 9.12	329
9.27	Κύκλωμα για την Άσκηση 9.13	330
9.28	Κύκλωμα για την Άσκηση 9.14	330
10.1	Διάγραμμα βαθμίδων μηχανής Mealy	332
10.2	Διάγραμμα βαθμίδων μηχανής Moore	333
10.3	Διάγραμμα βαθμίδων 'σύγχρονης' μηχανής Moore	333
10.4	Διάγραμμα βαθμίδων μηχανής Mealy ή Moore χωρίς εισόδους	334
10.5	Απλουστευμένο διάγραμμα βαθμίδων 'σύγχρονης' μηχανής Mealy ή Moore χωρίς εισόδους	334
10.6	Απαριθμητής κυμάτωσης τριών ψηφίων	335
10.7	Διάγραμμα χρονισμού για το flip-flop FF-0 του απαριθμητή κυμάτωσης του Σχήματος 10.6	335
10.8	Διάγραμμα χρονισμού για το flip-flop FF-1 του απαριθμητή κυμάτωσης του Σχήματος 10.6	336
10.9	Διάγραμμα χρονισμού για το flip-flop FF-2 του απαριθμητή κυμάτωσης του Σχήματος 10.6	336
10.10	Κυματομορφές εξόδου απαριθμητή κυμάτωσης τριών ψηφίων	336
10.11	Διάγραμμα καταστάσεων απαριθμητή κυμάτωσης τριών ψηφίων	337
10.12	Απαριθμητής κυμάτωσης τριών ψηφίων (αύξουσας απαρίθμησης)	337
10.13	Κυματομορφές εξόδου απαριθμητή κυμάτωσης τριών ψηφίων (αύξουσας απαρίθμησης)	338
10.14	Ακολουθιακό κύκλωμα για τα Παραδείγματα 10.1 και 10.2	339

10.15	Διάγραμμα καταστάσεων του κυκλώματος του Σχήματος 10.14, (α) σε δυαδική και (β) σε δεκαδική μορφή . . . . .	341
10.16	Ακολουθιακό κύκλωμα για την Άσκηση 10.1 . . . . .	342
10.17	Διάγραμμα καταστάσεων του κυκλώματος της Άσκησης 10.2 . . . . .	343
10.18	Διάγραμμα καταστάσεων του κυκλώματος της Άσκησης 10.3 . . . . .	343
10.19	Ακολουθιακό κύκλωμα για το Παράδειγμα 10.3 . . . . .	343
10.20	Διάγραμμα καταστάσεων του κυκλώματος του Παραδείγματος 10.3, (α) σε δυαδική και (β) σε δεκαδική μορφή . . . . .	345
10.21	Ακολουθιακό κύκλωμα για την Άσκηση 10.4 . . . . .	345
10.22	Κύκλωμα για το Παράδειγμα 10.4 . . . . .	346
10.23	Ακολουθιακό κύκλωμα για το Παράδειγμα 10.5 . . . . .	348
10.24	Διάγραμμα καταστάσεων του κυκλώματος του Παραδείγματος 10.5 . . . . .	349
10.25	Ακολουθιακό κύκλωμα για το Παράδειγμα 10.6 . . . . .	349
10.26	Διάγραμμα καταστάσεων του κυκλώματος του Παραδείγματος 10.6 . . . . .	350
10.27	Καταχωρητής ολίσθησης / Μετατροπέας σειριακού σε παράλληλο . . . . .	351
10.28	Διάγραμμα χρονισμού για το κύκλωμα του Σχήματος 10.27 . . . . .	352
10.29	Καταχωρητής ολίσθησης για την Άσκηση 10.6 . . . . .	353
10.30	Μετατροπέας παράλληλου σε σειριακό . . . . .	353
11.1	Παράδειγμα διαγράμματος καταστάσεων μηχανής άπειρων καταστάσεων . . . . .	356
11.2	Παράδειγμα διαγράμματος καταστάσεων μηχανής πεπερασμένων καταστάσεων . . . . .	357
11.3	Δυαδική μορφή του διαγράμματος καταστάσεων του Σχήματος 11.2 . . . . .	358
11.4	Σύγχρονο ακολουθιακό κύκλωμα το οποίο υλοποιεί τη μηχανή καταστάσεων του Παραδείγματος 11.1 . . . . .	361
11.5	Σύγχρονο ακολουθιακό κύκλωμα το οποίο υλοποιεί τη μηχανή καταστάσεων του Παραδείγματος 11.2 . . . . .	364
11.6	Διάγραμμα καταστάσεων για τη μηχανή του Παραδείγματος 11.3 . . . . .	365
11.7	Δυαδική μορφή του διαγράμματος καταστάσεων της μηχανής του Παραδείγματος 11.3 . . . . .	365
11.8	Απλοποιημένη δυαδική μορφή του διαγράμματος καταστάσεων της μηχανής του Παραδείγματος 11.3 . . . . .	366
11.9	Σύγχρονο ακολουθιακό κύκλωμα του Παραδείγματος 11.3 . . . . .	367
11.10	Διάγραμμα καταστάσεων του απαριθμητή του Παραδείγματος 11.4 . . . . .	368
11.11	Δυαδική μορφή του διαγράμματος καταστάσεων του απαριθμητή του Παραδείγματος 11.4 . . . . .	368
11.12	Ακολουθιακό κύκλωμα για το Παράδειγμα 11.4 . . . . .	370
11.13	Διάγραμμα καταστάσεων για το Παράδειγμα 11.5 . . . . .	371
11.14	Δυαδική μορφή διαγράμματος καταστάσεων για το Παράδειγμα 11.5 . . . . .	371
11.15	Κύκλωμα απαριθμητή για το Παράδειγμα 11.5 . . . . .	373
11.16	Διάγραμμα καταστάσεων του κυκλώματος της Άσκησης 11.6 . . . . .	373
II.1	Σχηματικό διάγραμμα του ολοκληρωμένου κυκλώματος 7404 . . . . .	381
II.2	Σχηματικό διάγραμμα του ολοκληρωμένου κυκλώματος 7408 . . . . .	381
II.3	Σχηματικό διάγραμμα του ολοκληρωμένου κυκλώματος 7400 . . . . .	382
II.4	Σχηματικό διάγραμμα του ολοκληρωμένου κυκλώματος 7402 . . . . .	382
II.5	Σχηματικό διάγραμμα του ολοκληρωμένου κυκλώματος 7432 . . . . .	383

III.1	Κύκλωμα διακόπτη τύπου n για την υλοποίηση του συμπληρώματος (NOT), με φόρτο ( $R_L$ ) στην έξοδο . . . . .	385
IV.1	Διάγραμμα Venn για την απόδειξη της ταυτότητας $x \cdot (x + y) = x$ . . . . .	390
IV.2	Παράδειγμα υλοποίησης πύλης XOR αποκλειστικά με πύλες NAND . . . . .	391
IV.3	Κύκλωμα διακοπών για την απόδειξη της ταυτότητας $x + 1 = 1$ . . . . .	391
IV.4	Μη συνδυαστικό κύκλωμα . . . . .	392
IV.5	Κύκλωμα αποπολυπλέκτη 1:8 αποτελούμενο αποκλειστικά από αποπολυπλέκτες 1:4 . . . . .	394
IV.6	Υλοποίηση πύλης XOR μέσω πολυπλέκτη 2:1 . . . . .	395
IV.7	Κύκλωμα κωδικοποιητή για την Άσκηση 7.2 . . . . .	398
IV.8	Κύκλωμα συγκριτή ταυτότητας οκτώ ψηφίων με συγκριτές ταυτότητας τεσσάρων ψηφίων . . . . .	398
IV.9	Κύκλωμα απόφασης για την Άσκηση 8.3 . . . . .	399
IV.10	Κύκλωμα συγκριτή μεγέθους δύο ψηφίων με μονοψήφιους συγκριτές μεγέθους . . . . .	400
IV.11	Υλοποίηση ημιαθροιστή με αποκωδικοποιητή 2:4 . . . . .	400
IV.12	Κύκλωμα και διάγραμμα χρονισμού για την Άσκηση 9.6 . . . . .	401
IV.13	Κυματομορφές για την Άσκηση 9.12 . . . . .	401
IV.14	Διάγραμμα καταστάσεων του κυκλώματος της Άσκησης 10.1, (α) σε δυαδική και (β) σε δεκαδική μορφή . . . . .	403
IV.15	Διάγραμμα καταστάσεων του κυκλώματος της Άσκησης 10.2 . . . . .	403
IV.16	Ακολουθιακό κύκλωμα για την Άσκηση 10.2 . . . . .	404
V.1	Παράδειγμα μη έγκυρου διαγράμματος χρονισμού . . . . .	407
V.2	Κύκλωμα για την Ερώτηση 6.3 . . . . .	408

## ΚΑΤΑΛΟΓΟΣ ΠΙΝΑΚΩΝ

ΠΙΝΑΚΑΣ	Σελ.
1.1 Αριθμητικά σύμβολα της Γραμμικής Β . . . . .	35
1.2 Αρχαία ελληνικά αριθμητικά σύμβολα μονάδων . . . . .	36
1.3 Αρχαία ελληνικά αριθμητικά σύμβολα δεκάδων . . . . .	36
1.4 Αρχαία ελληνικά αριθμητικά σύμβολα εκατοντάδων . . . . .	36
1.5 Αντιστοιχία φυσικής δυαδικής αναπαράστασης και κώδικα Gray . . . . .	44
1.6 Κώδικας ASCII για τη δυαδική αναπαράσταση χαρακτήρων . . . . .	48
1.7 Αποτελέσματα της πρόσθεσης δύο δυαδικών ψηφίων . . . . .	58
1.8 Αποτελέσματα της αφαίρεσης δύο δυαδικών ψηφίων . . . . .	60
2.1 Πίνακας αλήθειας για την πράξη του συμπληρώματος (NOT) . . . . .	67
2.2 Πίνακας αλήθειας για την πράξη της σύζευξης (AND) . . . . .	67
2.3 Πίνακας αλήθειας για την πράξη της διάζευξης (OR) . . . . .	68
2.4 Πίνακας αλήθειας για τη λογική πράξη NAND . . . . .	70
2.5 Πίνακας αλήθειας για τη λογική πράξη NOR . . . . .	70
2.6 Πίνακας αλήθειας για τη λογική πράξη XOR . . . . .	70
2.7 Πίνακας αλήθειας για τη λογική πράξη XNOR . . . . .	71
2.8 Πίνακας αλήθειας για τη λογική συνάρτηση $f$ του Παραδείγματος 2.2 . . . . .	71
2.9 Πίνακας αλήθειας για τη λογική συνάρτηση $f$ του Παραδείγματος 2.3 . . . . .	72
2.10 Πίνακας αλήθειας για το πρώτο μέλος $(x + (y \cdot z))$ της επιμεριστικής ιδιότητας . . . . .	74
2.11 Πίνακας αλήθειας για το δεύτερο μέλος $((x + y) \cdot (x + z))$ της επιμεριστικής ιδιότητας . . . . .	74
2.12 Πίνακας αλήθειας για την απόδειξη της σχέσης $\overline{x + y} = \bar{x} \cdot \bar{y}$ . . . . .	80
2.13 Λογικές πύλες μίας και δύο εισόδων . . . . .	84
2.14 Παραδείγματα λογικών πυλών τριών και περισσότερων εισόδων . . . . .	86
2.15 Καθολικότητα της λογικής πύλης/πράξης NAND . . . . .	88
2.16 Καθολικότητα της λογικής πύλης/πράξης NOR . . . . .	90
4.1 Ενιαίος πίνακας αλήθειας για το συνδυαστικό κύκλωμα του Σχήματος 4.4 . . . . .	139
4.2 Πίνακας αλήθειας για την έξοδο $F_1$ του συνδυαστικού κυκλώματος του Σχήματος 4.5 . . . . .	140
4.3 Πίνακας αλήθειας συνδυαστικού κυκλώματος τριών εισόδων (A, B, C) και μιας εξόδου (F) . . . . .	141
4.4 Πίνακας αλήθειας λογικής συνάρτησης $F$ (με ορίσματα $A$ και $B$ ) η οποία ζητείται να υλοποιηθεί . . . . .	141
4.5 Πίνακας αλήθειας για το κύκλωμα του Παραδείγματος 4.2 . . . . .	142

4.6	Πίνακας όρων ελαχίστου (δύο μεταβλητών)	143
4.7	Έκφραση λογικής συνάρτησης δύο μεταβλητών ως αθροίσματος όρων ελαχίστου	145
4.8	Πίνακας αλήθειας για το κύκλωμα του Παραδείγματος 4.4	146
4.9	Πίνακας αλήθειας για το κύκλωμα της Άσκησης 4.6	146
4.10	Πίνακας όρων μεγίστου (δύο μεταβλητών)	147
4.11	Έκφραση λογικής συνάρτησης δύο μεταβλητών ως γινομένου όρων μεγίστου	148
4.12	Πίνακας αλήθειας για το κύκλωμα του Παραδείγματος 4.6	150
4.13	Πίνακας αλήθειας για το κύκλωμα της Άσκησης 4.6	150
4.14	Πίνακας αλήθειας για το κύκλωμα του Παραδείγματος 4.7	151
4.15	Πίνακας αλήθειας για το κύκλωμα του Παραδείγματος 4.9	157
4.16	Πίνακας αλήθειας για το κύκλωμα του Παραδείγματος 4.11	158
5.1	Πίνακας αλήθειας (α) και χάρτης Karnaugh (β) κυκλώματος δύο εισόδων	170
5.2	Αντιστοιχία μεταξύ πίνακα αλήθειας (α) και χάρτη Karnaugh (β) κυκλώματος δύο εισόδων	170
5.3	Πίνακας αλήθειας (α) και χάρτης Karnaugh (β) για το κύκλωμα του Παραδείγματος 5.3	171
5.4	Πίνακας αλήθειας (α) και χάρτης Karnaugh (β) κυκλώματος τριών εισόδων	171
5.5	Αντιστοιχία μεταξύ πίνακα αλήθειας (α) και χάρτη Karnaugh (β) κυκλώματος τριών εισόδων	173
5.6	Πίνακας αλήθειας (α) και χάρτης Karnaugh (β) για το Παράδειγμα 5.4	173
5.7	Πίνακας αλήθειας (α) και χάρτης Karnaugh (β) κυκλώματος τεσσάρων εισόδων	174
5.8	Αντιστοιχία μεταξύ πίνακα αλήθειας (α) και χάρτη Karnaugh (β) κυκλώματος τεσσάρων εισόδων	175
5.9	Πίνακας αλήθειας (α) και χάρτης Karnaugh (β) για το Παράδειγμα 5.5	176
5.10	Χάρτης Karnaugh για τη λογική συνάρτηση $F = \overline{A}B + AB$	177
5.11	Χάρτης Karnaugh για τη λογική συνάρτηση $F = \overline{A} \overline{B} + A\overline{B}$	178
5.12	Χάρτης Karnaugh για τη λογική συνάρτηση $F = \overline{A} \overline{B} \overline{C} + \overline{A} \overline{B}C + \overline{A}B\overline{C} + \overline{A}BC$	178
5.13	Χάρτης Karnaugh για τη λογική συνάρτηση $F = \overline{A} \overline{B}C + \overline{A}BC + A\overline{B}C + ABC$	179
5.14	Χάρτης Karnaugh για τη λογική συνάρτηση $F = \overline{A} \overline{B} \overline{C} + \overline{A}B\overline{C} + A\overline{B} \overline{C} + ABC$	180
5.15	Πίνακας αλήθειας (α) και χάρτης Karnaugh (β) για τη λογική συνάρτηση του Παραδείγματος 5.6	186
5.16	Πίνακας αλήθειας (α) και χάρτης Karnaugh (β) για τη λογική συνάρτηση του Παραδείγματος 5.7	187
5.17	Χάρτης Karnaugh για την Άσκηση 5.11	188
5.18	Χάρτης Karnaugh για την Άσκηση 5.12	188
5.19	Χάρτης Karnaugh για το Παράδειγμα 5.8	189
5.20	Χάρτης Karnaugh για το Παράδειγμα 5.8 (διαφορετική επιλογή τιμών των αδιάφορων όρων)	189
5.21	Χάρτης Karnaugh για το Παράδειγμα 5.9	190
5.22	Χάρτης Karnaugh για την Άσκηση 5.13	191
5.23	Χάρτης Karnaugh για την Άσκηση 5.14	191
5.24	Χάρτης Karnaugh για το Παράδειγμα 5.10 (απλοποίηση με όρους ελαχίστου)	192
5.25	Χάρτης Karnaugh για το Παράδειγμα 5.10 (απλοποίηση με όρους μεγίστου)	192
5.26	Χάρτης Karnaugh για το Παράδειγμα 5.11 (απλοποίηση με όρους μεγίστου)	193

6.1	Πίνακας αλήθειας πολυπλέκτη 2:1 (πλήρης) . . . . .	200
6.2	Συνεπτυγμένες μορφές πίνακα αλήθειας πολυπλέκτη 2:1 . . . . .	200
6.3	Χάρτης Karnaugh πολυπλέκτη 2:1 (απλοποίηση με όρους ελαχίστου) . . . . .	201
6.4	Προσδιορισμός της λογικής συνάρτησης της εξόδου (O) πολυπλέκτη 2:1 με βάση τον συνεπτυγμένο πίνακα αλήθειας . . . . .	202
6.5	Πίνακας αλήθειας πολυπλέκτη 4:1 (συνεπτυγμένη μορφή) . . . . .	202
6.6	Προσδιορισμός της λογικής συνάρτησης της εξόδου (O) πολυπλέκτη 4:1 με βάση τον συνεπτυγμένο πίνακα αλήθειας . . . . .	203
6.7	Πίνακας αλήθειας αποπολυπλέκτη 1:2 (πλήρης) . . . . .	208
6.8	Συνεπτυγμένη μορφή πίνακα αλήθειας αποπολυπλέκτη 1:2 . . . . .	208
6.9	Πίνακας αλήθειας αποπολυπλέκτη 1:2 (με αδιάφορες τις τιμές των μη επιλεγόμενων εξόδων) . . . . .	209
6.10	Πίνακας αλήθειας αποπολυπλέκτη 1:4 (συνεπτυγμένη μορφή) . . . . .	211
6.11	Πίνακας αλήθειας πύλης AND η οποία υλοποιείται με πολυπλέκτη 4:1 . . . . .	216
6.12	Πίνακας αλήθειας λογικής συνάρτησης $F(a_{N-1}, a_{N-2}, \dots, a_1, a_0)$ $N$ μεταβλητών για την υλοποίηση με πολυπλέκτη $2^N:1$ . . . . .	218
6.13	Συνεπτυγμένος πίνακας αλήθειας για την υλοποίηση λογικής συνάρτησης $F$ με πολυπλέκτη 4:1 . . . . .	221
6.14	Χάρτης Karnaugh για το Παράδειγμα 6.5 . . . . .	222
6.15	Πίνακας αλήθειας για το κύκλωμα της Άσκησης 6.18 . . . . .	224
7.1	Παράδειγμα συνεπτυγμένης μορφής πίνακα αλήθειας συνάρτησης μοναδικής ενεργής μεταβλητής (περίπτωση τριών μεταβλητών $A, B$ και $C$ ) . . . . .	226
7.2	Πλήρης μορφή του πίνακα αλήθειας της συνάρτησης του Παραδείγματος 7.1 . . . . .	227
7.3	Χάρτης Karnaugh για τη λογική συνάρτηση του Παραδείγματος 7.1 . . . . .	228
7.4	Προσδιορισμός του τύπου της λογικής συνάρτησης του Παραδείγματος 7.1 με τη βοήθεια του χάρτη Karnaugh (βέλτιστη απλοποίηση) . . . . .	228
7.5	Συνεπτυγμένος πίνακας αλήθειας κωδικοποιητή 10:4 BCD . . . . .	234
7.6	Συνεπτυγμένος πίνακας αλήθειας κωδικοποιητή 4:2 . . . . .	235
7.7	Πλήρης πίνακας αλήθειας κωδικοποιητή προτεραιότητας 4:2 . . . . .	237
7.8	Χάρτης Karnaugh για την έξοδο $O_0$ κωδικοποιητή προτεραιότητας 4:2 . . . . .	237
7.9	Χάρτης Karnaugh για την έξοδο $O_1$ κωδικοποιητή προτεραιότητας 4:2 . . . . .	238
7.10	Πίνακας αλήθειας αποκωδικοποιητή 2:4 . . . . .	239
7.11	Πίνακας αλήθειας αποπολυπλέκτη 1:4 σε λειτουργία αποκωδικοποιητή 2:4 . . . . .	241
7.12	Πίνακας λειτουργίας οθόνης επτά τμημάτων . . . . .	243
7.13	Πίνακας αλήθειας αποκωδικοποιητή οθόνης επτά τμημάτων . . . . .	245
7.14	Χάρτης Karnaugh για την έξοδο $O_6$ αποκωδικοποιητή οθόνης επτά τμημάτων . . . . .	245
7.15	Χάρτης Karnaugh για την έξοδο $O_5$ αποκωδικοποιητή οθόνης επτά τμημάτων . . . . .	246
7.16	Χάρτης Karnaugh για την έξοδο $O_4$ αποκωδικοποιητή οθόνης επτά τμημάτων . . . . .	247
7.17	Χάρτης Karnaugh για την έξοδο $O_3$ αποκωδικοποιητή οθόνης επτά τμημάτων . . . . .	248
7.18	Χάρτης Karnaugh για την έξοδο $O_2$ αποκωδικοποιητή οθόνης επτά τμημάτων . . . . .	249
7.19	Χάρτης Karnaugh για την έξοδο $O_1$ αποκωδικοποιητή οθόνης επτά τμημάτων . . . . .	250
7.20	Χάρτης Karnaugh για την έξοδο $O_0$ αποκωδικοποιητή οθόνης επτά τμημάτων . . . . .	251
7.21	Πίνακας αλήθειας αποκωδικοποιητή 2:4 με επίτρεψη . . . . .	254
7.22	Πίνακας αλήθειας για τη συνδεσμολογία του Παραδείγματος 7.3 . . . . .	256
7.23	Πίνακας αλήθειας αποκωδικοποιητή 1:2 . . . . .	257

7.24	Πίνακας αλήθειας αποκωδικοποιητή 2:4 . . . . .	258
7.25	Ο αποκωδικοποιητής 2:4 σαν 'γεννήτρια όρων ελαχίστου' . . . . .	259
8.1	Πίνακας αλήθειας μονοψήφιου συγκριτή ταυτότητας . . . . .	264
8.2	Πίνακας αλήθειας διψήφιου συγκριτή ταυτότητας . . . . .	265
8.3	Χάρτης Karnaugh για την έξοδο διψήφιου συγκριτή ταυτότητας . . . . .	266
8.4	Πίνακας αλήθειας μονοψήφιου συγκριτή μεγέθους . . . . .	270
8.5	Πίνακας αλήθειας διψήφιου συγκριτή μεγέθους . . . . .	271
8.6	Χάρτης Karnaugh για την έξοδο " $A > B$ " διψήφιου συγκριτή μεγέθους . . . . .	271
8.7	Χάρτης Karnaugh για την έξοδο " $A < B$ " διψήφιου συγκριτή μεγέθους . . . . .	272
8.8	Πίνακας αλήθειας του κυκλώματος απόφασης του Σχήματος 8.8 . . . . .	275
8.9	Πίνακας αλήθειας ημιαθροιστή . . . . .	278
8.10	Πίνακας αλήθειας πλήρους αθροιστή . . . . .	279
8.11	Χάρτης Karnaugh για τη λογική συνάρτηση της εξόδου $S$ πλήρους αθροιστή . . . . .	280
8.12	Χάρτης Karnaugh για τη λογική συνάρτηση της εξόδου $C_o$ πλήρους αθροιστή . . . . .	280
8.13	Πίνακας αλήθειας ημιαφαιρέτη . . . . .	284
8.14	Πίνακας αλήθειας πλήρους αφαιρέτη . . . . .	286
8.15	Χάρτης Karnaugh για τη λογική συνάρτηση της εξόδου $b_o$ πλήρους αφαιρέτη . . . . .	286
8.16	Πίνακας αλήθειας πολλαπλασιαστή μονοψήφιων δυαδικών αριθμών . . . . .	293
8.17	Πίνακας αλήθειας πολλαπλασιαστή διψήφιων δυαδικών αριθμών . . . . .	294
8.18	Χάρτης Karnaugh για την έξοδο $P_0$ πολλαπλασιαστή διψήφιων δυαδικών αριθμών . . . . .	295
8.19	Χάρτης Karnaugh για την έξοδο $P_1$ πολλαπλασιαστή διψήφιων δυαδικών αριθμών . . . . .	295
8.20	Χάρτης Karnaugh για την έξοδο $P_2$ πολλαπλασιαστή διψήφιων δυαδικών αριθμών . . . . .	296
8.21	Διαδικασία πολλαπλασιασμού δύο τετραψήφιων δυαδικών αριθμών $A_2A_1A_0$ και $B_2B_1B_0$ . . . . .	298
9.1	Πίνακας λειτουργίας (χαρακτηριστικός πίνακας) μανδαλωτή SR . . . . .	305
9.2	Εναλλακτική (συνεπτυγμένη) μορφή πίνακα λειτουργίας μανδαλωτή SR . . . . .	306
9.3	Εναλλακτική (πλήρης) μορφή πίνακα λειτουργίας μανδαλωτή SR . . . . .	306
9.4	Πίνακας διέγερσης μανδαλωτή SR . . . . .	306
9.5	Πίνακας λειτουργίας (χαρακτηριστικός πίνακας) μανδαλωτή SR με επίτρεψη . . . . .	310
9.6	Πίνακας λειτουργίας (χαρακτηριστικός πίνακας) μανδαλωτή D με επίτρεψη . . . . .	312
9.7	Πίνακας λειτουργίας (χαρακτηριστικός πίνακας) SR flip-flop . . . . .	318
9.8	Πίνακας διέγερσης SR flip-flop . . . . .	319
9.9	Πλήρης μορφή πίνακα λειτουργίας SR flip-flop . . . . .	320
9.10	Χάρτης Karnaugh για την επόμενη τιμή ( $Q_e$ ) της εξόδου SR flip-flop . . . . .	320
9.11	Πίνακας λειτουργίας JK flip-flop . . . . .	321
9.12	Πλήρης μορφή πίνακα λειτουργίας JK flip-flop . . . . .	322
9.13	Πίνακας διέγερσης JK flip-flop . . . . .	322
9.14	Πίνακας λειτουργίας D flip-flop . . . . .	323
9.15	Πλήρης μορφή πίνακα λειτουργίας D flip-flop . . . . .	324
9.16	Πίνακας διέγερσης D flip-flop . . . . .	324
9.17	Πίνακας λειτουργίας T flip-flop . . . . .	325
9.18	Πλήρης μορφή πίνακα λειτουργίας T flip-flop . . . . .	326
9.19	Πίνακας διέγερσης T flip-flop . . . . .	326
9.20	Παραδείγματα συμβόλων flip-flops διάφορων τύπων . . . . .	328

10.1	Πίνακας λειτουργίας του κυκλώματος του Σχήματος 10.14 (ελλειπής) . . . . .	340
10.2	Πίνακας λειτουργίας του κυκλώματος του Σχήματος 10.14 . . . . .	341
10.3	Πίνακας λειτουργίας του κυκλώματος του Παραδείγματος 10.3 . . . . .	344
10.4	Πίνακας λειτουργίας του κυκλώματος του Σχήματος 10.22 . . . . .	347
10.5	Πίνακας λειτουργίας του κυκλώματος του Παραδείγματος 10.5 . . . . .	348
10.6	Πίνακας λειτουργίας του κυκλώματος του Παραδείγματος 10.6 . . . . .	350
11.1	Πίνακας καταστάσεων της μηχανής του Παραδείγματος 11.1 . . . . .	358
11.2	Πίνακας καταστάσεων της μηχανής του Παραδείγματος 11.1, όπου περιλαμβάνονται και οι τιμές εισόδου των flip-flops . . . . .	359
11.3	Χάρτης Karnaugh για την είσοδο $D_0$ του flip-flop FF-0 . . . . .	359
11.4	Χάρτης Karnaugh για την είσοδο $D_1$ του flip-flop FF-1 . . . . .	360
11.5	Χάρτης Karnaugh για την είσοδο $D_2$ του flip-flop FF-2 . . . . .	360
11.6	Πίνακας καταστάσεων της μηχανής του Παραδείγματος 11.2, όπου περιλαμβάνονται και οι τιμές εισόδου των flip-flops . . . . .	361
11.7	Χάρτης Karnaugh για την είσοδο $J_0$ του flip-flop FF-0 . . . . .	362
11.8	Χάρτης Karnaugh για την είσοδο $K_0$ του flip-flop FF-0 . . . . .	362
11.9	Χάρτης Karnaugh για την είσοδο $J_1$ του flip-flop FF-1 . . . . .	362
11.10	Χάρτης Karnaugh για την είσοδο $K_1$ του flip-flop FF-1 . . . . .	363
11.11	Χάρτης Karnaugh για την είσοδο $J_2$ του flip-flop FF-2 . . . . .	363
11.12	Χάρτης Karnaugh για την είσοδο $K_2$ του flip-flop FF-2 . . . . .	364
11.13	Πίνακας καταστάσεων της μηχανής του Παραδείγματος 11.3, όπου περιλαμβάνονται και οι τιμές εισόδου των flip-flops . . . . .	366
11.14	Πίνακας καταστάσεων του απαριθμητή του Παραδείγματος 11.4, όπου περιλαμβάνονται και οι τιμές εισόδου των flip-flops . . . . .	369
11.15	Χάρτης Karnaugh για την είσοδο $D_0$ του flip-flop FF-0 του κυκλώματος του Παραδείγματος 11.4 . . . . .	369
11.16	Χάρτης Karnaugh για την είσοδο $D_1$ του flip-flop FF-1 του κυκλώματος του Παραδείγματος 11.4 . . . . .	369
11.17	Πίνακας καταστάσεων του απαριθμητή του Παραδείγματος 11.5, όπου περιλαμβάνονται και οι τιμές εισόδου των flip-flops . . . . .	371
11.18	Χάρτης Karnaugh για την είσοδο $D_0$ του flip-flop FF-0 του κυκλώματος του Παραδείγματος 11.5 . . . . .	372
11.19	Χάρτης Karnaugh για την είσοδο $D_1$ του flip-flop FF-1 του κυκλώματος του Παραδείγματος 11.5 . . . . .	372
I.1	Ταυτόσημο της λογικής πράξης XOR με τη modulo-2 πρόσθεση . . . . .	376
I.2	Ταυτόσημο της λογικής πράξης AND με τον modulo-2 πολλαπλασιασμό . . . . .	376
II.1	Επεξήγηση των συνηθέστερων συμβόλων τα οποία απαντούν στα φύλλα δεδομένων των ψηφιακών ολοκληρωμένων κυκλωμάτων . . . . .	378
IV.1	Πίνακας αλήθειας για την απόδειξη της ταυτότητας $x \cdot (x + y) = x$ . . . . .	390
IV.2	Πίνακας αλήθειας για το κύκλωμα της Άσκησης 4.6 . . . . .	393
IV.3	Πίνακας αλήθειας (α) και χάρτης Karnaugh (β) για τη λογική συνάρτηση της Άσκησης 5.10 . . . . .	394

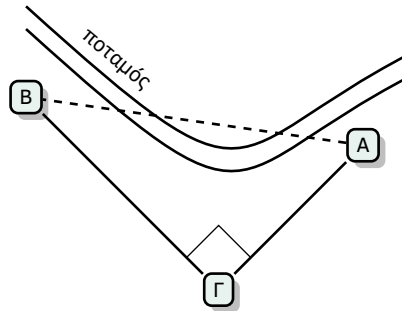
## ΚΑΤΑΛΟΓΟΣ ΠΙΝΑΚΩΝ

---

IV.4	Πλήρης πίνακας αλήθειας κωδικοποιητή 4:2 . . . . .	396
IV.5	Χάρτης Karnaugh για την έξοδο $O_0$ κωδικοποιητή 4:2 . . . . .	396
IV.6	Χάρτης Karnaugh για την έξοδο $O_1$ κωδικοποιητή 4:2 . . . . .	397
IV.7	Συνεπτυγμένος πίνακας αλήθειας του κωδικοποιητή της Άσκησης 7.2 . . . . .	397
IV.8	Πίνακας λειτουργίας του κυκλώματος της Άσκησης 9.14 . . . . .	402
IV.9	Πίνακας λειτουργίας του κυκλώματος της Άσκησης 10.1 . . . . .	403

**Η** έμφυτη ανάγκη του ανθρώπου να αποκτήσει επίγνωση του φυσικού του περιβάλλοντος αλλά και να διαχειριστεί πρακτικά ζητήματα της καθημερινής ζωής τον οδήγησε, πολύ νωρίς, στην επινόηση της ιδέας της *μέτρησης*: της εξαγωγής, δηλαδή, ποσοτικής πληροφορίας η οποία αποτυπώνει το αποτέλεσμα της σύγκρισης μιας φυσικής ποσότητας με ένα *πρότυπο μέγεθος* και περιγράφεται συνήθως με έναν *αριθμό*. Τα *δεδομένα* τα οποία αναπαρίστανται με αριθμούς μπορούν να αξιοποιηθούν προκειμένου να εξαχθούν χρήσιμα συμπεράσματα με τον συνδυασμό των αριθμών αυτών για την παραγωγή άλλων, είτε μέσω απλών αριθμητικών *πράξεων* είτε, γενικότερα, με την εκτέλεση πιο πολύπλοκων *υπολογισμών*. Θα προσπαθήσουμε να διευκρινίσουμε τις πιο πάνω έννοιες με τη βοήθεια ενός χαρακτηριστικού παραδείγματος:

Τρεις πόλεις A, B και Γ βρίσκονται σε επίπεδη πεδιάδα, την οποία διασχίζει ένας ποταμός, και καταλαμβάνουν τις κορυφές ορθογώνιου τριγώνου κατά τον τρόπο που υποδεικνύει το Σχήμα 1.1. Ως *μονάδα* για τη *μέτρηση* των αποστάσεων θα χρησιμοποιήσουμε το μήκος μιας *πρότυπης* ράβδου – το οποίο θα ορίσουμε ως 1 m, ενώ σκοπός μας είναι να βρούμε την απόσταση (σε ευθεία γραμμή) μεταξύ των πόλεων A και B, εκφρασμένη σε πρότυπα μήκη (m). Για τον προσδιορισμό του μήκους ευθύγραμμων τμημάτων θα χρησιμοποιήσουμε μια άμαξα, η οποία διαθέτει μετρητή του αριθμού των περιστροφών των τροχών της. Είναι φανερό πως ο αριθμός των περιστροφών ο οποίος καταγράφεται όταν η άμαξα διανύει συγκεκριμένη απόσταση είναι ανάλογος της διανυόμενης απόστασης (την ακριβή σχέση μεταξύ της απόστασης και του αριθμού των περιστροφών θα την προσδιορίσουμε πιο κάτω). Επιπλέον, επειδή είναι αδύνατο να διανύσουμε με την άμαξα το ευθύγραμμο τμήμα AB – εξαιτίας της κοίτης του ποταμού η οποία παρεμβάλλεται μεταξύ των δύο πόλεων – ο προσδιορισμός της απόστασης AB θα γίνει με βάση την εξής διαδικασία: Με αφετηρία την πόλη A διανύ-



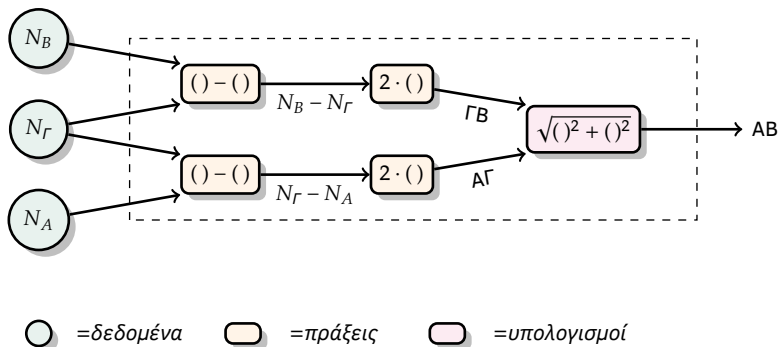
Σχήμα 1.1 Παράδειγμα για τη διευκρίνιση των εννοιών “δεδομένα”, “πράξη”, και “υπολογισμός” (1/2)

ουμε το ευθύγραμμο τμήμα ΑΓ, σημειώνοντας την ένδειξη του μετρητή των περιστροφών των τροχών αμέσως πριν την αναχώρηση από την πόλη Α και κατά την άφιξή μας στην πόλη Γ. Επαναλαμβάνουμε την ίδια διαδικασία ξεκινώντας από την πόλη Γ και καταλήγοντας στην πόλη Β, κινούμενοι κατά μήκος του ευθύγραμμου τμήματος ΓΒ.

Τα πρωτογενή δεδομένα που προκύπτουν από τη διαδικασία που μόλις περιγράψαμε είναι οι καταγραφές του μετρητή των περιστροφών των τροχών της άμαξας, και συγκεκριμένα ο αριθμός  $N_A$  των περιστροφών ο οποίος καταγράφηκε πριν την αναχώρηση από την πόλη Α, ο αριθμός  $N_\Gamma$  των περιστροφών κατά την άφιξη στην πόλη Γ, και ο αριθμός  $N_B$  των περιστροφών κατά την άφιξη στην πόλη Β. Όπως μπορούμε να διαισθανθούμε, τα δεδομένα αυτά αρκούν για τον προσδιορισμό της ζητούμενης απόστασης ΑΒ, αρκεί να τα επεξεργαστούμε κατάλληλα. Η επεξεργασία θα οδηγήσει σε σειρά δευτερογενών δεδομένων, τα οποία θα προκύψουν από τα πρωτογενή με τη βοήθεια μαθηματικών πράξεων και την εφαρμογή πιο πολύπλοκων υπολογισμών, οι οποίοι υπαγορεύονται από τους νόμους της γεωμετρίας.

Καταρχάς, μπορούμε εύκολα να παρατηρήσουμε πως το μήκος ΑΓ θα είναι ανάλογο της διαφοράς  $\Delta N_{A\Gamma} = N_\Gamma - N_A$ , και πως το μήκος ΓΒ θα είναι ανάλογο της διαφοράς  $\Delta N_{B\Gamma} = N_B - N_\Gamma$ , αντίστοιχα. Επιπλέον, αν διανύοντας μια απόσταση  $x$  καταγράψουμε μια διαφορά  $\Delta N$  στις περιστροφές των τροχών, τότε η απόσταση μπορεί να προσδιοριστεί με βάση τη σχέση  $x = \Delta N \cdot \pi \cdot d$ , όπου  $d$  η διάμετρος των τροχών<sup>1</sup>. Αν υποθέσουμε πως η σύγκριση της διαμέτρου των τροχών της άμαξάς μας με το μήκος της πρότυπης ράβδου δίνει μια αναλογία  $d/1\text{m} = 2/\pi$ , τότε η σχέση προσδιορισμού ενός μήκους  $x$  σε πρότυπα μήκη (m) γίνεται  $x = 2 \cdot \Delta N$ . Με την αντικατάσταση στη σχέση αυτή των διαφορών  $\Delta N_{A\Gamma}$  και  $\Delta N_{B\Gamma}$  μπορούμε να υπολογίσουμε (σε m) τις αποστάσεις ΑΓ και ΒΓ, αντίστοιχα. Αφού γίνει αυτό, μπορούμε να προσδιορίσουμε τη ζητούμενη απόσταση ΑΒ, εφαρμόζοντας το θεώρημα του Πυθαγόρα για το ορθογώνιο τρίγωνο ΑΓΒ, από το οποίο οδηγούμαστε στη σχέση  $AB^2 = AG^2 + GB^2$ , ή  $AB = \sqrt{AG^2 + GB^2}$ .

<sup>1</sup>Θυμίζουμε πως η περιφέρεια [η περίμετρος] κύκλου διαμέτρου  $d$  είναι ίση με  $\pi \cdot d$



Σχήμα 1.2 Παράδειγμα για τη διευκρίνιση των εννοιών “δεδομένα”, “πράξη”, και “υπολογισμός” (2/2)

Η διαδικασία προσδιορισμού της απόστασης AB συνοψίζεται στο Σχήμα 1.2, όπου το διακεκομμένο πλαίσιο αντιστοιχεί στο σύνολο των αριθμητικών πράξεων και των υπολογισμών που απαιτούνται για την επεξεργασία των πρωτογενών δεδομένων προκειμένου να προκύψει το ζητούμενο αποτέλεσμα.

Στην περίπτωση απλών προβλημάτων, σαν κι αυτό που περιγράψαμε, η επεξεργασία των δεδομένων μπορεί να γίνει εύκολα με χαρτί και μολύβι. Αντίθετα, η επίλυση προβλημάτων τα οποία περιλαμβάνουν μεγάλο όγκο δεδομένων ή απαιτούν πολύπλοκους υπολογισμούς καθίσταται απαγορευτική, εξαιτίας των αναπόφευκτων περιορισμών στον χρόνο, στους διαθέσιμους πόρους, και στην αξιοπιστία των αποτελεσμάτων. Θα ήταν αδιανόητο, για παράδειγμα, να επιχειρήσουμε μια αποστολή στο διάστημα στηριζόμενοι σε υπολογισμούς που θα γίνονταν στο χαρτί.

Η επίπονη και διαρκής επιστημονική και τεχνολογική εξέλιξη, η οποία ξεκίνησε με τους από μνήμης ή με τα δάχτυλα υπολογισμούς και πέρασε στις απλές αριθμητικές πράξεις σε πινακίδες πηλού ή φύλλα παπύρου, απέδωσε – ύστερα από προσπάθειες χιλιετιών – τις πολύπλοκες υπολογιστικές μηχανές τις οποίες χρησιμοποιούμε σήμερα, διανύοντας μια σειρά ενδιάμεσων σταθμών όπως ο άβακας, ο μηχανισμός (αστρολάβος) των Αντικυθήρων, η υπολογιστική μηχανή του Pascal ή ο λογαριθμικός κανόνας<sup>2</sup>.

Η αλματώδης ανάπτυξη της ηλεκτρονικής, κυρίως κατά τα τελευταία εκατό χρόνια, συνέβαλε καθοριστικά στη διαμόρφωση των ποικίλων μορφών υπολογιστικών συστημάτων τα οποία χρησιμοποιούνται σήμερα (από τις αριθμομηχανές, τις ταμειακές μηχανές, τους προσωπικούς υπολογιστές και τα κινητά τηλέφωνα, έως τα ψηφιακά τηλεφωνικά κέντρα ή τους υπερυπολογιστές). Η κυριότερη, ίσως, εφαρμογή των ψηφιακών ηλεκτρονικών κυκλωμάτων αφορά την κατασκευή ηλεκτρονικών υπολογιστών. Σκοπός του βιβλίου είναι η περιγραφή των βασικών τεχνικών σχεδίασης απλών ηλε-

<sup>2</sup>Για αναλυτική ανασκόπηση της ιστορίας των υπολογιστικών μηχανών ο αναγνώστης παραπέμπεται στη σχετική βιβλιογραφία [11, 25].

κτρονικών κυκλωμάτων τα οποία μπορούν να διαχειρίζονται και να επεξεργάζονται δεδομένα σε ψηφιακή μορφή. Τέτοια κυκλώματα μπορούν, ενδεικτικά, να αποθηκεύουν και να ανακτούν ψηφιακή πληροφορία, να πραγματοποιούν απλές αριθμητικές και λογικές πράξεις, κ.λπ., και αποτελούν τα δομικά στοιχεία των σύγχρονων ψηφιακών ηλεκτρονικών υπολογιστών. Η εμπέδωση των αρχών λειτουργίας των κυκλωμάτων αυτών αποτελεί προαπαιτούμενο για την κατανόηση της δομής και της λειτουργίας σύνθετων υπολογιστικών συστημάτων, τα οποία αποτελούν αντικείμενο μαθημάτων επόμενων εξαμήνων (όπως τα μαθήματα της Αρχιτεκτονικής των Υπολογιστών, των Μικροεπεξεργαστών, κ.λπ.).

## 1.1 Υπολογιστές

Με τον όρο *υπολογιστής* αναφερόμαστε στη συσκευή (όχι κατ' ανάγκη ηλεκτρονική) η οποία εξειδικεύεται στην εκτέλεση αριθμητικών και λογικών πράξεων και υπολογισμών. Παρόλο που η επικράτηση των *ηλεκτρονικών υπολογιστών* είναι αναμφισβήτητη, λόγω του χαμηλού κόστους, των υψηλών επιδόσεων και της αξιοπιστίας των αντίστοιχων συστημάτων, σημαντική ερευνητική προσπάθεια καταβάλλεται προς την κατεύθυνση της ανάπτυξης *οπτικών* και *κβαντικών* υπολογιστών, χωρίς ωστόσο να έχει αποδώσει, προς το παρόν, συστήματα τα οποία μπορούν να ανταγωνιστούν τους ηλεκτρονικούς υπολογιστές, ιδιαίτερα ως προς τον βαθμό διεϊσδυσης στο ευρύ κοινό.

### 1.1.1 Οπτικοί υπολογιστές

Στους *οπτικούς* (ή *φωτονικούς*) υπολογιστές η πληροφορία προς επεξεργασία μεταφέρεται μέσω *φωτονίων*. Παρόλο που η χρήση φωτονίων υποσχεται πολύ μεγαλύτερη ταχύτητα επεξεργασίας της πληροφορίας σε σχέση με τους συμβατικούς ηλεκτρονικούς υπολογιστές, η πρακτικά αξιοποιήσιμη κατασκευή *αμιγώς* οπτικών υπολογιστών φαίνεται πως αντιμετωπίζει ανυπέβλητα – προς το παρόν – προβλήματα, όπως ο μεγάλος όγκος των συσκευών παραγωγής των φωτονίων (π.χ. lasers), η υψηλή κατανάλωση ισχύος, και το αντίστοιχα υψηλό κόστος κατασκευής.

Με σκοπό τον συμβιβασμό μεταξύ κόστους και επιδόσεων, έχει προταθεί η κατασκευή *υβριδικών* οπτικών υπολογιστών, οι οποίοι ενσωματώνουν οπτικά στοιχεία στους συμβατικούς ηλεκτρονικούς υπολογιστές, και οι οποίοι βασίζονται στη λειτουργία τους στη μετατροπή του ηλεκτρικού σήματος σε οπτικό, και το αντίστροφο. Ωστόσο, αναπόφευκτη συνέπεια της ηλεκτροοπτικής μετατροπής είναι η σημαντική μείωση της ταχύτητας επεξεργασίας.

Η ανάπτυξη αμιγώς οπτικών υπολογιστών απαιτεί τεχνικές επεξεργασίας οι οποίες διαφέρουν από τις αντίστοιχες τεχνικές που χρησιμοποιούνται από τους ψηφιακούς ηλεκτρονικούς υπολογιστές. Για τον λόγο αυτό, η αναλυτική περιγραφή των οπτικών υπολογιστών ξεφεύγει από τους σκοπούς αυτού του βιβλίου. Για περισσότερες πληροφορίες, παραπέμπουμε τον αναγνώστη στη σχετική βιβλιογραφία [20].

### 1.1.2 Κβαντικοί υπολογιστές

Αν και η ιδέα των *κβαντικών* υπολογιστών είναι εξαιρετικά ενδιαφέρουσα, η αντίστοιχη τεχνολογία βρίσκεται ακόμη σε πρώιμο στάδιο, καθώς μια σειρά από θεωρητικά αλλά και πρακτικά ζητήματα θα πρέπει να επιλυθούν προκειμένου να καταστεί δυνατή η κατασκευή εμπορικά αξιοποιήσιμων συστημάτων.

Στους κβαντικούς υπολογιστές η πληροφορία κωδικοποιείται με τη βοήθεια των κβαντικών ιδιοτήτων των *στοιχειωδών σωματίων*. Σε αντίθεση με τους ψηφιακούς ηλεκτρονικούς υπολογιστές, όπου η πληροφορία κωδικοποιείται σε δύο διακριτές καταστάσεις οι οποίες αντιστοιχούν στα δυαδικά ψηφία (bits) 0 και 1, οι κβαντικοί υπολογιστές χρησιμοποιούν την έννοια του *κβαντικού bit* – *qbit* για το οποίο ισχύει η αρχή της *υπέρθεσης* των καταστάσεων<sup>3</sup>.

Η ανάπτυξη κβαντικών υπολογιστών υπόσχεται την ταχύτερη εκτέλεση *κβαντικών αλγορίθμων* για την επίλυση συγκεκριμένων προβλημάτων, όπως η παραγοντοποίηση ακέραιων αριθμών η οποία χρησιμοποιείται εκτεταμένα στην *κρυπτογραφία*. Όπως και στην περίπτωση των οπτικών υπολογιστών, οι κβαντικοί υπολογιστές χρησιμοποιούν τεχνικές επεξεργασίας οι οποίες είναι εντελώς διαφορετικές από τις αντίστοιχες τεχνικές των ψηφιακών ηλεκτρονικών υπολογιστών. Για τον λόγο αυτό, η λεπτομερέστερη περιγραφή των κβαντικών υπολογιστών βρίσκεται εκτός του σκοπού αυτού του βιβλίου. Για περισσότερες πληροφορίες, παραπέμπουμε τον αναγνώστη στη σχετική βιβλιογραφία [24].

### 1.1.3 Ηλεκτρονικοί υπολογιστές

Στους ηλεκτρονικούς υπολογιστές η πληροφορία μεταφέρεται μέσω *ηλεκτρικών φορέων* (ηλεκτρονίων ή οπών). Διακρίνονται σε *αναλογικούς* και σε *ψηφιακούς*.

#### 1.1.3.1 Αναλογικοί ηλεκτρονικοί υπολογιστές

Οι αναλογικοί υπολογιστές κατασκευάζονται με τη χρήση αναλογικών ηλεκτρονικών κυκλωμάτων, με επικρατέστερα τα κυκλώματα των *τελεστικών ενισχυτών* [18]. Όπως, άλλωστε, υποδηλώνει και το όνομά τους, οι τελεστικοί ενισχυτές είναι αναλογικά κυκλώματα τα οποία, εκτός από τη βασική λειτουργία της ενίσχυσης, μπορούν με κατάλληλη συνδεσμολογία να εκτελούν απλές αριθμητικές πράξεις (όπως η πρόσθεση και η αφαίρεση) ή πιο πολύπλοκες μαθηματικές λειτουργίες (όπως η διαφόριση και η ολοκλήρωση). Τα κυκλώματα των αναλογικών υπολογιστών χειρίζονται τα δεδομένα υπό τη μορφή συνεχών κυματομορφών (π.χ. ηλεκτρικών τάσεων) και, επομένως, η ακρίβεια των αποτελεσμάτων τους περιορίζεται κυρίως

<sup>3</sup> Δεδομένων των καταστάσεων  $|0\rangle$  και  $|1\rangle$ , ένα qbit μπορεί να λαμβάνει την τιμή  $|\psi\rangle = \alpha|0\rangle + \beta|1\rangle$ , όπου  $|\alpha|^2$  και  $|\beta|^2$  η πιθανότητα του στοιχειώδους σωματιδίου να βρίσκεται στην κατάσταση  $|0\rangle$  ή  $|1\rangle$ , αντίστοιχα. Προφανώς, θα ισχύει  $|\alpha|^2 + |\beta|^2 = 1$ .

από την ακρίβεια των οργάνων που χρησιμοποιούνται για τη μέτρηση των τιμών των εξόδων του αναλογικού υπολογιστή.

Οι αναλογικοί υπολογιστές μπορούν να επιλύουν με πολύ μεγάλη ταχύτητα σύνθετα προβλήματα (όπως η επίλυση πολύπλοκων διαφορικών εξισώσεων), ενώ τα αντίστοιχα κυκλώματα είναι σχετικά απλά [3]. Ένα βασικό μειονέκτημά τους είναι πως λειτουργούν με συνεχές εύρος τιμών τάσεων, γεγονός που επιβάλλει τη χρήση μεταβλητών πηγών τάσεων, με αναπόφευκτη την επιβάρυνσή τους από την άποψη του όγκου και του βάρους. Το σημαντικότερο, όμως, μειονέκτημα των αναλογικών υπολογιστών είναι πως εστιάζουν στην επίλυση ενός συγκεκριμένου προβλήματος, γεγονός που τους καθιστά κυκλώματα *ειδικού σκοπού*, και τους στερεί τη δυνατότητα του *προγραμματισμού*.

Η ιστορική εξέλιξη των αναλογικών υπολογιστών έχει ιδιαίτερο ενδιαφέρον. Χαρακτηριστικό παράδειγμα (μηχανικού) αναλογικού υπολογιστή αποτελεί ο μηχανισμός των Αντικυθήρων, μιας συσκευής η οποία είχε ως σκοπό τον υπολογισμό των θέσεων των πλανητών και των εκλείψεων της σελήνης για τις ανάγκες της ναυσιπλοΐας, και η οποία χρονολογείται στις αρχές του πρώτου αιώνα π.Χ., περίπου. Για περισσότερα ιστορικά στοιχεία, αλλά και για περαιτέρω τεχνικές λεπτομέρειες που αφορούν τη σχεδίαση και την κατασκευή αναλογικών ηλεκτρονικών υπολογιστών, ο αναγνώστης παραπέμπεται στη σχετική βιβλιογραφία [32].

### 1.1.3.2 Ψηφιακοί ηλεκτρονικοί υπολογιστές

Σε αντίθεση με τους αναλογικούς ηλεκτρονικούς υπολογιστές, οι ψηφιακοί ηλεκτρονικοί υπολογιστές λειτουργούν με διακριτές τιμές τάσης εισόδου, ενώ μπορούν να επιλύσουν μεγάλο εύρος διαφορετικών προβλημάτων, μέσω της διαδικασίας του *προγραμματισμού*<sup>4</sup>. Η εξασφάλιση διακριτών τιμών τάσης εισόδου, η οποία απλοποιεί εξαιρετικά την υλοποίηση των αντίστοιχων κυκλωμάτων, γίνεται δυνατή με την αναπαράσταση της πληροφορίας η οποία τροφοδοτείται σε έναν ψηφιακό ηλεκτρονικό υπολογιστή σε *δυναμική μορφή*. Όπως θα δούμε αναλυτικά στη συνέχεια, η αναπαράσταση της προς επεξεργασία πληροφορίας γίνεται με αποκλειστική χρήση των ψηφίων (bits) 0 και 1<sup>5</sup>.

## 1.2 Συστήματα αρίθμησης

Το πρώτο “εργαλείο” που χρησιμοποίησε ο άνθρωπος για την εκτέλεση απλών πράξεων ήταν τα δάχτυλα των χεριών του, γεγονός που δικαιολογεί

---

<sup>4</sup>Θεωρητικά, το εύρος των προβλημάτων τα οποία μπορεί να αντιμετωπίσει ένας ψηφιακός υπολογιστής είναι απεριόριστο. Στην πράξη, το εύρος αυτό περιορίζεται κυρίως εξαιτίας της πεπερασμένης *μνήμης*, αλλά και των σχεδιαστικών συμβιβασμών της *αρχιτεκτονικής* του υπολογιστικού συστήματος [17].

<sup>5</sup>Για τον αυστηρό ορισμό του bit (binary information unit) ως ανατρέξει ο αναγνώστης σε κάποιο βιβλίο που πραγματεύεται τη θεωρία της πληροφορίας, π.χ. το [13].

Πίνακας 1.1 Αριθμητικά σύμβολα της Γραμμικής Β

σύμβολο	τάξη
	1
—	10
○	100
⊙	1000
⊕	10000

την ευρύτατη χρήση του δεκαδικού συστήματος αρίθμησης<sup>6</sup> σε όλες σχεδόν τις εκφράσεις της καθημερινής ζωής, όπου απαιτείται η οργάνωση και η επεξεργασία ποσοτικών μεγεθών (όπως, π.χ., στις οικονομικές συναλλαγές). Ο πρωταρχικός σκοπός ενός συστήματος αρίθμησης είναι πολύ απλός και πρακτικός: Η αναπαράσταση όλων των αριθμών (το πλήθος των οποίων, όπως γνωρίζουμε από τα μαθηματικά, είναι άπειρο) με ένα περιορισμένο (πεπερασμένο) σύνολο συμβόλων, τα οποία στο εξής θα τα ονομάζουμε *ψηφία*. Ο ορισμός ενός συστήματος αρίθμησης έγκειται, αφενός, στη διαμέριση των αριθμητικών ποσοτήτων σε *ιεραρχικές τάξεις* (ομάδες) και, αφετέρου, στην επιλογή της κατάλληλης αναπαράστασης ώστε να ελαχιστοποιείται ο αριθμός των απαιτούμενων ψηφίων (συμβόλων).

Ας χρησιμοποιήσουμε σαν παράδειγμα το δεκαδικό σύστημα αρίθμησης, στο οποίο έχουμε διδαχθεί να εργαζόμαστε από τα πρώτα σχολικά μας χρόνια. Στο σύστημα αυτό, οι αριθμοί οργανώνονται σε τάξεις οι οποίες καθορίζονται από τον αριθμό 10, ο οποίος αποτελεί τη *βάση* του συστήματος αρίθμησης. Πιο συγκεκριμένα, δέκα μονάδες απαρτίζουν μια δεκάδα, δέκα δεκάδες μian εκατοντάδα, δέκα εκατοντάδες μια χιλιάδα, κ.ο.κ. Επομένως, η ιεραρχία των τάξεων στο δεκαδικό σύστημα αποτελείται από μονάδες, δεκάδες, εκατοντάδες, χιλιάδες, κ.λπ., οι οποίες αντιστοιχούν στις δυνάμεις του αριθμού 10 ( $10^0$ ,  $10^1$ ,  $10^2$ ,  $10^3$ , ...).

Αν και η ιδέα του δεκαδικού συστήματος αρίθμησης είναι πολύ παλιά, οι τρόποι αναπαράστασης των αριθμών στο σύστημα αυτό εξελίχθηκαν με την πάροδο των αιώνων, μέχρι την επικράτηση σε παγκόσμιο επίπεδο του συμβολισμού με τη χρήση των *αραβικών* αριθμών. Οι αρχαίοι Μυκηναίοι χρησιμοποιούσαν ένα σύστημα αναπαράστασης των αριθμών το οποίο εντασσόταν στο σύστημα της γραμμικής γραφής Β<sup>7</sup>. Τα σύμβολα που χρησιμοποιούσε το συγκεκριμένο σύστημα γραφής για τις ιεραρχικές τάξεις του δεκαδικού συστήματος αρίθμησης συνοψίζονται στον Πίνακα 1.1. Ο αριθμός των μελών μιας τάξης ενός συγκεκριμένου αριθμού καταγραφόταν με την επανάληψη του συμβόλου της αντίστοιχης τάξης, τόσες φορές όσες ο αριθ-

<sup>6</sup> Ίσως κάποτε να αποδειχθεί πως τα χταπόδια σκέφτονται στο οκταδικό σύστημα ...

<sup>7</sup> Η Γραμμική Β αποτελεί την πρώτη μορφή γραφής της ελληνικής γλώσσας, και χρησιμοποιήθηκε ευρύτατα κατά τη μυκηναϊκή περίοδο (1600–1100 π.Χ.) για την καταγραφή οικονομικών δεδομένων σε πινακίδες πηλού. Αποκρυπτογραφήθηκε τη δεκαετία του 1950 από τον Βρετανό γλωσσολόγο και αρχιτέκτονα Michael Ventris [12].

Πίνακας 1.2 Αρχαία ελληνικά αριθμητικά σύμβολα μονάδων

αριθμός	1	2	3	4	5	6	7	8	9
σύμβολο	Α	Β	Γ	Δ	Ε	Ϝ	Ζ	Η	Θ
παρατηρήσεις	α	β	γ	δ	ε	δίγαμμα*	ζ	η	θ

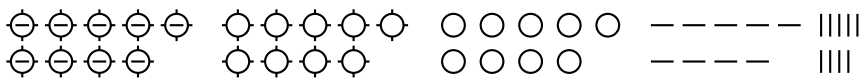
Πίνακας 1.3 Αρχαία ελληνικά αριθμητικά σύμβολα δεκάδων

αριθμός	10	20	30	40	50	60	70	80	90
σύμβολο	Ι	Κ	Λ	Μ	Ν	Ξ	Ο	Π	Ρ
παρατηρήσεις	ι	κ	λ	μ	ν	ξ	ο	π	κόππα*

Πίνακας 1.4 Αρχαία ελληνικά αριθμητικά σύμβολα εκατοντάδων

αριθμός	100	200	300	400	500	600	700	800	900
σύμβολο	Ρ	Σ	Τ	Υ	Φ	Χ	Ψ	Ω	Α
παρατηρήσεις	ρ	σ	τ	υ	φ	χ	ψ	ω	σαμπί*

μός των μελών της. Π.χ., ο αριθμός 2014 συμβολιζόταν ως εξής:  $\text{⊖} \text{—} \text{⊖} \text{—} \text{⊖}$  (όπου  $\text{⊖}$  το σύμβολο της χιλιάδας,  $\text{—}$  το σύμβολο της δεκάδας, και  $\text{⊖}$  το σύμβολο της μονάδας)<sup>8</sup>. Είναι φανερό πως η αναπαράσταση πολύ μεγάλων αριθμών με τη χρήση του συμβολισμού της γραμμικής γραφής Β απαιτούσε αντίστοιχα μεγάλο αριθμό συμβόλων. Π.χ., ο αριθμός 99999 θα έπρεπε να γραφεί ως εξής:



Οι αρχαίοι Έλληνες της κλασικής περιόδου επινόησαν ένα σύστημα αναπαράστασης των αριθμών στο δεκαδικό σύστημα, το οποίο – αν και απαιτούσε τη χρήση ενός “αλφαβήτου” με μεγαλύτερο αριθμό συμβόλων – εξασφάλιζε την εξοικονόμηση συμβόλων ανά αριθμό. Τα αριθμητικά σύμβολα τα οποία χρησιμοποιούσε το συγκεκριμένο σύστημα συνοψίζονται στους Πίνακες 1.2, 1.3, και 1.4, για τις μονάδες, τις δεκάδες, και τις εκατοντάδες, αντίστοιχα. Για την αναπαράσταση των χιλιάδων υιοθετούσαν τα σύμβολα των μονάδων, προτάσσοντας την υπογεγραμμένη (π.χ., Ϝ για τον αριθμό 6000)<sup>9</sup>.

<sup>8</sup> Αξίζει να προσέξουμε την απουσία συμβόλου για το ψηφίο 0.

<sup>9</sup> Η αναπαράσταση μεγαλύτερων ιεραρχικών τάξεων ακολουθούσε πιο πολύπλοκο συμβολισμό, για τον οποίο ο αναγνώστης παραπέμπεται στη βιβλιογραφία [19].

\* Αρχαϊκό σύμβολο το οποίο εξοβελίστηκε από την αρχαιοελληνική γραφή με την πάροδο των αιώνων, αλλά διατηρήθηκε για την αναπαράσταση των αριθμών.

Στο αρχαιοελληνικό σύστημα αναπαράστασης των δεκαδικών αριθμών, ο αριθμός 2014 γραφόταν ως εξής: Β|Δ<sup>10</sup>, ενώ για τον αριθμό 9999 χρησιμοποιούσαν τον συμβολισμό, ⊙↑↑⊙. Επομένως, σε αντίθεση με τους Μυκηναίους προγόνους τους, οι αρχαίοι Έλληνες της κλασικής περιόδου χρησιμοποιούσαν ένα το πολύ σύμβολο για την αναπαράσταση του πλήθους των μελών κάθε ιεραρχικής τάξης. Παρόλο που τα σύμβολα συνηθιζόταν να γράφονται κατά αύξουσα σειρά της αντίστοιχης τάξης από τα δεξιά προς τα αριστερά, η θέση των συμβόλων στο αρχαιοελληνικό σύστημα αναπαράστασης των αριθμών δεν είχε ουσιαστική σημασία. Έτσι, θα μπορούσε κάποιος να αναγνωρίσει εύκολα τον αριθμό 999 αν συναντούσε τον συμβολισμό ⊙↑↑, αντί του πιο συνηθισμένου ↑↑⊙.

Αντίθετα, το δεκαδικό σύστημα αναπαράστασης αριθμών με *αραβικά* ψηφία το οποίο χρησιμοποιούμε σήμερα βασίζεται στην επανάχρηση των συμβόλων 0, 1, 2, ..., 9 για τη δήλωση του πλήθους των μελών *οποιασδήποτε* ιεραρχικής τάξης, όπου η θέση του συμβόλου αποκαλύπτει την τάξη στην οποία αυτό αντιστοιχεί. Για παράδειγμα, ο συμβολισμός 2014 υποδηλώνει έναν αριθμό διαφορετικό από εκείνον ο οποίος αναπαρίσταται με τον συμβολισμό 4102, αφού ο πρώτος αναφέρεται σε δύο χιλιάδες, καμία εκατοντάδα, μία δεκάδα, και τέσσερις μονάδες, ενώ ο δεύτερος σε τέσσερις χιλιάδες, μία εκατοντάδα, καμία δεκάδα, και δύο μονάδες. Το αξιοσημείωτο στο συγκεκριμένο σύστημα αριθμητικής αναπαράστασης είναι πως οποιοσδήποτε αριθμός – οσοδήποτε μεγάλος – μπορεί να αναπαρασταθεί με τη χρήση αποκλειστικά και μόνο των δέκα αραβικών ψηφίων.

### 📌 Ερώτηση 1.1.

Πόσα διαφορετικά αριθμητικά σύμβολα θα απαιτούνταν για την αναπαράσταση αριθμών έως και του 9999999 στο σύστημα της Γραμμικής γραφής Β;

### 📌 Ερώτηση 1.2.

Πόσα σύμβολα θα απαιτούνταν για την αναπαράσταση του αριθμού 9999999 στο σύστημα της Γραμμικής γραφής Β;

## 1.2.1 Δυαδικό σύστημα αρίθμησης

Στο δυαδικό σύστημα αρίθμησης οι αριθμητικές ποσότητες οργανώνονται σε τάξεις με βάση τον αριθμό 2: δύο μονάδες απαρτίζουν μια δυάδα (ζεύγος), δύο δυάδες μια τετράδα, δύο τετράδες μian οκτάδα, κ.ο.κ. Το πλήθος των συμβόλων τα οποία απαιτούνται για την αναπαράσταση ενός αριθμού στο δυαδικό σύστημα είναι δύο: τα ψηφία 0 και 1. Το γεγονός αυτό

<sup>10</sup> Αξίζει να προσέξουμε πως ούτε οι αρχαίοι Έλληνες της κλασικής περιόδου χρησιμοποιούσαν συγκεκριμένο σύμβολο για την αναπαράσταση του ψηφίου 0.

επιτρέπει την κατασκευή απλών κυκλωμάτων τα οποία μπορούν να πραγματοποιούν αριθμητικές πράξεις ή υπολογισμούς χειριζόμενα δεδομένα σε δυαδική μορφή, όπως θα δούμε αναλυτικά στα κεφάλαια που ακολουθούν.

### 1.2.1.1 Μετατροπή αριθμών από το δυαδικό στο δεκαδικό σύστημα αρίθμησης

Όπως συμβαίνει σε όλα τα συστήματα αναπαράστασης αριθμών που χρησιμοποιούνται σήμερα, η θέση κάθε ψηφίου υποδηλώνει την ιεραρχική τάξη την οποία αυτό αντιπροσωπεύει.

Στη γενική περίπτωση, η αναπαράσταση ενός δυαδικού αριθμού  $X_{(2)} = b_n b_{n-1} \dots b_2 b_1 b_0$  στη δεκαδική του μορφή μπορεί να προκύψει από την ακόλουθη σχέση:

$$X_{(10)} = \sum_{i=0}^n b_i \cdot 2^i \quad (1.1)$$

Λαμβάνοντας υπόψη την προηγούμενη σχέση, γίνεται κατανοητό πως η *βαρύτητα* κάθε ψηφίου αυξάνει όσο αυξάνει η τάξη στην οποία αυτό αντιστοιχεί. Επομένως, τα ψηφία ενός αριθμού θα γίνονται περισσότερο *σημαντικά* όσο η θέση τους είναι πιο απομακρυσμένη από το δεξιότερο ψηφίο του αριθμού. Για τον ίδιο λόγο, το δεξιότερο ψηφίο ενός δυαδικού αριθμού ονομάζεται *λιγότερο σημαντικό ψηφίο* (least significant bit – LSB), ενώ το αριστερότερο χαρακτηρίζεται ως το *περισσότερο σημαντικό ψηφίο* (most significant bit – MSB).

#### ■ Παράδειγμα 1.1.

Έστω ο δυαδικός αριθμός  $X=10110101$ <sup>11</sup>. Θα μεταγράψουμε τον αριθμό  $X$  στο δεκαδικό σύστημα. Με βάση τη σχέση (1.1) έχουμε:

$$\begin{aligned} X_{(10)} &= \sum_{i=0}^7 b_i \cdot 2^i = \\ &= 1 \cdot 2^7 + 0 \cdot 2^6 + 1 \cdot 2^5 + 1 \cdot 2^4 + 0 \cdot 2^3 + 1 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0 = \\ &= 128 + 32 + 16 + 4 + 1 = 181. \end{aligned}$$

#### 📌 Ερώτηση 1.3.

Έστω ο δυαδικός αριθμός 1010010. Ποια η τιμή του περισσότερο σημαντικού ψηφίου (MSB) και ποια η τιμή του λιγότερο σημαντικού (LSB);

<sup>11</sup> Για την αποφυγή πιθανής σύγχυσης, σε πολλές περιπτώσεις η βάση του συστήματος αρίθμησης αναγράφεται ρητά σε παρένθεση, π.χ.  $1001_{(2)}$  ή  $10110_{(10)}$ .

**Αλγόριθμος 1.1** Μετατροπή δεκαδικού αριθμού σε δυαδικό, με τη μέθοδο των διαδοχικών διαιρέσεων με το 2

**Είσοδος:**  $X_{(10)}$  (ο δεκαδικός αριθμός προς μετατροπή)  
**Έξοδος:**  $X_{(2)}$  (η δυαδική αναπαράσταση του  $X$ )  
 Θέσε  $\Delta = X_{(10)}$  ( $\Delta$  = διαιρετέος)  
 Θέσε  $\Pi = 1$  ( $\Pi$  = πηλίκο)  
 Θέσε  $X_{(2)} = ""$  (" " ο κενός χαρακτήρας)  
**while**  $\Pi \neq 0$  **do**  
   Διάρθεσε το  $\Delta$  με το 2 και βρες το πηλίκο  $\Pi$ , και το υπόλοιπο  $u$ .  
    $X_{(2)} = u + X_{(2)}$  (Τοποθέτησε το υπόλοιπο  $u$  στα αριστερά του  $X_{(2)}$ )  
   Θέσε  $\Delta = \Pi$  (Το πηλίκο  $\Pi$  τίθεται ως διαιρετέος για την επόμενη διαίρεση)  
**end while**

### ● Άσκηση 1.1.

Δίνονται οι δυαδικοί αριθμοί 011010 και 101011. Να μεταγραφούν στο δεκαδικό σύστημα αρίθμησης.

### ● Άσκηση 1.2.

Δίνονται οι δυαδικοί αριθμοί  $A = 11101001001$  και  $B = 11101011001$ . Να συγκρίνετε τους δύο αριθμούς, χωρίς να τους μετατρέψετε στο δεκαδικό σύστημα.

#### 1.2.1.2 Μετατροπή αριθμών από το δεκαδικό στο δυαδικό σύστημα αρίθμησης

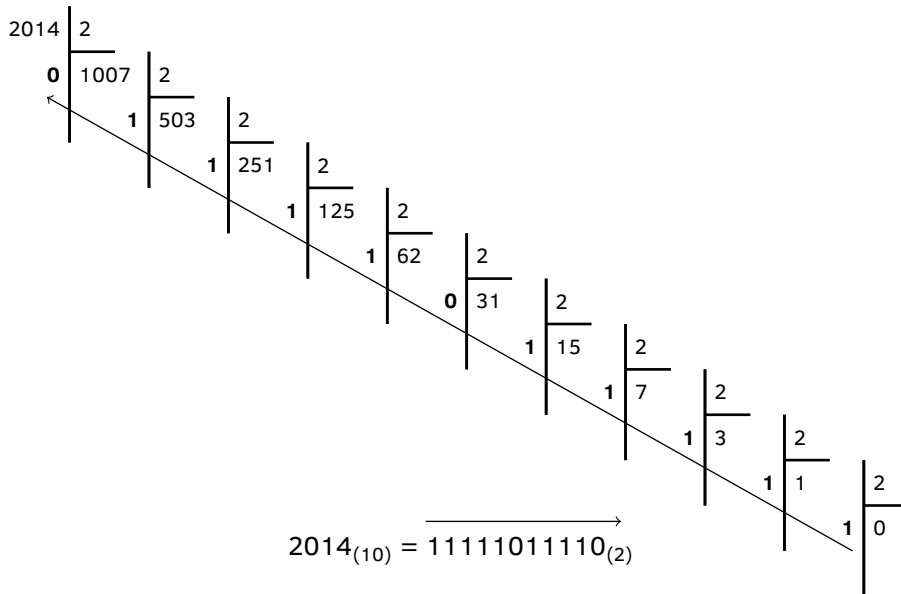
Η διαδικασία μετατροπής ενός αριθμού από το δεκαδικό στο δυαδικό σύστημα αρίθμησης έγκειται στην *ανακατανομή* της αξίας του αριθμού στις ιεραρχικές τάξεις του δυαδικού συστήματος. Κάτι τέτοιο μπορεί να επιτευχθεί μέσω διαδοχικών διαιρέσεων με τον αριθμό 2 (τη βάση του δυαδικού συστήματος), σύμφωνα με την επαναληπτική διαδικασία η οποία περιγράφεται από τον ψευδοκώδικα του Αλγορίθμου 1.1.

#### ■ Παράδειγμα 1.2.

Έστω ο δεκαδικός αριθμός  $X = 2014$ . Θα αναπαραστήσουμε τον αριθμό  $X$  στο δυαδικό σύστημα, χρησιμοποιώντας τη μέθοδο των διαδοχικών διαιρέσεων.

Ακολουθώντας τη διαδικασία που περιγράφεται στον Αλγόριθμο 1.1 εκτελούμε διαδοχικές διαιρέσεις χρησιμοποιώντας ως διαιρέτη τον αριθμό 2, μέχρι του μηδενισμού του πηλίκου της διαίρεσης, όπως φαίνεται στο Σχήμα 1.3.

Η δυαδική αναπαράσταση του αριθμού  $X$  προκύπτει από τα υπόλοιπα των διαδοχικών διαιρέσεων, διαβάζοντας με *ανάστροφη*



Σχήμα 1.3 Παράδειγμα μετατροπής αριθμού από το δεκαδικό στο δυαδικό σύστημα, μέσω διαδοχικών διαιρέσεων με το 2

σειρά, όπως φαίνεται στο ίδιο σχήμα. Θα είναι, επομένως,  $2014_{(10)} = 11111011110_{(2)}$ .

Η μέθοδος την οποία περιγράψαμε, αν και μπορεί να εκτελεστεί εύκολα με τη βοήθεια ηλεκτρονικού υπολογιστή (βλπ Άσκηση 1.3), είναι δυσκολότερο να εφαρμοστεί στο χαρτί, ιδιαίτερα στην περίπτωση όπου ο δεκαδικός αριθμός προς μετατροπή είναι μεγάλος. Μία ισοδύναμη μέθοδος, η εφαρμογή της οποίας είναι ταχύτερη για υπολογισμούς με το χέρι ή από μνήμης, χρησιμοποιεί διαδοχικές αφαιρέσεις δυνάμεων του αριθμού 2 (δηλαδή, της βαρύτητας κάθε ιεραρχικής τάξης του δυαδικού συστήματος) και περιγράφεται με τον ψευδοκώδικα του Αλγορίθμου 1.2.

■ Παράδειγμα 1.3.

Έστω ο δεκαδικός αριθμός  $X = 2014$ . Θα αναπαραστήσουμε τον αριθμό  $X$  στο δυαδικό σύστημα, χρησιμοποιώντας τη μέθοδο των διαδοχικών αφαιρέσεων δυνάμεων του 2.

Ξεκινώντας από τον αριθμό 2014, ακολουθούμε τη διαδικασία που περιγράφεται στον Αλγόριθμο 1.2 εκτελώντας διαδοχικές αφαιρέσεις κατάλληλων δυνάμεων του 2, μέχρι του μηδενισμού του αφαιρετέου, όπως φαίνεται στο Σχήμα 1.4.

Η δυαδική αναπαράσταση του αριθμού  $X$  προκύπτει θέτοντας τη μονάδα στις θέσεις  $i$  των δυνάμεων του 2 οι οποίες χρησιμο-

**Αλγόριθμος 1.2** Μετατροπή δεκαδικού αριθμού σε δυαδικό, μέσω διαδοχικών αφαιρέσεων δυνάμεων του 2

**Είσοδος:**  $X_{(10)}$  (ο δεκαδικός αριθμός προς μετατροπή)  
**Έξοδος:**  $X_{(2)}$  (η δυαδική αναπαράσταση του  $X$ )  
 Θέσε  $A = X_{(10)}$  ( $A = \text{αφαιρετέος}$ )  
 Θέσε  $X_{(2)} = ""$  (" $''$  ο κενός χαρακτήρας")  
**while**  $u \neq 0$  **do**  
   Βρες τον μεγαλύτερο εκθέτη  $i$  ( $i \geq 0$ ) για τον οποίο  $2^i \leq A$   
    $X_{(2)}(i) = 1$  (Τοποθέτησε τη μονάδα στην  $i$ -στή θέση του  $X_{(2)}$ )  
   Θέσε  $A = A - 2^i$   
**end while**  
 Συμπλήρωσε με μηδενικά (0) τις τυχόν κενές θέσεις

ποιήθηκαν στις διαδοχικές αφαιρέσεις, και μηδενίζοντας τα ψηφία στις υπόλοιπες θέσεις. Η δυαδική αναπαράσταση του δεκαδικού αριθμού διαβάζεται με *ανάστροφη* σειρά, όπως φαίνεται στο ίδιο σχήμα. Θα είναι, επομένως,  $2014_{(10)} = 11111011110_{(2)}$ .

#### 🔹 Ερώτηση 1.4.

Πώς μπορούμε να διακρίνουμε αν ένας δυαδικός αριθμός είναι άρτιος ή περιττός;

#### ● Άσκηση 1.3.

Υλοποιήστε σε κάποια γλώσσα προγραμματισμού τον αλγόριθμο μετατροπής ενός αριθμού από το δεκαδικό στο δυαδικό σύστημα αρίθμησης μέσω διαδοχικών διαιρέσεων με τον αριθμό 2.

#### ● Άσκηση 1.4.

Υλοποιήστε σε κάποια γλώσσα προγραμματισμού τον αλγόριθμο μετατροπής ενός αριθμού από το δεκαδικό στο δυαδικό σύστημα αρίθμησης μέσω διαδοχικών αφαιρέσεων δυνάμεων του 2.

#### ● Άσκηση 1.5.

Να μεταγράψετε στο δυαδικό σύστημα τους δεκαδικούς αριθμούς 12345 και 5432.

i	$2^i$	A	
11	$2^{11}=2048$		
		<b>2014</b>	
10	$2^{10}=1024$	-1024	1
		990	
9	$2^9=512$	-512	1
		478	
8	$2^8=256$	-256	1
		222	
7	$2^7=128$	-128	1
		94	
6	$2^6=64$	-64	1
		30	
5	$2^5=32$		0
4	$2^4=16$	-16	1
		14	
3	$2^3=8$	-8	1
		6	
2	$2^2=4$	-4	1
		2	
1	$2^1=2$	-2	1
		0	
0	$2^0=1$		0

$$2014_{(10)} = \overline{11111011110}_{(2)}$$

Σχήμα 1.4 Παράδειγμα μετατροπής αριθμού από το δεκαδικό στο δυαδικό σύστημα, μέσω διαδοχικών αφαιρέσεων δυνάμεων του 2

### 1.3 Αναπαράστασεις δεκαδικών αριθμών με δυαδικά ψηφία

#### 1.3.1 Φυσικός τρόπος αναπαράστασης

Η αναπαράσταση των δεκαδικών αριθμών στο δυαδικό σύστημα την οποία περιγράψαμε στην προηγούμενη ενότητα αντιστοιχεί στον *αμιγή* ή *φυσικό* τρόπο αναπαράστασης, ο οποίος είναι και ο ευρύτερα διαδεδομένος. Παρόλα αυτά, διάφοροι λόγοι τεχνικής φύσης επιβάλλουν σε ειδικές περιπτώσεις εφαρμογών τη χρήση διαφορετικών τρόπων αναπαράστασης των δεκαδικών αριθμών με δυαδικά ψηφία. Στις υποενότητες που ακολουθούν θα εξετάσουμε συνοπτικά δύο χαρακτηριστικές περιπτώσεις εναλλακτικών τρόπων αναπαράστασης.

### 1.3.2 Αναπαράσταση δυαδικά κωδικοποιημένου δεκαδικού αριθμού

Αν και η αναπαράσταση δυαδικά κωδικοποιημένων δεκαδικών αριθμών (binary-coded decimal, BCD) απαιτεί μεγαλύτερο αριθμό δυαδικών ψηφίων σε σχέση με τον φυσικό τρόπο αναπαράστασης (βλπ Άσκηση 1.7), ο συγκεκριμένος τρόπος αναπαράστασης (ή *κωδικοποίησης*) προτιμάται σε διάφορες εφαρμογές, π.χ. στον έλεγχο οθονών επτά τμημάτων, όπως θα δούμε αναλυτικά σε επόμενο μάθημα.

Στην αναπαράσταση BCD κάθε ψηφίο ενός δεκαδικού αριθμού αναπαρίσταται ως ένας τετραψήφιος δυαδικός αριθμός<sup>12</sup>.

#### ■ Παράδειγμα 1.4.

Έστω ο δεκαδικός αριθμός  $X = 2014$ . Θα αναπαραστήσουμε τον αριθμό  $X$  με τη βοήθεια δυαδικών ψηφίων, χρησιμοποιώντας κωδικοποίηση BCD.

Για τον σκοπό αυτό θα αναπαραστήσουμε κάθε δεκαδικό ψηφίο ξεχωριστά, χρησιμοποιώντας τη φυσική δυαδική αναπαράσταση. Έτσι, το ψηφίο 2 θα κωδικοποιηθεί ως 0010, το ψηφίο 0 ως 0000, το ψηφίο 1 ως 0001 και το ψηφίο 4 ως 0100. Τελικά, η BCD αναπαράσταση του αριθμού 2014 θα είναι 001000000010100.

#### ● Ερώτηση 1.5.

Ποιος είναι ο δεκαδικός αριθμός του οποίου η BCD αναπαράσταση είναι 101010;

#### ● Άσκηση 1.6.

Να αναπαραστήσετε τους δεκαδικούς αριθμούς 135 και 1010 χρησιμοποιώντας (α) τη δυαδική κωδικοποίηση BCD και (β) τη φυσική δυαδική αναπαράσταση. Για τους συγκεκριμένους αριθμούς, συγκρίνετε τους δύο τρόπους αναπαράστασης ως προς τον αριθμό των δυαδικών ψηφίων τα οποία απαιτεί ο καθένας.

#### ● Άσκηση 1.7.

Υπολογίστε πόσο επί τοις εκατό περισσότερα δυαδικά ψηφία απαιτεί η αναπαράσταση δεκαδικών αριθμών σε μορφή BCD σε σχέση με την 'αμιγώς' δυαδική αναπαράστασή τους. (Δίνεται ότι  $\log_{10}2 = 0.3$ ) [4].

<sup>12</sup>Δεδομένου ότι τα δεκαδικά ψηφία είναι τα 0, 1, 2, ..., 9, η αναπαράστασή τους απαιτεί τέσσερα δυαδικά ψηφία.

Πίνακας 1.5 Αντιστοιχία φυσικής δυαδικής αναπαράστασης και κώδικα Gray

δεκαδικός	δυαδικός	Gray
0	0000	0000
1	0001	0001
2	0010	0011
3	0011	0010
4	0100	0110
5	0101	0111
6	0110	0101
7	0111	0100
8	1000	1100
9	1001	1101
10	1010	1111
11	1011	1110
12	1100	1010
13	1101	1011
14	1110	1001
15	1111	1000

### 1.3.3 Αναπαράσταση δεκαδικού αριθμού με τον κώδικα Gray

Αν και ο λόγος της επινόησής του ήταν η αντιμετώπιση πρακτικών προβλημάτων τα οποία εμφανίζονταν κατά την ταυτόχρονη μεταγωγή μηχανικών διακοπών του ηλεκτρικού ρεύματος, ο κώδικας Gray βρίσκει σήμερα πολύ ευρύτερη εφαρμογή, με χαρακτηριστικότερο ίσως παράδειγμα την κατάστρωση χαρτών Karnaugh, όπως θα δούμε αναλυτικά στο αντίστοιχο μάθημα.

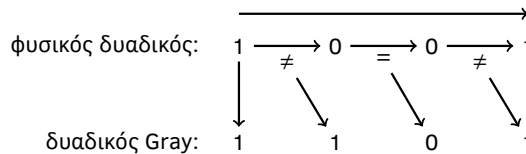
Η αρχή στην οποία βασίζεται η κωδικοποίηση Gray είναι πως η δυαδική αναπαράσταση των δεκαδικών αριθμών θα πρέπει να γίνεται κατά τέτοιον τρόπο ώστε οι αναπαραστάσεις δύο διαδοχικών δεκαδικών αριθμών να διαφέρουν μόνο κατά ένα ψηφίο. Στην περίπτωση δυαδικής αναπαράστασης με τέσσερα ψηφία, αυτό μπορεί να καταστεί δυνατό κατά τον τρόπο που υποδεικνύει ο Πίνακας 1.5, ενώ αντίστοιχη είναι η αναπαράσταση με περισσότερα ή λιγότερα δυαδικά ψηφία.

#### 1.3.3.1 Μετατροπή φυσικού δυαδικού αριθμού σε δυαδικό αριθμό Gray

Η κωδικοποίηση κατά Gray ενός φυσικού δυαδικού αριθμού ακολουθεί την εξής αρχή: Το περισσότερο σημαντικό ψηφίο των δύο αναπαραστάσεων είναι το ίδιο, ενώ για τα υπόλοιπα ψηφία της αναπαράστασης Gray τα μη μηδενικά αντιστοιχούν σε ψηφία της φυσικής αναπαράστασης για τα οποία το αμέσως σημαντικότερο ψηφίο είναι διαφορετικό. Για τα μηδενικά ψηφία

**Αλγόριθμος 1.3** Μετατροπή φυσικού δυαδικού αριθμού σε δυαδικό αριθμό Gray

**Είσοδος:**  $X_{(2)}$  (ο δυαδικός αριθμός προς μετατροπή)  
**Έξοδος:**  $X_{\text{Gray}}$  (η κωδικοποίηση κατά Gray του  $X$ )  
 Βρες το πλήθος  $N$  των ψηφίων του αριθμού  $X_{(2)}$   
 Δημιούργησε πίνακα  $b$ , ώστε  $b(0)$  το LSB και  $b(N-1)$  το MSB του  $X_{(2)}$   
 Θέσε  $X_{\text{Gray}} = ""$  (" " ο κενός χαρακτήρας)  
**for**  $i=N-1$  **to**  $0$  **do**  
   **if**  $i=N-1$  **then**  
      $a=b(i)$   
   **else**  
     **if**  $b(i)=b(i+1)$  **then**  
        $a=0$   
     **else**  
        $a=1$   
     **end if**  
   **end if**  
    $X_{\text{Gray}}=X_{\text{Gray}}+a$  (Τοποθέτησε το ψηφίο  $a$  στα δεξιά του  $X_{\text{Gray}}$ )  
**end for**



**Σχήμα 1.5** Παράδειγμα μετατροπής φυσικού δυαδικού αριθμού σε δυαδικό αριθμό Gray

της αναπαράστασης Gray το αντίστοιχο ψηφίο της φυσικής αναπαράστασης είναι ίσο με το αμέσως σημαντικότερο.

Η διαδικασία μετατροπής ενός φυσικού δυαδικού αριθμού σε δυαδικό αριθμό ο οποίος ακολουθεί την κωδικοποίηση Gray περιγράφεται από τον Αλγόριθμο 1.3, ενώ στο Σχήμα 1.5 παρέχεται παράδειγμα για την επεξήγηση της λειτουργίας της διαδικασίας μετατροπής.

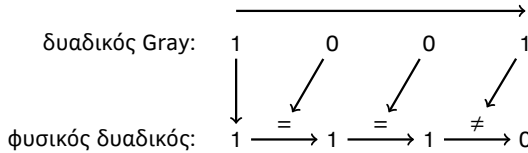
**1.3.3.2 Μετατροπή δυαδικού αριθμού Gray σε φυσικό δυαδικό αριθμό**

Η αποκωδικοποίηση ενός δυαδικού αριθμού κατά Gray έγκειται στην αντίστροφη διαδικασία, δηλαδή στη μεταγραφή του δυαδικού αριθμού στη φυσική δυαδική του αναπαράσταση, και ακολουθεί την εξής αρχή: Το περισσότερο σημαντικό ψηφίο των δύο αναπαραστάσεων είναι το ίδιο, ενώ για τα υπόλοιπα ψηφία της φυσικής αναπαράστασης εκείνα για τα οποία το αμέσως σημαντικότερο ψηφίο είναι διαφορετικό αντιστοιχούν σε μη μηδενικό ψηφίο του αριθμού Gray στην αντίστοιχη θέση. Για τα ψηφία της φυσικής αναπαράστασης τα οποία έχουν την ίδια τιμή με το αμέσως πιο σημαντικό

Αλγόριθμος 1.4 Μετατροπή δυαδικού αριθμού Gray σε φυσικό δυαδικό αριθμό

```

Είσοδος:  $X_{Gray}$  (ο δυαδικός αριθμός Gray προς μετατροπή)
Έξοδος:  $X_{(2)}$  (η φυσική δυαδική αναπαράσταση του  $X_{Gray}$ )
    Βρες το πλήθος  $N$  των ψηφίων του αριθμού  $X_{Gray}$ 
    Δημιούργησε πίνακα  $b$ , ώστε  $b(0)$  το LSB και  $b(N-1)$  το MSB του  $X_{Gray}$ 
    Θέσε  $X_{(2)} = ""$  (" " ο κενός χαρακτήρας)
for  $i=N-1$  to  $0$  do
    if  $i=N-1$  then
         $a=b(i)$ 
    else
        if  $b(i)=0$  then
             $a=b(i+1)$ 
        else
            if  $b(i+1)=0$  then
                 $a=1$ 
            else
                 $a=0$ 
            end if
        end if
    end if
     $X_{(2)}=X_{(2)}+a$  (Τοποθέτησε το ψηφίο  $a$  στα δεξιά του  $X_{(2)}$ )
end for
    
```



Σχήμα 1.6 Παράδειγμα μετατροπής δυαδικού αριθμού Gray σε φυσικό δυαδικό αριθμό

ψηφίο, το αντίστοιχο ψηφίο της αναπαράστασης κατά Gray είναι μηδενικό.

Η διαδικασία μετατροπής ενός δυαδικού αριθμού κωδικοποιημένου κατά Gray στη φυσική δυαδική του αναπαράσταση περιγράφεται από τον Αλγόριθμο 1.4, ενώ στο Σχήμα 1.6 παρέχεται παράδειγμα για την επεξήγηση της λειτουργίας της διαδικασίας μετατροπής.

**Άσκηση 1.8.**

Δίνεται ο φυσικός δυαδικός αριθμός  $X=10011101$ . Να κωδικοποιήσετε τον αριθμό  $X$  κατά Gray.

**● Άσκηση 1.9.**

Δίνεται ο κωδικοποιημένος κατά Gray δυαδικός αριθμός  $X=11010101$ . Να μεταγράψετε τον αριθμό  $X$  στη φυσική δυαδική του μορφή.

**1.4 Δυαδική αναπαράσταση χαρακτήρων**

Παρόλο που ο χειρισμός και η επεξεργασία δεδομένων τα οποία αντιστοιχούν σε χαρακτήρες δεν θα μας απασχολήσουν σε αυτό το βιβλίο, είναι χρήσιμο να αναφερθούμε συνοπτικά στις μεθόδους δυαδικής αναπαράστασης χαρακτήρων, για χάρη της πληρότητας.

Η δυαδική αναπαράσταση ενός συνόλου χαρακτήρων έγκειται στον καθορισμό μιας αντιστοιχίας μεταξύ των κωδικοποιούμενων χαρακτήρων και ενός συνόλου δυαδικών αριθμών, ίσου πλήθους. Το μήκος (το πλήθος των ψηφίων) των δυαδικών αριθμών εξαρτάται, προφανώς, από το πλήθος του συνόλου των χαρακτήρων οι οποίοι κωδικοποιούνται.

Ο κώδικας ASCII (American Standard Code for Information Interchange) αποτελεί χαρακτηριστικό παράδειγμα συστήματος κωδικοποίησης χαρακτήρων (μεταξύ των οποίων περιλαμβάνονται αριθμοί, σημεία στίξης, ειδικά σύμβολα, κ.λπ.) το οποίο καθιερώθηκε κατά τη δεκαετία του 1960 και βρήκε αρχικά εφαρμογή στις συσκευές των τηλετύπων, για να επικρατήσει σχεδόν ολοκληρωτικά στην τεχνολογία των ηλεκτρονικών υπολογιστών και του διαδικτύου μέχρι το τέλος, σχεδόν, της δεκαετίας του 2000, οπότε και ενσωματώθηκε ως υποσύνολο σε ευρύτερα συστήματα κωδικοποίησης (π.χ. το UTF-8). Στη βασική μορφή του, ο κώδικας ASCII συμπεριλάμβανε ένα σύνολο 128 χαρακτήρων με βάση το αγγλικό αλφάβητο, οι οποίοι κωδικοποιούνται σε επταψήφιους δυαδικούς αριθμούς. Στον Πίνακα 1.6 παρουσιάζεται απόσπασμα της αντίστοιχης κωδικοποίησης, το οποίο αφορά τα κεφαλαία γράμματα του λατινικού αλφαβήτου.

**● Ερώτηση 1.6.**

Έστω το σύστημα κωδικοποίησης χαρακτήρων ISO-8859. Ποιο είναι το πλήθος των χαρακτήρων που μπορούν να κωδικοποιηθούν με το συγκεκριμένο σύστημα, αν είναι γνωστό πως το μήκος των αριθμών της αντίστοιχης δυαδικής αναπαράστασης είναι ίσο με 8;

**1.5 Δυαδική αναπαράσταση αρνητικών ακέραιων αριθμών**

Μέχρι στιγμής, ασχοληθήκαμε με τη δυαδική αναπαράσταση θετικών ακέραιων αριθμών. Υπάρχουν διάφοροι τρόποι για τη δυαδική αναπαράσταση αρνητικών ακέραιων αριθμών, ορισμένοι από τους οποίους παρουσιάζουν ιδιαίτερο ενδιαφέρον, καθώς επιτρέπουν την εκτέλεση της πράξης της αφαίρεσης με την αποκλειστική χρήση προσθέσεων. Στο σημείο αυτό

Πίνακας 1.6 Κώδικας ASCII για τη δυαδική αναπαράσταση χαρακτήρων

δυαδικός	χαρακτήρας
⋮	⋮
100 0001	A
100 0010	B
100 0011	C
100 0100	D
100 0101	E
100 0110	F
100 0111	G
⋮	⋮
101 0110	V
101 0111	W
101 1000	X
101 1001	Y
101 1010	Z
⋮	⋮

θα παραθέσουμε τους συνηθέστερους τρόπους δυαδικής αναπαράστασης (προσημασμένων) ακέραιων αριθμών, για να επανέλθουμε σε επόμενη παράγραφο σε λεπτομερέστερη περιγραφή του τρόπου αξιοποίησής τους για την εκτέλεση των πράξεων της πρόσθεσης και, ιδιαίτερα, της αφαίρεσης.

### 1.5.1 Αναπαράσταση προσημασμένου μέτρου

Στην αναπαράσταση προσημασμένου μέτρου, το περισσότερο σημαντικό ψηφίο (MSB) ενός δυαδικού αριθμού χρησιμοποιείται για να δηλώσει το πρόσημό του, ενώ τα υπόλοιπα ψηφία αντιστοιχούν στο μέτρο (την απόλυτη τιμή) του αριθμού. Συνήθως, χρησιμοποιείται το ψηφίο 0 για να δηλώσει έναν θετικό αριθμό, και το ψηφίο 1 για να δηλώσει έναν αρνητικό, ενώ το μήκος (ο αριθμός των ψηφίων) κάθε αριθμού στη συγκεκριμένη δυαδική αναπαράσταση παραμένει συγκεκριμένο και σταθερό.

#### ■ Παράδειγμα 1.5.

Θα βρούμε τη δυαδική μορφή του δεκαδικού αριθμού 57 χρησιμοποιώντας οκταψήφια αναπαράσταση προσημασμένου μέτρου.

Δεδομένου ότι η δυαδική αναπαράσταση είναι οκταψήφια, τα επτά λιγότερο σημαντικά ψηφία θα αντιστοιχούν στο μέτρο του προσημασμένου αριθμού. Η φυσική δυαδική αναπαράσταση του αριθμού 57 είναι εξαψήφια, και συγκεκριμένα η 111001. Θα συμπληρώσουμε ένα ακόμα δυαδικό ψηφίο ως εξής: 0111001, ώστε η αναπαράσταση του μέτρου του αριθμού να γίνει επταψήφια.

Επειδή ο αριθμός είναι θετικός, θα προτάξουμε το μηδέν στη θέση του περισσότερο σημαντικού ψηφίου, για να καταλήξουμε στην οκταψήφια μορφή 00111001.

### ■ Παράδειγμα 1.6.

Θα βρούμε τη δυαδική μορφή του δεκαδικού αριθμού  $-120$  χρησιμοποιώντας οκταψήφια αναπαράσταση προσημασμένου μέτρου.

Η φυσική δυαδική αναπαράσταση του αριθμού  $120$  (του μέτρου του αριθμού  $-120$ ) είναι επταψήφια, και συγκεκριμένα η 1111000. Επειδή ο αριθμός  $-120$  είναι αρνητικός, θα προτάξουμε τη μονάδα στη θέση του περισσότερο σημαντικού ψηφίου, για να καταλήξουμε στην οκταψήφια μορφή 11111000.

### ● Ερώτηση 1.7.

Δίνονται οι δυαδικοί αριθμοί 00000000 και 10000000 οι οποίοι αντιστοιχούν σε αναπαραστάσεις προσημασμένου μέτρου ακέραιων αριθμών. Ποιοι είναι οι ακέραιοι αριθμοί οι οποίοι αντιστοιχούν στις συγκεκριμένες αναπαραστάσεις; Σχολιάστε την απάντησή σας.

### ● Άσκηση 1.10.

Έστω  $N$ -ψήφια αναπαράσταση προσημασμένου μέτρου ακέραιων αριθμών. Να βρεθεί ο μεγαλύτερος ακέραιος αριθμός ο οποίος μπορεί να αναπαρασταθεί. Όμοια για τον μικρότερο ακέραιο αριθμό.

### ● Άσκηση 1.11.

Να βρεθεί το πλήθος των ακέραιων αριθμών που μπορούν να αναπαρασταθούν με τη μέθοδο του προσημασμένου μέτρου, αν το μήκος (το πλήθος των ψηφίων) των αντίστοιχων δυαδικών αριθμών είναι ίσο με  $N$ .

## 1.5.2 Αναπαράσταση με το συμπλήρωμα ως προς 1

Μια εναλλακτική δυαδική αναπαράσταση προσημασμένων ακέραιων αριθμών είναι εκείνη που χρησιμοποιεί το *συμπλήρωμα ως προς 1*. Η αναπαράσταση ενός αρνητικού ακέραιου αριθμού με τη βοήθεια του συμπληρώματος ως προς 1 μπορεί να προκύψει από τη φυσική δυαδική αναπαράσταση του μέτρου (της απόλυτης τιμής) του αριθμού, με την εφαρμογή της πράξης του λογικού συμπληρώματος για κάθε ψηφίο του, ξεχωριστά<sup>13</sup>.

<sup>13</sup>Όπως θα δούμε αναλυτικότερα στο επόμενο κεφάλαιο, το λογικό συμπλήρωμα ενός δυαδικού ψηφίου  $x$  ( $x \in \{0, 1\}$ ) συμβολίζεται με  $\bar{x}$  και ορίζεται ως εξής:  $\bar{x} = \begin{cases} 0, & \text{αν } x = 1 \\ 1, & \text{αν } x = 0 \end{cases}$

■ **Παράδειγμα 1.7.**

Θα βρούμε τη δυαδική μορφή του δεκαδικού αριθμού  $-120$  χρησιμοποιώντας οκταψήφια αναπαράσταση με βάση το συμπλήρωμα ως προς 1.

Η φυσική δυαδική αναπαράσταση του αριθμού 120 (του μέτρου του αριθμού  $-120$ ) είναι επταψήφια, και συγκεκριμένα η 1111000. Η αναπαράσταση του αντίστοιχου αρνητικού αριθμού ( $-120$ ) θα προκύψει από την αναγραφή του αριθμού 120 ως οκταψήφιου με την πρόταξη του μηδενός (01111000) και, στη συνέχεια, με τη συμπλήρωση καθενός ψηφίου ξεχωριστά (10000111).

■ **Παράδειγμα 1.8.**

Θα βρούμε τη δυαδική μορφή του δεκαδικού αριθμού  $-0$  χρησιμοποιώντας οκταψήφια αναπαράσταση με βάση το συμπλήρωμα ως προς 1.

Η φυσική δυαδική αναπαράσταση του αριθμού 0 (του μέτρου του αριθμού  $-0$ ) σε οκταψήφια μορφή είναι 00000000. Η αναπαράσταση του αντίστοιχου αρνητικού αριθμού ( $-0$ ) θα προκύψει από τη συμπλήρωση καθενός ψηφίου του αριθμού 0, ξεχωριστά (11111111).

Από το προηγούμενο παράδειγμα προκύπτουν οι εξής σημαντικές παρατηρήσεις:

- Η αναπαράσταση του αριθμού 0 με τη μορφή του συμπληρώματος ως προς 1 δεν είναι μοναδική.
- Στην οκταψήφια αναπαράσταση με τη μορφή του συμπληρώματος ως προς 1 ο θετικός αριθμός 255 (11111111) ταυτίζεται με την ισοδύναμη εκδοχή του αριθμού 0 ( $=-0=11111111$ ) και, επομένως, δεν μπορεί να αναπαρασταθεί προκειμένου να εξασφαλισθεί το μονοσήμαντο της απεικόνισης.

● **Άσκηση 1.12.**

Να βρεθεί το πλήθος των προσημασμένων ακέραιων αριθμών που μπορούν να αναπαρασταθούν με τη χρήση συμπληρώματος ως προς 1, αν το μήκος (το πλήθος των ψηφίων) των αντίστοιχων δυαδικών αριθμών είναι ίσο με  $N$ . *Υπόδειξη:* Να λάβετε υπόψη σας τις προηγούμενες παρατηρήσεις.

● **Άσκηση 1.13.**

Έστω  $N$ -ψήφια αναπαράσταση προσημασμένων ακέραιων αριθμών με τη χρήση συμπληρώματος ως προς 1. Να βρεθεί ο μεγαλύτερος

ακέραιος αριθμός ο οποίος μπορεί να αναπαρασταθεί. Όμοια για τον μικρότερο ακέραιο αριθμό. *Υπόδειξη:* Να λάβετε υπόψη σας την απάντησή σας στην προηγούμενη άσκηση.

#### ● Άσκηση 1.14.

Έστω οι αριθμοί 125 και  $-125$ . Να αναπαραστήσετε τους αριθμούς σε οκταψήφια δυαδική μορφή με τη μέθοδο (α) του προσημασμένου μέτρου και (β) με τη χρήση του συμπληρώματος ως προς 1. Μπορείτε να προτείνετε γενικές διαδικασίες μετατροπής μεταξύ των δύο αναπαραστάσεων;

### 1.5.3 Αναπαράσταση με το συμπλήρωμα ως προς 2

Η δυαδική αναπαράσταση ενός μη αρνητικού ακεραίου αριθμού με τη χρήση του συμπληρώματος ως προς 2 ταυτίζεται με την αντίστοιχη φυσική αναπαράστασή του, ενώ για τους αρνητικούς ακεραίους αριθμούς μπορεί να προκύψει από την αντίστοιχη αναπαράσταση με τη χρήση συμπληρώματος ως προς 1, προσθέτοντας στο τελευταίο τη μονάδα.

Ισοδύναμα, η δυαδική αναπαράσταση ενός αρνητικού ακεραίου αριθμού με τη χρήση του συμπληρώματος ως προς 2 μπορεί να προκύψει από τη φυσική αναπαράσταση του μέτρου του αριθμού, συμπληρώνοντας όλα τα ψηφία τα οποία είναι περισσότερο σημαντικά του λιγότερο σημαντικού μη μηδενικού του ψηφίου.

#### ■ Παράδειγμα 1.9.

Θα βρούμε τη δυαδική μορφή του δεκαδικού αριθμού  $-120$  χρησιμοποιώντας οκταψήφια αναπαράσταση με βάση το συμπλήρωμα ως προς 2.

Η φυσική δυαδική αναπαράσταση του αριθμού 120 (του μέτρου του αριθμού  $-120$ ) είναι επταψήφια, και συγκεκριμένα η 1111000. Η αναπαράσταση του αντίστοιχου αρνητικού αριθμού ( $-120$ ) με τη χρήση του συμπληρώματος ως προς 1 θα προκύψει από τη αναγραφή του αριθμού 120 ως οκταψήφιου με την πρόταξη του μηδενός (01111000) και, στη συνέχεια, με τη συμπλήρωση καθενός ψηφίου ξεχωριστά (1000111). Στη συνέχεια, θα προσθέσουμε τη μονάδα στην προηγούμενη αναπαράσταση:  $1000111 + 1 = 10001000$ <sup>14</sup>.

Ισοδύναμα, εντοπίζουμε το λιγότερο σημαντικό μη μηδενικό ψηφίο της φυσικής δυαδικής αναπαράστασης του αριθμού 120 (01111000) και συμπληρώνουμε όλα τα ψηφία τα οποία είναι περισσότερο σημαντικά (δηλαδή, βρίσκονται πιο αριστερά) από αυτό: 10001000.

<sup>14</sup> Η πράξη της πρόσθεσης δυαδικών αριθμών εκτελείται με τρόπο αντίστοιχο της πρόσθεσης στο δεκαδικό σύστημα, και εξηγείται αναλυτικά σε επόμενη παράγραφο (1.8.1).

● **Ερώτηση 1.8.**

Πώς αναπαριστάται ο αριθμός 0 σε οκταψήφια δυαδική μορφή με τη βοήθεια συμπληρώματος ως προς 2; Σχολιάστε ως προς το μονοσήμαντο ή μη της αντίστοιχης αναπαράστασης.

● **Άσκηση 1.15.**

Να βρεθεί το πλήθος των προσημασμένων ακέραιων αριθμών που μπορούν να αναπαρασταθούν με τη χρήση συμπληρώματος ως προς 2, αν το μήκος (το πλήθος των ψηφίων) των αντίστοιχων δυαδικών αριθμών είναι ίσο με  $N$ .

● **Άσκηση 1.16.**

Έστω  $N$ -ψήφια αναπαράσταση προσημασμένων ακέραιων αριθμών με τη χρήση συμπληρώματος ως προς 2. Να βρεθεί ο μεγαλύτερος ακέραιος αριθμός ο οποίος μπορεί να αναπαρασταθεί. Όμοια για τον μικρότερο ακέραιο αριθμό.

## 1.6 Δυαδική αναπαράσταση πραγματικών αριθμών

Οι ακέραιοι αριθμοί, τη δυαδική αναπαράσταση των οποίων περιγράψαμε στις παραγράφους που προηγήθηκαν, αποτελούν μονάχα εξιδανίκευση των αριθμών που θα χρειαστεί να χρησιμοποιήσει κάποιος προκειμένου να περιγράψει ένα φυσικό μέγεθος (όπως π.χ. ο ήχος που παράγεται από ένα μουσικό όργανο ή η ανθρώπινη φωνή). Αριθμοί κατάλληλοι για την περιγραφή φυσικών μεγεθών είναι οι *πραγματικοί* αριθμοί (π.χ. οι αριθμοί που διαθέτουν και κλασματικό μέρος), η αναπαράσταση των οποίων είναι απολύτως απαραίτητη σε ένα σύγχρονο υπολογιστικό σύστημα γενικού σκοπού το οποίο είναι επιθυμητό – μεταξύ των άλλων – να διαθέτει τη δυνατότητα επεξεργασίας πληροφορίας από αναλογικές φυσικές πηγές.

Η πλήρης περιγραφή της δυαδικής αναπαράστασης πραγματικών αριθμών ξεφεύγει από τους σκοπούς αυτού του βιβλίου, μιας και εμπίπτει στη θεματολογία μαθημάτων μεταγενέστερων εξαμήνων (π.χ. της Αρχιτεκτονικής των Ηλεκτρονικών Υπολογιστών). Για λόγους πληρότητας, ωστόσο, αλλά και για να ικανοποιήσουμε την πιθανή περιέργεια του αναγνώστη, θα αναφέρουμε συνοπτικά την αρχή στην οποία βασίζεται η αναπαράσταση πραγματικών αριθμών με τη μέθοδο της σταθερής υποδιαστολής (fixed point) και θα παραπέμψουμε τον αναγνώστη για περισσότερες πληροφορίες στη σχετική βιβλιογραφία [9].

Στην αναπαράσταση σταθερής υποδιαστολής χρησιμοποιείται συγκεκριμένος αριθμός ψηφίων για την αναπαράσταση του ακέραιου μέρους του

πραγματικού αριθμού, και συγκεκριμένος αριθμός ψηφίων για την αναπαράσταση του κλασματικού μέρους του. Η θέση της υποδιαστολής υπονοείται.

Έστω αναπαράσταση σταθερής υποδιαστολής πραγματικών μη προσημασμένων αριθμών η οποία χρησιμοποιεί  $n$  ψηφία για την απεικόνιση του ακέραιου μέρους του αριθμού και  $m$  ψηφία για την απεικόνιση του κλασματικού μέρους. Το ακέραιο μέρος ( $I$ ) ενός αριθμού  $X$  θα προκύπτει από τη σχέση (1.1), ως εξής:

$$I_{(10)} = \sum_{i=0}^{n-1} b_i \cdot 2^i \quad (1.2)$$

όπου  $b_i$  τα ψηφία τα οποία αντιστοιχούν στο ακέραιο μέρος του αριθμού ( $b_{n-1}$  το MSB και  $b_0$  το LSB).

Κατ' αναλογία, το κλασματικό μέρος ( $F$ ) του αριθμού  $X$  θα προκύπτει από τη σχέση:

$$F_{(10)} = \sum_{j=0}^{m-1} f_j \cdot 2^{j-m} \quad (1.3)$$

όπου  $f_j$  τα ψηφία τα οποία αντιστοιχούν στο κλασματικό μέρος του αριθμού ( $f_{m-1}$  το MSB και  $f_0$  το LSB).

Συνδυάζοντας τις σχέσεις (1.2) και (1.3) προκύπτει η τιμή του πραγματικού αριθμού  $X$  στο δεκαδικό σύστημα:

$$X_{(10)} = I_{(10)} + F_{(10)} = \sum_{i=0}^{n-1} b_i \cdot 2^i + \sum_{j=0}^{m-1} f_j \cdot 2^{j-m} \quad (1.4)$$

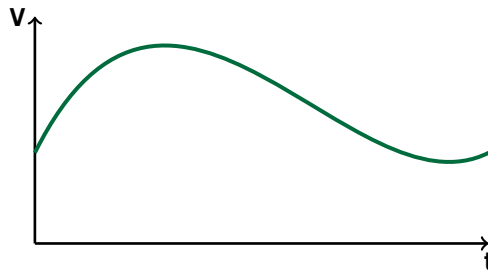
### ■ Παράδειγμα 1.10.

Έστω σύστημα αναπαράστασης σταθερής υποδιαστολής το οποίο χρησιμοποιεί οκταψηφίους αναπαραστάσεις τόσο για το ακέραιο όσο και για το κλασματικό μέρος ενός πραγματικού αριθμού. Θα βρούμε τον αριθμό του οποίου η αναπαράσταση σταθερής υποδιαστολής είναι  $X_{(2)} = 1001001011010100$ .

Αρχικά, θα διαχωρίσουμε το ακέραιο από το κλασματικό μέρος:  $I_{(2)} = 10010010$  και  $F_{(2)} = 11010100$ .

Στη συνέχεια, θα μεταγράψουμε τον αριθμό  $I_{(2)}$  στο δεκαδικό σύστημα. Με βάση τη σχέση (1.2) έχουμε:

$$\begin{aligned} I_{(10)} &= \sum_{i=0}^7 b_i \cdot 2^i = \\ &= 1 \cdot 2^7 + 0 \cdot 2^6 + 0 \cdot 2^5 + 1 \cdot 2^4 + 0 \cdot 2^3 + 0 \cdot 2^2 + 1 \cdot 2^1 + 0 \cdot 2^0 = \\ &= 128 + 16 + 2 = 146. \end{aligned}$$



Σχήμα 1.7 Παράδειγμα αναλογικού σήματος τάσης

Παρόμοια, θα μεταγράψουμε τον αριθμό  $F_{(2)}$  στο δεκαδικό σύστημα. Με βάση τη σχέση (1.3) έχουμε:

$$\begin{aligned} F_{(10)} &= \sum_{j=0}^7 f_j \cdot 2^{j-8} = \\ &= 1 \cdot 2^{-1} + 1 \cdot 2^{-2} + 0 \cdot 2^{-3} + 1 \cdot 2^{-4} + 0 \cdot 2^{-5} + 1 \cdot 2^{-6} + \\ &+ 0 \cdot 2^{-7} + 0 \cdot 2^{-8} = \frac{1}{2} + \frac{1}{4} + \frac{1}{16} + \frac{1}{64} = \frac{32 + 16 + 4 + 1}{64} = \\ &= \frac{53}{64} = 0.828125^{15}. \end{aligned}$$

Επομένως, η εφαρμογή της σχέσης (1.4) δίνει:

$$X_{(10)} = I_{(10)} + F_{(10)} = 146 + 0.828125 = 146.828125$$

## 1.7 Ψηφιακή αναπαράσταση αναλογικών σημάτων

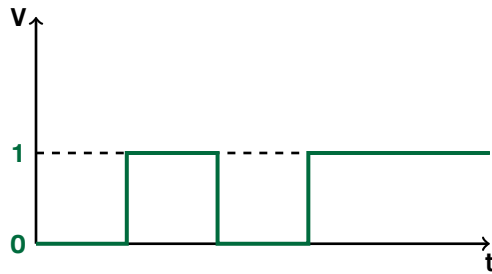
### 1.7.1 Αναλογικά και ψηφιακά σήματα

Στην ηλεκτρονική, με τον όρο *σήμα* εννοούμε ένα ηλεκτρικό μέγεθος (π.χ. τάση ή ένταση του ρεύματος) το οποίο μεταβάλλεται με τον χρόνο και εμπεριέχει, επομένως, *πληροφορία*.

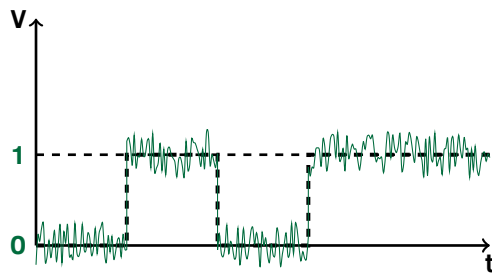
Το σήμα το οποίο παράγεται από τις περισσότερες φυσικές πηγές είναι αναλογικό. Ένα αναλογικό σήμα παίρνει συνεχείς τιμές τόσο ως προς τον χρόνο όσο και ως προς το πλάτος. Στο Σχήμα 1.7 απεικονίζεται παράδειγμα αναλογικού σήματος το οποίο αντιστοιχεί στην ηλεκτρική τάση η οποία εμφανίζεται μεταξύ δύο σημείων ενός ηλεκτρικού κυκλώματος.

Το ψηφιακό σήμα, όπως αυτό χρησιμοποιείται στα σύγχρονα συστήματα υπολογιστών και τηλεπικοινωνιών, αποτελεί ανθρώπινη επιινόηση. Ένα τέτοιο σήμα μπορεί να είναι διακριτό τόσο ως προς τον χρόνο όσο και ως προς το πλάτος, αλλά στη συνηθέστερη έκφρασή του είναι συνεχές στο χρόνο και λαμβάνει δύο μόνο τιμές πλάτους. Οι τιμές αυτές, οι οποίες ονομάζονται και

<sup>15</sup>Στο βιβλίο αυτό θα χρησιμοποιούμε ως σύμβολο της υποδιαστολής τη στιγμή (“.”)



Σχήμα 1.8 Παράδειγμα (δίτιμου) ψηφιακού σήματος τάσης



Σχήμα 1.9 Παράδειγμα ψηφιακού σήματος τάσης υπό την επίδραση θορύβου

λογικές στάθμες αντιπροσωπεύονται από τα ψηφία 0 και 1, όπως φαίνεται στο Σχήμα 1.8 όπου απεικονίζεται παράδειγμα ψηφιακού σήματος το οποίο αντιστοιχεί στην ηλεκτρική τάση που εμφανίζεται μεταξύ δύο σημείων ενός (ψηφιακού) ηλεκτρονικού κυκλώματος.

Τα κυριότερα πλεονεκτήματα του ψηφιακού σήματος είναι η υψηλή ανοχή στον θόρυβο<sup>16</sup> [1] και η δυνατότητα επεξεργασίας του με τη βοήθεια ψηφιακών υπολογιστικών συστημάτων.

Παρόλο που το χαρακτηριστικό της ανοσίας ενός ψηφιακού σήματος στην επίδραση του θορύβου έχει περιγραφεί αναλυτικά στο [3], αξίζει να επαναλάβουμε στο σημείο αυτό πως ένα ψηφιακό σήμα το οποίο έχει υποστεί αλλοιώσεις εξαιτίας του θορύβου μπορεί εύκολα να ανακατασκευαστεί στην αρχική του μορφή. Στο Σχήμα 1.9 απεικονίζεται ένα τέτοιο σήμα, στο οποίο οι λογικές στάθμες παραμένουν ευδιάκριτες ακόμη και με την παρουσία θορύβου. Η συνηθέστερη διαδικασία ανακατασκευής του αλλοιωμένου σήματος έγκειται στη σύγκριση των δειγμάτων της ψηφιακής κυματομορφής με ένα κατώφλι απόφασης (το οποίο τίθεται, συνήθως, στο μέσο των δύο λογικών σταθμών), όπως περιγράφεται αναλυτικότερα στο [3].

<sup>16</sup>Με τον όρο *θόρυβος* νοείται κάθε ανεπιθύμητη μεταβολή ενός σήματος η οποία προκαλεί αλλοίωση της πληροφορίας την οποία αυτό μεταφέρει. Στον τομέα των ραδιοεπικοινωνιών, ο θόρυβος είναι ευρύτερα γνωστός με τον όρο “παράσιτα”.

### 1.7.2 Μετατροπή αναλογικού σήματος σε ψηφιακό

Όπως ήδη αναφέραμε, ένα από τα κυριότερα πλεονεκτήματα του ψηφιακού σήματος είναι η δυνατότητα ψηφιακής επεξεργασίας του. Για τον λόγο αυτό, η πλειοψηφία των αναλογικών σημάτων τα οποία παράγονται από φυσικές πηγές και πρόκειται να μεταδοθούν ή να υποστούν επεξεργασία μετατρέπονται σε ψηφιακή μορφή. Χαρακτηριστικό παράδειγμα αποτελεί το σήμα της φωνής, το οποίο ψηφιοποιείται από τα σύγχρονα τηλεφωνικά κέντρα πριν διαβιβαστεί προς τον τελικό του αποδέκτη. Στην περίπτωση της τηλεφωνίας, η μετατροπή του αναλογικού σήματος σε ψηφιακό ακολουθεί τη διαδικασία της *παλμοκωδικής διαμόρφωσης* (pulse code modulation – PCM) η οποία περιγράφεται αναλυτικά στο [3].

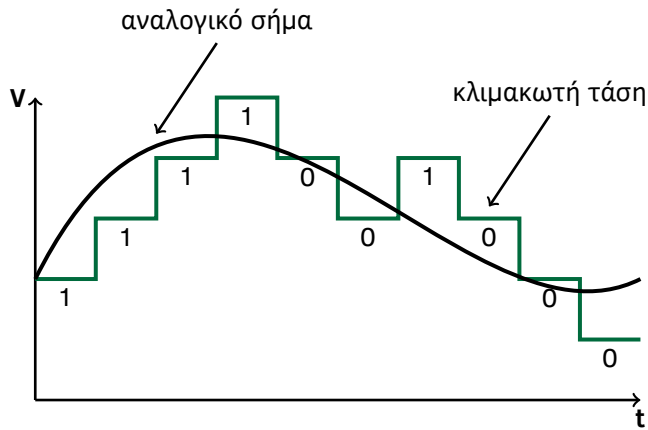
Αν και ευρύτατα διαδεδομένη στις εφαρμογές τηλεφωνίας και ήχου, η παλμοκωδική διαμόρφωση δεν αποτελεί τη μοναδική μέθοδο μετατροπής αναλογικού σήματος σε ψηφιακό. Στο σημείο αυτό θα περιγράψουμε μια άλλη μέθοδο μετατροπής, τη *διαμόρφωση Δέλτα* (Delta modulation).

Για τη μετατροπή ενός αναλογικού σήματος σε ψηφιακό με τη μέθοδο της διαμόρφωσης Δέλτα χρησιμοποιείται μια *κλιμακωτή τάση* η οποία παρακολουθεί το προς μετατροπή αναλογικό σήμα κατά τον τρόπο που υποδεικνύει το Σχήμα 1.10: Η τιμή της κλιμακωτής τάσης μπορεί είτε να αυξάνεται είτε να μειώνεται κατά ένα σταθερό βήμα. Όσο η τιμή της τάσης αυτής υπολείπεται της αντίστοιχης τιμής του αναλογικού σήματος, η κλιμακωτή τάση θα αυξάνει. Στην αντίθετη περίπτωση, κατά την οποία το αναλογικό σήμα υπολείπεται της κλιμακωτής τάσης, η κλιμακωτή τάση θα μειώνεται. Με τον τρόπο αυτό, η προσοδευτική μεταβολή της κλιμακωτής τάσης θα αποτελεί προσέγγιση του αναλογικού σήματος<sup>17</sup>. Δεδομένης της χρονικής εξέλιξης της κλιμακωτής τάσης, η ψηφιακή αναπαράσταση του αναλογικού σήματος ακολουθεί τον εξής απλό κανόνα: Κάθε αύξηση της τιμής της κλιμακωτής τάσης αντιστοιχεί στο ψηφίο 1, ενώ κάθε μείωσή της αντιστοιχεί στο ψηφίο 0, κατά τον τρόπο που υποδεικνύει το παράδειγμα του Σχήματος 1.10. Για εκτενέστερη περιγραφή των τεχνικών λεπτομερειών οι οποίες αφορούν τη διαμόρφωση Δέλτα ο αναγνώστης μπορεί να ανατρέξει στη σχετική βιβλιογραφία [3, 16].

## 1.8 Βασικές αριθμητικές πράξεις στο δυαδικό σύστημα

Η εκτέλεση των βασικών αριθμητικών πράξεων στο δυαδικό σύστημα ακολουθεί τους κανόνες οι οποίοι μας είναι γνωστοί από το δεκαδικό σύστημα. Θα παραθέσουμε, στη συνέχεια, με συντομία τις αντίστοιχες μεθόδολογίες μέσω αντιπροσωπευτικών παραδειγμάτων.

<sup>17</sup>Η προσέγγιση αυτή προκαλεί, αναπόφευκτα, την “αλλοίωση” του αναλογικού σήματος, και αναφέρεται ως *θόρυβος κβάντισης*. Για περισσότερες λεπτομέρειες ο αναγνώστης παραπέμπεται στο [3].



Σχήμα 1.10 Ψηφιακή αναπαράσταση αναλογικού σήματος με τη μέθοδο της διαμόρφωσης Δέλτα

### 1.8.1 Πρόσθεση

Μπορεί να φαίνεται εκ πρώτης όψεως απλοϊκό, ας προσπαθήσουμε όμως να απαντήσουμε στο ερώτημα “πόσο κάνει  $1+1$ ;”. Πριν δώσουμε οριστική απάντηση στο προηγούμενο ερώτημα, ας απαντήσουμε σε κάποια “δευτερογενή” ερωτήματα:

- Τι σημαίνει “1”;
- Τι σημαίνει “+”;

Θα ξεκινήσουμε την αναζήτηση των απαντήσεών μας διευκρινίζοντας πως το σύμβολο “1” αντιστοιχεί σε έναν αριθμό. Πρόκειται για μια μαθηματική οντότητα η οποία επιτρέπει την *απαρίθμηση* ή τη *μέτρηση*. Το σύμβολο “+” αντιστοιχεί σε μια πράξη. Πρόκειται για μια *λειτουργία* η οποία επιτρέπει την *αντιστοίχιση* δύο αριθμών σε έναν άλλον αριθμό<sup>18</sup>.

Προκειμένου να ορίσουμε μια πράξη, θα πρέπει να γνωρίζουμε το *σύνολο* των αριθμών στους οποίους αυτή επενεργεί, καθώς και τον *κανόνα αντιστοίχισης* τον οποίο εφαρμόζει. Σε ένα σύνολο αριθμών μπορούν να οριστούν πολλές πράξεις. Ένα τέτοιο σύνολο αριθμών, εφοδιασμένο με συγκεκριμένες πράξεις, ονομάζεται *άλγεβρική δομή* (algebraic structure). Επομένως, για να μπορέσουμε να απαντήσουμε στο ερώτημα “πόσο κάνει  $1+1$ ;” θα πρέπει να γνωρίζουμε σε ποια *άλγεβρα* αναφερόμαστε. Στην *στοιχειώδη άλγεβρα*, η απάντηση είναι προφανής:  $1+1=2$ , μιας και αναφερόμαστε στο

<sup>18</sup>Γενικά, η διαδικασία αντιστοίχισης αριθμών σε άλλους αριθμούς ονομάζεται *συνάρτηση*. Οι αριθμητικές πράξεις αποτελούν απλές μορφές συναρτήσεων.

Πίνακας 1.7 Αποτελέσματα της πρόσθεσης δύο δυαδικών ψηφίων

A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

σύνολο των *πραγματικών* αριθμών και τη γνωστή μας πράξη της *πρόσθεσης*. Στην περίπτωση της *άλγεβρας Boole*, την οποία θα παρουσιάσουμε στο επόμενο μάθημα, αναφερόμαστε στο σύνολο {0,1} των δυαδικών ψηφίων και στην πράξη της *διάζευξης* (“ή”, OR)<sup>19</sup>.

Ας θυμηθούμε πώς προσθέτουμε δύο αριθμούς στο δεκαδικό σύστημα, με τη βοήθεια ενός παραδείγματος.

■ **Παράδειγμα 1.11.**

Θα προσθέσουμε τους αριθμούς 109 και 38.

Ξεκινώντας από τη θέση του λιγότερο σημαντικού ψηφίου, προσθέτουμε τα ομόλογα ψηφία (δηλαδή, τα ψηφία της ίδιας ιεραρχικής τάξης). Στην περίπτωση κατά την οποία το αποτέλεσμα της πρόσθεσης είναι μεγαλύτερο από την τιμή του μέγιστου ψηφίου το οποίο επιτρέπεται από την αναπαράσταση (του 9, για το δεκαδικό σύστημα), το περισσότερο σημαντικό ψηφίο του αποτελέσματος μεταφέρεται ως *κρατούμενο* (carry) στην αμέσως σημαντικότερη ιεραρχική τάξη.

$$\begin{array}{r}
 \phantom{+} \phantom{(0)} \phantom{1} \phantom{3} \phantom{\leftarrow} \phantom{1(x10)} \phantom{\leftarrow} \phantom{7} \\
 + \phantom{(0)} \phantom{1} \phantom{3} \phantom{\leftarrow} \phantom{1(x10)} \phantom{\leftarrow} \phantom{7} \\
 \hline
 \phantom{+} \phantom{(0)} \phantom{1} \phantom{3} \phantom{\leftarrow} \phantom{1(x10)} \phantom{\leftarrow} \phantom{7} \\
 \hline
 = \phantom{(0)} \phantom{1} \phantom{3} \phantom{\leftarrow} \phantom{1(x10)} \phantom{\leftarrow} \phantom{7} \\
 \phantom{(0)} \phantom{1} \phantom{3} \phantom{\leftarrow} \phantom{1(x10)} \phantom{\leftarrow} \phantom{7}
 \end{array}$$

(1: το κρατούμενο)

Η πρόσθεση στο δυαδικό σύστημα εκτελείται κατά απόλυτα αντίστοιχο τρόπο, λαμβάνοντας υπόψη τα αποτελέσματα της πρόσθεσης δύο δυαδικών ψηφίων, όπως αυτά συνοψίζονται στον Πίνακα 1.7 όπου A και B τα ψηφία που προστίθενται, S το άθροισμα και C το κρατούμενο το οποίο θα συνυπολογισθεί στην πρόσθεση των ψηφίων της αμέσως σημαντικότερης ιεραρχικής τάξης.

■ **Παράδειγμα 1.12.**

Θα προσθέσουμε τους δυαδικούς αριθμούς 101 και 1.

<sup>19</sup>Στα επόμενα, αναφερόμενοι στις πράξεις της *πρόσθεσης* και της *αφαίρεσης* θα εννοούμε την πρόσθεση και την αφαίρεση *φυσικών* αριθμών (0, 1, 2, 3, ...), αντίστοιχα. Παρόλα αυτά, οι πράξεις θα υλοποιούνται με *ψηφιακά κυκλώματα* χρησιμοποιώντας τις αναπαραστάσεις των αντίστοιχων φυσικών αριθμών στο *δυαδικό σύστημα*.

Ξεκινώντας από τη θέση του λιγότερο σημαντικού ψηφίου, προσθέτουμε τα ομόλογα ψηφία (δηλαδή, τα ψηφία της ίδιας ιεραρχικής τάξης). Στην περίπτωση κατά την οποία το αποτέλεσμα της πρόσθεσης είναι μεγαλύτερο από την τιμή του μέγιστου ψηφίου το οποίο επιτρέπεται από την αναπαράσταση (του 1, για το δυαδικό σύστημα), το περισσότερο σημαντικό ψηφίο του αποτελέσματος μεταφέρεται ως *κρατούμενο* (carry) στην αμέσως σημαντικότερη ιεραρχική τάξη.

$$\begin{array}{r}
 \phantom{+} \phantom{(0)} \phantom{0} \phantom{(0)} \phantom{1} \\
 + \phantom{(0)} \phantom{0} \phantom{(0)} \phantom{1} \\
 \hline
 \phantom{+} \phantom{(0)} \phantom{0} \phantom{(0)} \phantom{1} \leftarrow 1(x2) \leftarrow 0 \\
 \hline
 = \phantom{+} \phantom{(0)} \phantom{0} \phantom{(0)} \phantom{1} \\
 \phantom{+} \phantom{(0)} \phantom{0} \phantom{(0)} \phantom{1} \phantom{(0)} \\
 \phantom{+} \phantom{(0)} \phantom{0} \phantom{(0)} \phantom{1} \phantom{(0)} \phantom{(1: \text{το κρατούμενο})}
 \end{array}$$

**Άσκηση 1.17.**

Να προσθέσετε τους δυαδικούς αριθμούς 110110 και 1101.

**1.8.2 Αφαίρεση**

Ας θυμηθούμε πώς αφαιρούμε δύο αριθμούς στο δεκαδικό σύστημα, με τη βοήθεια ενός παραδείγματος.

**■ Παράδειγμα 1.13.**

Θα αφαιρέσουμε τον αριθμό 38 (αφαιρέτης) από τον αριθμό 153 (αφαιρετέος).

Ξεκινώντας από τη θέση του λιγότερο σημαντικού ψηφίου, αφαιρούμε από κάθε ψηφίο του αφαιρετέου το ομόλογο ψηφίο (δηλαδή, το ψηφίο της ίδιας ιεραρχικής τάξης) του αφαιρέτη. Στην περίπτωση κατά την οποία το αποτέλεσμα της αφαίρεσης προκύπτει αρνητικό, δανειζόμαστε μία μονάδα (*δανειζόμενο*) (borrow) από την αμέσως σημαντικότερη ιεραρχική τάξη.

$$\begin{array}{r}
 \phantom{-} \phantom{(0)} \phantom{5} \phantom{3} \\
 - \phantom{(0)} \phantom{5} \phantom{3} \phantom{8} \\
 \hline
 \phantom{-} \phantom{(0)} \phantom{5} \phantom{3} \rightarrow 1(x10) \rightarrow -5 \\
 \hline
 = \phantom{-} \phantom{(0)} \phantom{5} \phantom{3} \\
 \phantom{-} \phantom{(0)} \phantom{5} \phantom{3} \phantom{(1: \text{το δανειζόμενο})}
 \end{array}$$

Η αφαίρεση στο δυαδικό σύστημα εκτελείται κατά απόλυτα αντίστοιχο τρόπο, λαμβάνοντας υπόψη τα αποτελέσματα της αφαίρεσης δύο δυαδικών ψηφίων, όπως αυτά συνοψίζονται στον Πίνακα 1.8 όπου Α ο αφαιρετέος, Β ο αφαιρέτης, d η διαφορά A-B και b το δανειζόμενο ψηφίο το οποίο θα συνυπολογισθεί στην αφαίρεση των ψηφίων της αμέσως σημαντικότερης ιεραρχικής τάξης.

Πίνακας 1.8 Αποτελέσματα της αφαίρεσης δύο δυαδικών ψηφίων

A	B	d	b
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

■ Παράδειγμα 1.14.

Θα αφαιρέσουμε τον δυαδικό αριθμό 1 από τον δυαδικό αριθμό 110.

Ξεκινώντας από τη θέση του λιγότερο σημαντικού ψηφίου, αφαιρούμε από κάθε ψηφίο του αφαιρετέου το ομόλογο ψηφίο του αφαιρέτη. Στην περίπτωση κατά την οποία το αποτέλεσμα της αφαίρεσης προκύπτει αρνητικό, δανειζόμαστε μία μονάδα (δανειζόμενο) από την αμέσως σημαντικότερη ιεραρχική τάξη, στην οποία κατά την πράξη της αφαίρεσης θα συνυπολογισθεί το τυχόν δανειζόμενο ψηφίο.

$$\begin{array}{r}
 \phantom{-} \phantom{(0)} \phantom{1} \phantom{\rightarrow} \phantom{1(x2)} \phantom{\rightarrow} \phantom{-1} \\
 - \phantom{(0)} \phantom{1} \phantom{\rightarrow} \phantom{1(x2)} \phantom{\rightarrow} \phantom{-1} \\
 \hline
 \phantom{(0)} \phantom{1} \phantom{\rightarrow} \phantom{1(x2)} \phantom{\rightarrow} \phantom{-1} \\
 \hline
 = \phantom{(0)} \phantom{1} \phantom{\rightarrow} \phantom{1(x2)} \phantom{\rightarrow} \phantom{-1}
 \end{array}$$

(1: το δανειζόμενο)

● Άσκηση 1.18.

Να αφαιρέσετε από τον δυαδικό αριθμό 110110 τον δυαδικό αριθμό 1101.

## ΣΤΟΙΧΕΙΑ ΑΛΓΕΒΡΑΣ BOOLE

**A**ν και υπήρξε μαθηματικός, ο George Boole (1815 – 1864) θεωρείται ο θεμελιωτής των ψηφιακών ηλεκτρονικών, μιας και η άλγεβρα που φέρει το όνομά του (*άλγεβρα Boole*) αποτελεί τη βάση για τη σχεδίαση και την υλοποίηση των λογικών πυλών οι οποίες αποτελούν τις δομικές μονάδες με τις οποίες κατασκευάζονται σύνθετα ψηφιακά κυκλώματα. Κατά τη δεκαετία του 1930 ο Claude Shannon (1916 – 2001) ανέπτυξε την *άλγεβρα των διακοπών*, μια ισοδύναμη μορφή της άλγεβρας Boole με την οποία κατέστη δυνατή η σχεδίαση ηλεκτρονικών κυκλωμάτων τα οποία διαθέτουν τη δυνατότητα εκτέλεσης *λογικών πράξεων*, επιτρέποντας την κατασκευή των πρώτων ηλεκτρονικών υπολογιστών με βάση τους κανόνες της *λογικής σχεδίασης*, οι οποίοι εφαρμόζονται μέχρι και σήμερα.

Στο κεφάλαιο αυτό θα περιγράψουμε τις θεμελιώδεις αρχές, τα αξιώματα και τα βασικότερα θεωρήματα της *δίτιμης*<sup>1</sup> άλγεβρας Boole, προκειμένου να τα αξιοποιήσουμε για την παρουσίαση, στα κεφάλαια που ακολουθούν, των μεθοδολογιών σχεδίασης συνδυαστικών και ακολουθιακών ψηφιακών κυκλωμάτων. Για την κατανόηση της δίτιμης άλγεβρας Boole είναι απαραίτητη η γνώση βασικών στοιχείων από άλλους συναφείς κλάδους των μαθηματικών, όπως η *προτασιακή λογική* και η *θεωρία συνόλων*. Για τον λόγο αυτό, κρίνουμε σκόπιμο να προτάξουμε ορισμένες βασικές έννοιες οι οποίες θα μας διευκολύνουν στην παρουσίαση των θεμελιωδών αρχών της δίτιμης άλγεβρας Boole.

<sup>1</sup> Η *δίτιμη* άλγεβρα Boole αφορά το σύνολο  $\{0,1\}$ . Ο όρος χρησιμοποιείται για την αντιδιαστολή προς άλλες άλγεβρες Boole οι οποίες αφορούν σύνολα με περισσότερα από δύο στοιχεία.

## 2.1 Στοιχεία προτασιακής λογικής<sup>2</sup>

Ως *λογική πρόταση* εννοούμε μια *δήλωση* η οποία μπορεί να χαρακτηριστεί ως *αληθής* ( $\alpha$ ) ή ως *ψευδής* ( $\psi$ ). Η πρόταση  $p$  = “Ο αριθμός 7 είναι άρτιος”, για παράδειγμα, είναι μια *ψευδής* λογική πρόταση. Μπορούμε, επομένως, να γράψουμε  $p = \psi$ .

Εργαζόμενοι με λογικές προτάσεις, μπορούμε να ορίσουμε τις ακόλουθες *λογικές πράξεις*:

### ■ Άρνηση

Η *άρνηση* μιας λογικής πρότασης  $p$  είναι μια νέα πρόταση (που συμβολίζεται με  $\neg p$  ή  $\bar{p}$  ή  $p'$ <sup>3</sup>) η οποία αληθεύει όταν η πρόταση  $p$  είναι ψευδής, και το αντίστροφο. Μπορούμε, επομένως, να γράψουμε:

$$\bar{p} = \begin{cases} \psi, & \text{αν } p = \alpha \\ \alpha, & \text{αν } p = \psi \end{cases} \quad (2.1)$$

### ■ Σύζευξη

Έστω δύο λογικές προτάσεις  $p$  και  $q$ . Η *σύζευξη* των προτάσεων  $p$  και  $q$  είναι μια νέα πρόταση (που συμβολίζεται με  $p \wedge q$  ή  $p \cdot q$  ή  $p \& q$ <sup>4</sup>) η οποία αληθεύει όταν και οι δύο προτάσεις  $p$  και  $q$  είναι αληθείς. Μπορούμε, επομένως, να γράψουμε:

$$p \cdot q = \begin{cases} \alpha, & \text{αν } p = \alpha \text{ και } q = \alpha \\ \psi, & \text{αλλιώς} \end{cases} \quad (2.2)$$

### ■ Διάζευξη

Έστω δύο λογικές προτάσεις  $p$  και  $q$ . Η *διάζευξη* των προτάσεων  $p$  και  $q$  είναι μια νέα πρόταση (που συμβολίζεται με  $p \vee q$  ή  $p + q$  ή  $p|q$ <sup>5</sup>) η οποία αληθεύει όταν τουλάχιστον μία από τις προτάσεις  $p$  και  $q$  είναι αληθής. Μπορούμε, επομένως, να γράψουμε:

$$p + q = \begin{cases} \alpha, & \text{αν } p = \alpha \text{ ή } q = \alpha \\ \psi, & \text{αλλιώς} \end{cases} \quad (2.3)$$

Ισοδύναμα, η πράξη της λογικής διάζευξης μπορεί να περιγραφεί ως εξής:

$$p + q = \begin{cases} \psi, & \text{αν } p = \psi \text{ και } q = \psi \\ \alpha, & \text{αλλιώς} \end{cases} \quad (2.4)$$

<sup>2</sup>Για περισσότερη εμβάθυνση σε θέματα προτασιακής λογικής ο αναγνώστης μπορεί να ανατρέξει στο [6].

<sup>3</sup>Στο εξής θα προτιμούμε τον συμβολισμό  $\bar{p}$ , εξαιτίας της ευρύτερης χρήσης του στο πεδίο των ψηφιακών ηλεκτρονικών.

<sup>4</sup>Στο εξής θα προτιμούμε τον συμβολισμό  $p \cdot q$ , εξαιτίας της ευρύτερης χρήσης του στο πεδίο των ψηφιακών ηλεκτρονικών.

<sup>5</sup>Στο εξής θα προτιμούμε τον συμβολισμό  $p + q$ , με την επισήμανση πως δεν θα πρέπει να συγχέεται με το σύμβολο της *αριθμητικής* πρόσθεσης, το οποίο είναι ταυτόσημο.

## 2.2 Στοιχεία θεωρίας συνόλων – Διαγράμματα Venn<sup>6</sup>

Ένα *σύνολο* αποτελεί μια καλά ορισμένη συλλογή διαφορετικών αντικειμένων, όχι κατ' ανάγκη ομοειδών. Με τον όρο “καλά ορισμένη” νοείται η περιγραφή του συνόλου κατά τέτοιο τρόπο, ώστε να μπορεί κάποιος να καθορίσει αν κάποιο δοσμένο αντικείμενο ανήκει ή όχι στο συγκεκριμένο σύνολο. Ο ορισμός ενός συνόλου μπορεί να γίνει με *αναγραφή όλων των στοιχείων* του (δηλαδή, των αντικειμένων τα οποία περιέχει) ή με *περιγραφή των κοινών ιδιοτήτων* ή χαρακτηριστικών τους. Παράδειγμα για την πρώτη περίπτωση είναι το εξής:  $A = \{1, \text{κόκκινο, Πάννης, } \beta\}$ , ενώ για τη δεύτερη περίπτωση:  $B = \{x \in \mathbb{R} : x^2 = 64\}$ . Προφανώς ο ορισμός του  $B$  ως εξής:  $B = \{-8, 8\}$  είναι ισοδύναμος του προηγούμενου.

Ένα σύνολο το οποίο δεν περιέχει κανένα στοιχείο ονομάζεται *κενό σύνολο* και συμβολίζεται με  $\{\}$  ή  $\emptyset$ . Αντίθετα, ένα σύνολο το οποίο περιέχει όλα τα δυνατά αντικείμενα ονομάζεται *καθολικό σύνολο* και συμβολίζεται με  $U$ .

Εργαζόμενοι με σύνολα, μπορούμε να ορίσουμε τις ακόλουθες πράξεις:

### ■ Συμπλήρωμα

Έστω ένα σύνολο  $A$ . Ονομάζουμε *συμπλήρωμα*<sup>7</sup> του συνόλου  $A$  το σύνολο  $\bar{A}$  (ή  $A^{c8}$ ) τα στοιχεία του οποίου ανήκουν στο καθολικό σύνολο  $U$  αλλά δεν ανήκουν στο σύνολο  $A$ . Η προηγούμενη πρόταση μπορεί να διατυπωθεί, ισοδύναμα, ως εξής:

$$\bar{A} = \{x \in U : x \notin A\} \quad (2.5)$$

### ■ Τομή

Έστω δύο σύνολα  $A$  και  $B$ . Ονομάζουμε *τομή* των δύο συνόλων το σύνολο  $A \cap B$  τα στοιχεία του οποίου ανήκουν τόσο στο σύνολο  $A$  όσο και στο σύνολο  $B$ . Η προηγούμενη πρόταση μπορεί να διατυπωθεί, ισοδύναμα, ως εξής:

$$A \cap B = \{x : x \in A \wedge x \in B\} \quad (2.6)$$

### ■ Ένωση

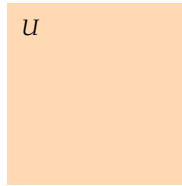
Έστω δύο σύνολα  $A$  και  $B$ . Ονομάζουμε *ένωση* των δύο συνόλων το σύνολο  $A \cup B$  τα στοιχεία του οποίου ανήκουν είτε στο σύνολο  $A$  είτε στο σύνολο  $B$  (είτε και στα δύο σύνολα). Η προηγούμενη πρόταση μπορεί να διατυπωθεί, ισοδύναμα, ως εξής:

$$A \cup B = \{x : x \in A \vee x \in B\} \quad (2.7)$$

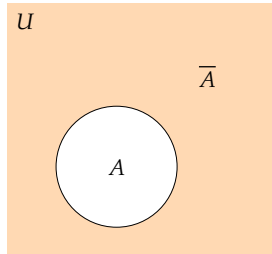
<sup>6</sup>Για περισσότερη εμβάθυνση σε θέματα θεωρίας συνόλων ο αναγνώστης μπορεί να ανατρέξει στο [15].

<sup>7</sup>Στο βιβλίο αυτό, όπου αναφερόμαστε στο *συμπλήρωμα* ενός συνόλου θα εννοούμε το συμπλήρωμα ως προς το καθολικό σύνολο  $U$ .

<sup>8</sup>Στο εξής θα προτιμούμε για το συμπλήρωμα ενός συνόλου  $A$  τον συμβολισμό  $\bar{A}$ .



Σχήμα 2.1 Αναπαράσταση του καθολικού συνόλου  $U$  σε διάγραμμα Venn



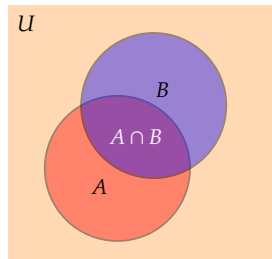
Σχήμα 2.2 Αναπαράσταση συνόλου  $A$  με τη βοήθεια διαγράμματος Venn

### 2.2.1 Αναπαράσταση πράξεων συνόλων με τη βοήθεια διαγραμμάτων Venn

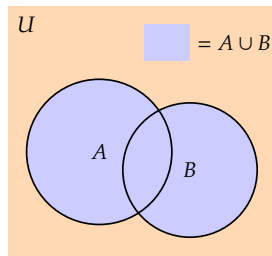
Τα διαγράμματα Venn αποτελούν δισδιάστατες απεικονίσεις συνόλων και των μεταξύ τους σχέσεων. Σε ένα τέτοιο διάγραμμα, το καθολικό σύνολο  $U$  απεικονίζεται με τη μορφή ορθογωνίου (ή τετραγώνου), σύμφωνα με το Σχήμα 2.1. Τα σημεία του επιπέδου τα οποία καταλαμβάνουν την επιφάνεια του ορθογωνίου που αναπαριστά το καθολικό σύνολο αντιστοιχούν σε όλα τα δυνατά αντικείμενα τα οποία μπορεί να περιλαμβάνει ένα σύνολο. Μπορούμε, συνεπώς, να καταλάβουμε πως η απεικόνιση οποιουδήποτε άλλου συνόλου σε ένα διάγραμμα Venn θα εμπεριέχεται στο ορθογώνιο που αντιστοιχεί στο καθολικό σύνολο, εκτός φυσικά από το κενό σύνολο το οποίο δεν περιέχει στοιχεία.

Σε ένα διάγραμμα Venn, όλα τα σύνολα απεικονίζονται ως κυκλικοί δίσκοι πλην του καθολικού και του κενού συνόλου, όπως ήδη αναφέραμε. Στο Σχήμα 2.2 παρουσιάζεται η απεικόνιση σε διάγραμμα Venn ενός συνόλου  $A$ , σε σχέση με το καθολικό σύνολο  $U$ . Στο ίδιο διάγραμμα σημειώνεται και το συμπλήρωμα  $\bar{A}$  του συνόλου  $A$ , η απεικόνιση του οποίου αντιστοιχεί στα σημεία του ορθογωνίου του καθολικού συνόλου  $U$  τα οποία καταλαμβάνουν την επιφάνεια εκτός του κύκλου ο οποίος αντιστοιχεί στο σύνολο  $A$ .

Στο Σχήμα 2.3 παρουσιάζεται η τομή δύο συνόλων  $A$  και  $B$ , η οποία αντιστοιχεί στα κοινά σημεία των κυκλικών δίσκων  $A$  και  $B$ . Η επικάλυψη των κύκλων υποδηλώνει πως η τομή των συνόλων  $A$  και  $B$  δεν είναι το κενό σύνολο. Παρόμοια, το Σχήμα 2.4 απεικονίζει την ένωση δύο συνόλων  $A$  και  $B$ , η οποία αντιστοιχεί στην επιφάνεια η οποία καλύπτεται είτε από τον κυκλικό



Σχήμα 2.3 Αναπαράσταση της τομής δύο συνόλων  $A$  και  $B$  με τη βοήθεια διαγράμματος Venn



Σχήμα 2.4 Αναπαράσταση της ένωσης δύο συνόλων  $A$  και  $B$  με τη βοήθεια διαγράμματος Venn

δίσκο  $A$  είτε από τον κυκλικό δίσκο  $B$ .

## 2.3 Δίτιμη άλγεβρα Boole

Κάθε άλγεβρα Boole είναι μια *αλγεβρική δομή* η οποία αποτελείται από ένα σύνολο και δύο ή περισσότερες πράξεις ( $+$ ,  $\cdot$ , κ.λπ.) οι οποίες μπορούν να επενεργήσουν στα στοιχεία αυτού του συνόλου. Ανάλογα με την επιλογή του συνόλου και τον τρόπο ορισμού των πράξεων, μπορούμε να έχουμε διαφορετικές άλγεβρες Boole. Στη συνέχεια θα μελετήσουμε τη δίτιμη άλγεβρα Boole, δηλαδή εκείνη που ορίζεται σε ένα σύνολο δύο μόνο στοιχείων<sup>9</sup>.

### 2.3.1 Ορισμός

#### 2.3.1.1 Στοιχεία

Τα στοιχεία της άλγεβρας Boole είναι τα μέλη του συνόλου  $B = \{0, 1\}$ . Θα πρέπει να τονίσουμε πως, στην άλγεβρα Boole τα σύμβολα 0 και 1 δεν αντιστοιχούν στους γνωστούς μας αριθμούς. Όπως θα δούμε αναλυτικότερα στη συνέχεια, με όρους προτασιακής λογικής το στοιχείο 0 αντιστοιχεί προς την

<sup>9</sup>Στο εξής, με τον όρο 'άλγεβρα Boole' θα εννοούμε τη δίτιμη άλγεβρα Boole.

έννοια του *ψευδούς*, ενώ το στοιχείο 1 αντιστοιχεί προς την έννοια του *αληθούς*. Αντίστοιχα, με όρους της θεωρίας συνόλων, το στοιχείο 0 είναι συναφές με το κενό σύνολο ( $\emptyset$ ) ενώ το στοιχείο 1 είναι συναφές με το καθολικό σύνολο ( $U$ )<sup>10</sup>.

### 2.3.1.2 Πράξεις

Το σύνολο  $B = \{0, 1\}$  εφοδιάζεται με τις εξής πράξεις:

#### ■ Συμπλήρωμα (OXI, NOT)

Το *συμπλήρωμα* ενός στοιχείου  $x$  του συνόλου  $B$  συμβολίζεται με  $\bar{x}$  και ορίζεται ως εξής:

$$\bar{x} = \begin{cases} 1, & \text{αν } x = 0 \\ 0, & \text{αν } x = 1 \end{cases} \quad (2.8)$$

Παρατηρούμε πως ο τρόπος ορισμού του συμπληρώματος ενός στοιχείου του  $B$  εξασφαλίζει την *κλειστότητα* του συνόλου  $B$  ως προς την πράξη του συμπληρώματος. Αυτό σημαίνει πως το συμπλήρωμα οποιουδήποτε στοιχείου του  $B$  είναι επίσης στοιχείο του  $B$ , ή αλλιώς  $\forall x \in B, \bar{x} \in B$ .

#### ■ Σύζευξη (ΚΑΙ, AND)

Έστω  $x$  και  $y$  στοιχεία του συνόλου  $B$ . Η πράξη της *σύζευξης* των στοιχείων  $x$  και  $y$  συμβολίζεται με  $x \cdot y$  και ορίζεται ως εξής:

$$x \cdot y = \begin{cases} 1, & \text{αν } x = 1 \text{ και } y = 1 \\ 0, & \text{αλλιώς} \end{cases} \quad (2.9)$$

Με βάση τη σχέση ορισμού της σύζευξης δύο στοιχείων του συνόλου  $B$  προκύπτει εύκολα πως το σύνολο  $B$  είναι κλειστό ως προς την πράξη της σύζευξης.

#### ■ Διάζευξη (Ή, OR)

Έστω  $x$  και  $y$  στοιχεία του συνόλου  $B$ . Η πράξη της *διάζευξης* των στοιχείων  $x$  και  $y$  συμβολίζεται με  $x + y$  και ορίζεται ως εξής:

$$x + y = \begin{cases} 1, & \text{αν } x = 1 \text{ ή } y = 1 \\ 0, & \text{αλλιώς} \end{cases} \quad (2.10)$$

Ισοδύναμα, η πράξη της διάζευξης μπορεί να περιγραφεί ως εξής:

$$x + y = \begin{cases} 0, & \text{αν } x = 0 \text{ και } y = 0 \\ 1, & \text{αλλιώς} \end{cases} \quad (2.11)$$

Με βάση τη σχέση ορισμού της διάζευξης δύο στοιχείων του συνόλου  $B$  προκύπτει εύκολα πως το σύνολο  $B$  είναι κλειστό ως προς την πράξη της διάζευξης.

<sup>10</sup>Η άλγεβρα των συνόλων είναι *ισομορφική* προς τη δίτιμη άλγεβρα Boole. Το ίδιο ισχύει και για την προτασιακή λογική. Δύο αλγεβρικά συστήματα θεωρούνται *ισομορφικά* αν μπορούν να ταυτιστούν ύστερα από τη μετονομασία των στοιχείων των συνόλων στα οποία ορίζονται και την αλλαγή των συμβόλων τα οποία αναπαριστούν τις πράξεις.

### 2.3.2 Πίνακες αλήθειας βασικών πράξεων

Οι πίνακες αλήθειας αποτελούν εναλλακτικό τρόπο ορισμού και περιγραφής των βασικών πράξεων της άλγεβρας Boole, αλλά και οποιασδήποτε λογικής συνάρτησης, όπως θα δούμε στη συνέχεια. Ο πίνακας αλήθειας ο οποίος περιγράφει μια πράξη περιλαμβάνει όλες τους δυνατούς συνδυασμούς τιμών των *ορισμάτων* της, καθώς και την τιμή την οποία επιστρέφει η συνάρτηση για καθέναν από τους συνδυασμούς αυτούς. Στη συνέχεια θα παραθέσουμε τους πίνακες αλήθειας των βασικών πράξεων της άλγεβρας Boole.

#### ■ Συμπλήρωμα (ΟΧΙ, NOT)

Ο πίνακας αλήθειας ο οποίος περιγράφει την πράξη του συμπληρώματος προκύπτει από τη σχέση ορισμού της πράξης (2.8) και έχει ως εξής:

Πίνακας 2.1 Πίνακας αλήθειας για την πράξη του συμπληρώματος (NOT)

x	$\bar{x}$
0	1
1	0

#### ■ Σύζευξη (ΚΑΙ, AND)

Ο πίνακας αλήθειας ο οποίος περιγράφει την πράξη της σύζευξης προκύπτει από τη σχέση ορισμού της πράξης (2.9) και έχει ως εξής:

Πίνακας 2.2 Πίνακας αλήθειας για την πράξη της σύζευξης (AND)

x	y	x·y
0	0	0
0	1	0
1	0	0
1	1	1

#### ■ Διάζευξη (Ή, OR)

Ο πίνακας αλήθειας ο οποίος περιγράφει την πράξη της διάζευξης προκύπτει από τη σχέση ορισμού της πράξης [(2.10) ή (2.11)] και έχει ως εξής:

### 2.3.3 Ιδιότητες των πράξεων

Για τις πράξεις της δίτιμης άλγεβρας Boole ισχύουν οι ακόλουθες ιδιότητες, οι οποίες και δικαιολογούν τον χαρακτηρισμό της ως αλγεβρικής δομής<sup>11</sup>.

<sup>11</sup>Για την ακρίβεια, η δίτιμη άλγεβρα Boole αποτελεί έναν συμπληρωματικό επιμεριστικό σύνδεσμο [ή πλέγμα] (complemented distributive lattice).

Πίνακας 2.3 Πίνακας αλήθειας για την πράξη της διάζευξης (OR)

x	y	x+y
0	0	0
0	1	1
1	0	1
1	1	1

■ Κλειστότητα των πράξεων

Όπως ήδη εξηγήσαμε, το σύνολο  $B$  των στοιχείων της άλγεβρας Boole είναι κλειστό ως προς όλες τις βασικές πράξεις οι οποίες ορίζονται σε αυτό, δηλαδή ισχύουν τα ακόλουθα:

- $\forall x \in B, \bar{x} \in B$  (κλειστότητα ως προς την πράξη του συμπληρώματος)
- $\forall x, y \in B, x \cdot y \in B$  (κλειστότητα ως προς την πράξη της σύζευξης)
- $\forall x, y \in B, x + y \in B$  (κλειστότητα ως προς την πράξη της διάζευξης)

■ Αντιμεταθετικότητα

Τόσο η πράξη της σύζευξης όσο και η πράξη της διάζευξης είναι *αντιμεταθετικές*, ισχύουν δηλαδή τα ακόλουθα:

- $\forall x, y \in B, x \cdot y = y \cdot x$  (αντιμεταθετικότητα ως προς την πράξη της σύζευξης)
- $\forall x, y \in B, x + y = y + x$  (αντιμεταθετικότητα ως προς την πράξη της διάζευξης)

Θα πρέπει να σημειωθεί πως η αντιμεταθετικότητα δεν έχει νόημα για την πράξη του συμπληρώματος, καθώς αυτή δέχεται ένα και μοναδικό όρισμα.

■ Ουδέτερο στοιχείο

Το *ουδέτερο στοιχείο* για την πράξη της σύζευξης ( $\cdot$ ) είναι το 1, ενώ για την πράξη της διάζευξης ( $+$ ) είναι το 0. Συγκεκριμένα:

- $\forall x \in B, x \cdot 1 = x$  (ουδέτερο στοιχείο ως προς την πράξη της σύζευξης)
- $\forall x \in B, x + 0 = x$  (ουδέτερο στοιχείο ως προς την πράξη της διάζευξης)

■ Επιμεριστικότητα

Η πράξη της σύζευξης είναι *επιμεριστική* ως προς την πράξη της διάζευξης και αντίστροφα. Συγκεκριμένα, ισχύουν τα ακόλουθα:

- $\forall x, y, z \in B, x \cdot (y + z) = x \cdot y + x \cdot z$  (επιμεριστικότητα της σύζευξης ως προς τη διάζευξη)
- $\forall x, y, z \in B, x + (y \cdot z) = (x + y) \cdot (x + z)$  (επιμεριστικότητα της διάζευξης ως προς τη σύζευξη)

### 2.3.4 Προτεραιότητα των πράξεων

Η προτεραιότητα των πράξεων '+' και '.' της άλγεβρας Boole συμβαδίζει με την προτεραιότητα των αντίστοιχων<sup>12</sup> πράξεων της στοιχειώδους άλγεβρας. Προηγείται, δηλαδή, η πράξη της σύζευξης (·) και έπεται η πράξη της διάζευξης (+). Επίσης, όπου δεν υπάρχει κίνδυνος σύγχυσης, το σύμβολο της πράξης της σύζευξης (·) μπορεί να παραλείπεται.

#### ■ Παράδειγμα 2.1.

Έστω η έκφραση  $x \cdot y + y + xyz$ . Θα βρούμε την τιμή της έκφρασης για  $x = 0, y = 1$  και  $z = 0$ .

Προκειμένου να διαφανεί η προτεραιότητα των πράξεων θα προσθέσουμε παρενθέσεις και θα συμπληρώσουμε το σύμβολο της σύζευξης (·) στα σημεία όπου αυτό έχει παραλειφθεί. Έχουμε, τότε:

$$(x \cdot y) + y + (x \cdot y \cdot z) = (0 \cdot 1) + 1 + (0 \cdot 1 \cdot 0) = 0 + 1 + 0 = 1$$

#### ● Άσκηση 2.1.

Έστω η έκφραση  $x + y + (y \cdot z + 1) \cdot z$ . Να βρεθεί η τιμή της έκφρασης για  $x = 0, y = 1$  και  $z = 1$ .

### 2.3.5 Δευτερογενείς πράξεις

Με τη βοήθεια των βασικών πράξεων της άλγεβρας Boole μπορούμε να ορίσουμε 'δευτερογενείς πράξεις'. Στη συνέχεια θα παραθέσουμε τις δευτερογενείς πράξεις οι οποίες χρησιμοποιούνται συνηθέστερα, με έμφαση σε εκείνες οι οποίες υλοποιούνται εύκολα στη μορφή ηλεκτρονικών κυκλωμάτων, όπως θα δούμε στο επόμενο κεφάλαιο.

#### ■ NAND

Η λογική πράξη NAND ορίζεται ως το συμπλήρωμα του αποτελέσματος της πράξης της σύζευξης, δηλαδή  $\overline{x \cdot y}$ . Ο πίνακας αλήθειας ο οποίος την περιγράφει έχει τη μορφή του Πίνακα 2.4.

#### ■ NOR

Η λογική πράξη NOR ορίζεται ως το συμπλήρωμα του αποτελέσματος της πράξης της διάζευξης, δηλαδή  $\overline{x + y}$ . Ο πίνακας αλήθειας ο οποίος την περιγράφει έχει τη μορφή του Πίνακα 2.5.

<sup>12</sup>Η αντιστοιχία αφορά τα σύμβολα των πράξεων, και μόνο.

Πίνακας 2.4 Πίνακας αλήθειας για τη λογική πράξη NAND

x	y	$\overline{x \cdot y}$
0	0	1
0	1	1
1	0	1
1	1	0

Πίνακας 2.5 Πίνακας αλήθειας για τη λογική πράξη NOR

x	y	$\overline{x + y}$
0	0	1
0	1	0
1	0	0
1	1	0

Πίνακας 2.6 Πίνακας αλήθειας για τη λογική πράξη XOR

x	y	$x \oplus y$
0	0	0
0	1	1
1	0	1
1	1	0

■ XOR

Η λογική πράξη XOR (αποκλειστικό<sup>13</sup> OR – exclusive OR) εφαρμοζόμενη σε δύο στοιχεία  $x$  και  $y$  του συνόλου  $B$  δίνει ως αποτέλεσμα τη μονάδα (1) αν μόνο ένα (αποκλειστικά) από τα  $x$  και  $y$  είναι ίσο με τη μονάδα<sup>14</sup>. Η πράξη XOR μεταξύ δύο στοιχείων  $x$  και  $y$  συμβολίζεται με  $x \oplus y$  και ο πίνακας αλήθειας ο οποίος την περιγράφει έχει τη μορφή του Πίνακα 2.6. Για την πράξη XOR μπορεί να αποδειχθεί η εξής χρήσιμη ταυτότητα:  $x \oplus y = x \cdot \bar{y} + \bar{x} \cdot y$ .

■ XNOR

Η λογική πράξη XNOR προκύπτει από το συμπλήρωμα του αποτελέσματος της πράξης XOR:  $\overline{x \oplus y}$ . Η πράξη XNOR μεταξύ δύο στοιχείων  $x$  και  $y$  συμβολίζεται με  $x \odot y$  και ο πίνακας αλήθειας ο οποίος την περιγράφει έχει τη μορφή του Πίνακα 2.7. Για την πράξη XNOR μπορεί να αποδειχθεί η εξής χρήσιμη ταυτότητα:  $x \odot y = x \cdot y + \bar{x} \cdot \bar{y}$ .

<sup>13</sup>Η βασική πράξη της διάζευξης ονομάζεται και εγκλειστική διάζευξη.

<sup>14</sup>Η πράξη της αποκλειστικής διάζευξης (XOR) ονομάζεται και πρόσθεση modulo-2. Για περισσότερες λεπτομέρειες ο αναγνώστης παραπέμπεται στο Παράρτημα I.

Πίνακας 2.7 Πίνακας αλήθειας για τη λογική πράξη XNOR

x	y	$x \odot y$
0	0	1
0	1	0
1	0	0
1	1	1

### ● Άσκηση 2.2.

Γράψτε ισοδύναμη μορφή του αλγορίθμου μετατροπής ενός φυσικού δυαδικού αριθμού σε δυαδικό αριθμό Gray (βλπ Αλγόριθμο 1.3) με τη βοήθεια της λογικής πράξης XOR.

### 2.3.6 Λογικές συναρτήσεις

Με τον όρο 'λογική συνάρτηση' εννοούμε μια μονοσήμαντη σχέση η οποία απεικονίζει ένα ή περισσότερα στοιχεία του συνόλου  $B = \{0, 1\}$  (τα ορίσματα της συνάρτησης) σε ένα στοιχείο του ίδιου συνόλου (την τιμή της συνάρτησης). Κάθε λογική συνάρτηση μπορεί να οριστεί είτε με τη βοήθεια ενός τύπου ο οποίος συνδέει την τιμή της συνάρτησης με τις τιμές των ορισμάτων της μέσω των βασικών πράξεων της άλγεβρας Boole, είτε με τη βοήθεια του πίνακα αλήθειας ο οποίος παρέχει την τιμή της συνάρτησης για κάθε συνδυασμό τιμών των ορισμάτων της.

#### ■ Παράδειγμα 2.2.

Έστω η λογική συνάρτηση δύο μεταβλητών (ορισμάτων)  $x$  και  $y$  με τύπο  $f(x, y) = x + \bar{y}$ . Θα βρούμε τον πίνακα αλήθειας ο οποίος περιγράφει τη συνάρτηση  $f$ .

Ο πίνακας αλήθειας θα περιλαμβάνει τόσες γραμμές όσοι είναι οι δυνατοί συνδυασμοί τιμών των ορισμάτων της συνάρτησης, ενώ η συμπλήρωσή του μπορεί να γίνει σταδιακά, υπολογίζοντας τις τιμές των επιμέρους πράξεων για κάθε δυνατό συνδυασμό όπως φαίνεται στον Πίνακα 2.8 (όπου οι στήλες 3 και 4 αποτελούν 'βοηθητικές' στήλες για τη συμπλήρωση του πίνακα αλήθειας).

Πίνακας 2.8 Πίνακας αλήθειας για τη λογική συνάρτηση  $f$  του Παραδείγματος 2.2

x	y	$\bar{y}$	$x + \bar{y}$	$f = x + \bar{y}$
0	0	1	1	0
0	1	0	0	1
1	0	1	1	0
1	1	0	1	0

Πίνακας 2.9 Πίνακας αλήθειας για τη λογική συνάρτηση  $f$  του Παραδείγματος 2.3

x	y	f
0	0	1
0	1	1
1	0	1
1	1	0

■ **Παράδειγμα 2.3.**

Έστω λογική συνάρτηση  $f$  η οποία ορίζεται από τον Πίνακα 2.9. Θα βρούμε τον τύπο της λογικής συνάρτησης.

Μπορούμε εύκολα να διαπιστώσουμε πως η λογική συνάρτηση του Πίνακα 2.9 ορίζεται από τον τύπο  $f(x, y) = \bar{x} \cdot \bar{y}$ <sup>15</sup> (αντιστοιχεί, δηλαδή, στην λογική πράξη NAND).

Οι δύο τρόποι ορισμού μιας συνάρτησης που προαναφέρθηκαν είναι ισοδύναμοι και, επιπλέον, μπορούμε γνωρίζοντας τον έναν να καταλήξουμε στον άλλο. Δεδομένου του τύπου μιας λογικής συνάρτησης, μπορούμε εύκολα να καταστρώσουμε τον αντίστοιχο πίνακα αλήθειας εφαρμόζοντας τη διαδικασία η οποία περιγράφηκε στο Παράδειγμα 2.2. Για την αντίστροφη διαδικασία, δηλαδή για τον προσδιορισμό του τύπου (ή των τύπων) της συνάρτησης δεδομένου του πίνακα αλήθειας θα παραθέσουμε τις σχετικές μεθοδολογίες σε επόμενο μάθημα. Προς το παρόν, θα πρέπει να έχουμε υπόψη μας πως κάθε λογική συνάρτηση περιγράφεται από έναν και μοναδικό πίνακα αλήθειας, και το αντίστροφο. Παρόλα αυτά, όπως θα δούμε αναλυτικά σε επόμενο κεφάλαιο, μια λογική συνάρτηση μπορεί να περιγραφεί από περισσότερους του ενός τύπους.

● **Ερώτηση 2.1.**

Έστω λογική συνάρτηση  $f$  με  $n$  ορίσματα (μεταβλητές). Ποιες οι διαστάσεις του πίνακα αλήθειας ο οποίος την περιγράφει;

● **Άσκηση 2.3.**

Δίνεται η λογική συνάρτηση  $f(x, y, z) = \bar{x} + \overline{y \cdot z}$ . Να βρεθεί ο πίνακας αλήθειας της συνάρτησης.

<sup>15</sup>Αλλά και στον  $f(x, y) = \bar{x} + \bar{y}$ , όπως και στον  $f(x, y) = \bar{x} + \bar{y} + x \cdot \bar{x}$  και σε πολλούς άλλους ισοδύναμους.

### ● Άσκηση 2.4.

Να βρείτε τους πίνακες αλήθειας όλων των δυνατών λογικών συναρτήσεων με δύο ορίσματα.

### ● Άσκηση 2.5.

Να αποδείξετε πως το πλήθος των λογικών συναρτήσεων με  $n$  ορίσματα είναι ίσο με  $2^{2^n}$ .

### ● Άσκηση 2.6.

Δίνονται οι λογικές συναρτήσεις οι οποίες ορίζονται από τους τύπους  $f(x, y) = \overline{x \cdot y}$  και  $g(x, y) = \overline{x} + \overline{y} + x \cdot \overline{x}$ . Να βρείτε τους αντίστοιχους πίνακες αλήθειας και να αποδείξετε πως οι δύο συναρτήσεις ταυτίζονται.

## 2.3.7 Θεωρήματα

Οι *προτάσεις* ή οι *σχέσεις* που μπορούν να αποδειχθούν με βάση τα *αξιώματα*<sup>16</sup> της άλγεβρας Boole ονομάζονται *θεωρήματα*. Οι ιδιότητες των πράξεων στις οποίες έχουμε ήδη αναφερθεί αποτελούν θεωρήματα, καθώς η ισχύς τους μπορεί να αποδειχθεί, όπως θα δείξουμε στη συνέχεια.

### 2.3.7.1 Απόδειξη ιδιοτήτων και θεωρημάτων

Η απόδειξη μιας ιδιότητας ή ενός θεωρήματος είναι δυνατή με τη βοήθεια των αξιωμάτων και, ενδεχομένως, με τη χρήση άλλων ιδιοτήτων ή θεωρημάτων τα οποία έχουν, προηγουμένως, αποδειχθεί. Η συγκεκριμένη μεθοδολογία απόδειξης ονομάζεται *αλγεβρική*. Μια εναλλακτική μέθοδος είναι με τη βοήθεια *πινάκων αλήθειας*. Επιπλέον, η απόδειξη των ιδιοτήτων και των θεωρημάτων της άλγεβρας Boole είναι δυνατή με τη βοήθεια της *θεωρίας των συνόλων*, και συγκεκριμένα με τη χρήση *διαγραμμάτων Venn*, εξαιτίας του ισομορφισμού της άλγεβρας των συνόλων και της άλγεβρας Boole για τον οποίο έχει ήδη γίνει λόγος σε προηγούμενη παράγραφο. Στη συνέχεια θα παρατεθούν τα κυριότερα θεωρήματα της άλγεβρας Boole, καθώς και οι αποδείξεις τους με τη βοήθεια των διαφορετικών μεθόδων στις οποίες αναφερθήκαμε. Πιο πριν, θα αποδείξουμε – στη μορφή παραδειγμάτων – ορισμένες από τις ιδιότητες των βασικών πράξεων.

<sup>16</sup>Οι ορισμοί των βασικών πράξεων αποτελούν αξιώματα της άλγεβρας Boole.

Πίνακας 2.10 Πίνακας αλήθειας για το πρώτο μέλος  $(x + (y \cdot z))$  της επιμεριστικής ιδιότητας

x	y	z	$y \cdot z$	$x + (y \cdot z)$
0	0	0	0	0
0	0	1	0	0
0	1	0	0	0
0	1	1	1	1
1	0	0	0	1
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

■ Παράδειγμα 2.4.

Θα αποδείξουμε την επιμεριστικότητα της διάζευξης ως προς τη σύζευξη:  $\forall x, y, z \in B, x + (y \cdot z) = (x + y) \cdot (x + z)$ . Για την απόδειξή μας θα χρησιμοποιήσουμε τη μέθοδο των πινάκων αλήθειας.

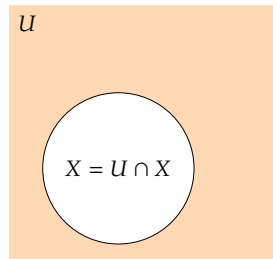
Ο πίνακας αλήθειας για το πρώτο μέλος της προς απόδειξη σχέσης φαίνεται στον Πίνακα 2.10 (όπου η τέταρτη στήλη αποτελεί 'βοηθητική' στήλη για τη συμπλήρωση του πίνακα αλήθειας).

Ο πίνακας αλήθειας για το δεύτερο μέλος της προς απόδειξη σχέσης φαίνεται στον Πίνακα 2.11 (όπου η τέταρτη και η πέμπτη στήλη αποτελούν 'βοηθητικές' στήλες για τη συμπλήρωση του πίνακα αλήθειας).

Πίνακας 2.11 Πίνακας αλήθειας για το δεύτερο μέλος  $((x+y) \cdot (x+z))$  της επιμεριστικής ιδιότητας

x	y	z	x+y	x+z	$(x+y) \cdot (x+z)$
0	0	0	0	0	0
0	0	1	0	1	0
0	1	0	1	0	0
0	1	1	1	1	1
1	0	0	1	1	1
1	0	1	1	1	1
1	1	0	1	1	1
1	1	1	1	1	1

Συγκρίνοντας τους δύο πίνακες αλήθειας μπορούμε εύκολα να παρατηρήσουμε πως οι στήλες οι οποίες αντιστοιχούν στα δύο μέλη της σχέσης περιγραφής της επιμεριστικής ιδιότητας ταυτίζονται, γεγονός το οποίο επιβεβαιώνει την ισχύ της ισότητας.



Σχήμα 2.5 Απόδειξη της ταυτότητας  $1 \cdot x = x$  με τη βοήθεια διαγράμματος Venn

### ■ Παρατήρηση

Η μεθοδολογία την οποία εφαρμόσαμε στο προηγούμενο παράδειγμα είναι γενική, και μπορεί να χρησιμοποιηθεί για την απόδειξη οποιασδήποτε ταυτότητας. Πιο συγκεκριμένα, μπορούμε να θεωρήσουμε τα δύο μέλη μιας ταυτότητας ως δύο διαφορετικές λογικές συναρτήσεις, να βρούμε τους πίνακες αλήθειας για κάθε συνάρτηση ξεχωριστά, και να επιβεβαιώσουμε την ισχύ της ταυτότητας αν οι πίνακες αλήθειας ταυτίζονται.

### ■ Παράδειγμα 2.5.

Θα αποδείξουμε πως η μονάδα αποτελεί το ουδέτερο στοιχείο της πράξης της σύζευξης:  $\forall x \in B, 1 \cdot x = x$ . Για την απόδειξή μας θα χρησιμοποιήσουμε τη μέθοδο της άλγεβρας των συνόλων.

Θα θεωρήσουμε το σύνολο  $X$  ως αντίστοιχο της μεταβλητής  $x$ . Όπως έχουμε ήδη εξηγήσει, η άλγεβρα των συνόλων είναι ισομορφική ως προς την άλγεβρα Boole, με την πράξη της τομής ( $\cap$ ) να αντιστοιχεί στην πράξη της σύζευξης ( $\cdot$ ) και το καθολικό σύνολο  $U$  να αντιστοιχεί στο στοιχείο 1. Επομένως, η σχέση  $1 \cdot x = x$  της άλγεβρας Boole μπορεί να γραφεί, αντίστοιχα, με τη χρήση του συμβολισμού της άλγεβρας των συνόλων ως εξής:  $U \cap X = X$ .

Η ισχύς της τελευταίας σχέσης είναι προφανής, καθώς η τομή οποιουδήποτε συνόλου  $X$  με το καθολικό σύνολο  $U$  είναι το ίδιο το σύνολο  $X$ , όπως επιβεβαιώνεται εποπτικά από το διάγραμμα Venn του Σχήματος 2.5.

### ■ Παράδειγμα 2.6.

Θα αποδείξουμε πως το μηδέν αποτελεί το ουδέτερο στοιχείο της πράξης της διάζευξης:  $\forall x \in B, 0 + x = x$ . Για την απόδειξή μας θα χρησιμοποιήσουμε τη μέθοδο της άλγεβρας των συνόλων.

Αν λάβουμε υπόψη μας πως η πράξη της διάζευξης είναι αντίστοιχη της πράξης της ένωσης συνόλων ( $\cup$ ), καθώς και ότι το στοιχείο 0 είναι αντίστοιχο του κενού συνόλου ( $\emptyset$ ), ο ισομορφισμός

της άλγεβρας Boole με την άλγεβρα των συνόλων μάς επιτρέπει να αποδείξουμε, ισοδύναμα, πως  $\emptyset \cup X = X$ , όπου  $X$  το σύνολο που αντιστοιχεί στη μεταβλητή  $x$ .

Η ισχύς της τελευταίας σχέσης είναι προφανής, καθώς η ένωση οποιουδήποτε συνόλου  $X$  με το κενό σύνολο  $\emptyset$  είναι το ίδιο το σύνολο  $X$ .

### ■ Βασικές ιδιότητες και θεωρήματα της άλγεβρας Boole

Οι βασικές ιδιότητες και τα κυριότερα θεωρήματα της άλγεβρας Boole είναι τα εξής:<sup>17</sup>

$$x + 1 = 1 \quad (2.12)$$

$$x \cdot 1 = x \quad (2.13)$$

$$x + 0 = x \quad (2.14)$$

$$x \cdot 0 = 0 \quad (2.15)$$

$$x + \bar{x} = 1 \quad (2.16)$$

$$x \cdot \bar{x} = 0 \quad (2.17)$$

$$x + x = x \quad (2.18)$$

$$x \cdot x = x \quad (2.19)$$

$$\overline{\bar{x}} = x \quad (2.20)$$

$$x + xy = x \quad (2.21)$$

$$x \cdot (x + y) = x \quad (2.22)$$

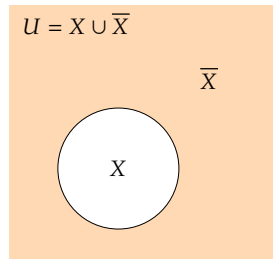
$$\overline{x + y} = \bar{x} \cdot \bar{y} \quad (2.23)$$

$$\overline{x \cdot y} = \bar{x} + \bar{y} \quad (2.24)$$

Τα θεωρήματα (2.21) και (2.22) ονομάζονται *θεωρήματα απορρόφησης*, ενώ τα (2.23) και (2.24) είναι ευρύτερα γνωστά ως *κανόνες του De Morgan*.

Θα αποδείξουμε, ενδεικτικά, κάποιες από τις σχέσεις (2.12) έως (2.24), αφήνοντας ως άσκηση στον αναγνώστη την απόδειξη των υπόλοιπων.

<sup>17</sup>Για λόγους αναφοράς, συγκεντρώνουμε εδώ και ορισμένες από τις ιδιότητες οι οποίες συζητήθηκαν σε προηγούμενες παραγράφους.



Σχήμα 2.6 Απόδειξη της ταυτότητας  $x + \bar{x} = 1$  με τη βοήθεια διαγράμματος Venn

- **Η μονάδα ως απορροφητικό στοιχείο για την πράξη της διάζευξης (2.12)**

Η σχέση (2.12) δηλώνει πως η μονάδα αποτελεί το *απορροφητικό στοιχείο*<sup>18</sup> για την πράξη της διάζευξης (+), ενώ η απόδειξή της προκύπτει εύκολα από τον ορισμό της πράξης αυτής. Η ισοδύναμή της στην άλγεβρα των συνόλων είναι η  $X \cup U = U$ , η οποία δηλώνει πως η ένωση οποιουδήποτε συνόλου με το καθολικό σύνολο  $U$  είναι το ίδιο το καθολικό σύνολο, η οποία είναι προφανώς αληθής. Αντίστοιχα, εργαζόμενοι με όρους προτασιακής λογικής, η σχέση (2.12) υποδηλώνει πως η διάζευξη δύο προτάσεων είναι αληθής αν η μία από τις δύο προτάσεις παραμένει μόνιμα αληθής.

- **Το μηδέν ως απορροφητικό στοιχείο για την πράξη της σύζευξης (2.15)**

Η σχέση (2.15) δηλώνει πως το μηδέν αποτελεί το *απορροφητικό στοιχείο* για την πράξη της σύζευξης ( $\cdot$ ), και η απόδειξή της είναι παρόμοια με την απόδειξη της σχέσης (2.12).

### ● Άσκηση 2.7.

Να αποδειχθεί πως το μηδέν αποτελεί το απορροφητικό στοιχείο για την πράξη της σύζευξης (2.15).

- **Διάζευξη στοιχείου και του συμπληρώματός του (2.16)**

Η σχέση (2.16) δηλώνει πως η διάζευξη ενός στοιχείου  $x$  και του συμπληρώματός του  $\bar{x}$  ισούται με τη μονάδα. Η ισοδύναμη σχέση στην άλγεβρα των συνόλων είναι η  $X \cup \bar{X} = U$ , και υποδηλώνει πως η ένωση κάθε συνόλου  $X$  με το συμπλήρωμά του ταυτίζεται με το καθολικό σύνολο  $U$ , όπως υποδεικνύει και το αντίστοιχο διάγραμμα Venn που παρουσιάζεται στο Σχήμα 2.6.

<sup>18</sup>Για δεδομένη πράξη  $*$  ορισμένη σε ένα σύνολο  $A$ , ορίζουμε ως απορροφητικό στοιχείο το στοιχείο  $e$  για το οποίο  $e \in A$  και  $x * e = e * x = e, \forall x \in A$ .

• **Σύζευξη στοιχείου και του συμπληρώματός του (2.17)**

Η σχέση (2.17) δηλώνει πως η σύζευξη ενός στοιχείου  $x$  και του συμπληρώματός του  $\bar{x}$  ισούται με το μηδέν.

● **Άσκηση 2.8.**

Να αποδειχθεί, με τη βοήθεια της άλγεβρας των συνόλων, πως η σύζευξη ενός στοιχείου  $x$  και του συμπληρώματός του  $\bar{x}$  ισούται με το μηδέν (2.15).

• **Διάζευξη στοιχείου με τον εαυτό του (2.18)**

Η σχέση (2.18) δηλώνει πως η διάζευξη ενός στοιχείου  $x$  με τον εαυτό του ισούται με το ίδιο το στοιχείο. Θα αποδείξουμε τη σχέση (2.18) αλγεβρικά. Χρησιμοποιώντας την επιμεριστική ιδιότητα και το γεγονός πως η μονάδα αποτελεί το ουδέτερο στοιχείο για την πράξη '+', έχουμε:  $x + x = x \cdot (1 + 1) = x \cdot 1 = x$ .

● **Άσκηση 2.9.**

Να αποδείξετε τη σχέση (2.18) με τη βοήθεια της άλγεβρας των συνόλων.

• **Σύζευξη στοιχείου με τον εαυτό του (2.19)**

Η σχέση (2.19) δηλώνει πως η σύζευξη ενός στοιχείου  $x$  με τον εαυτό του ισούται με το ίδιο το στοιχείο.

● **Άσκηση 2.10.**

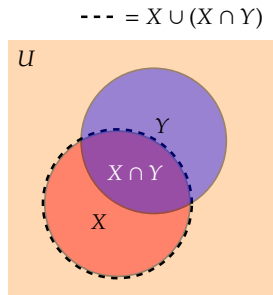
Να αποδείξετε τη σχέση (2.19) με τη βοήθεια της άλγεβρας των συνόλων.

• **Συμπλήρωμα του συμπληρώματος (2.20)**

Η σχέση (2.20) δηλώνει πως το συμπλήρωμα του συμπληρώματος ενός στοιχείου  $x$  ισούται με το ίδιο το στοιχείο.

● **Άσκηση 2.11.**

Να αποδείξετε τη σχέση (2.20) με τη βοήθεια της άλγεβρας των συνόλων.



Σχήμα 2.7 Απόδειξη της ταυτότητας της απορρόφησης  $x + xy = x$  με τη βοήθεια διαγράμματος Venn

### ● Άσκηση 2.12.

Να αποδείξετε πως  $\overset{\equiv}{x} = x$ .

#### • Θεώρημα (ή ταυτότητα) της απορρόφησης (2.21)

Χρησιμοποιώντας την επιμεριστική ιδιότητα, και το γεγονός πως η μονάδα αποτελεί το ουδέτερο στοιχείο για την πράξη ‘ $\cdot$ ’ αλλά και το απορροφητικό στοιχείο για την πράξη ‘ $+$ ’, μπορούμε να αποδείξουμε τη σχέση (2.21) αλγεβρικά. Συγκεκριμένα, έχουμε:  $x + x \cdot y = x \cdot 1 + x \cdot y = x \cdot (1 + y) = x \cdot 1 = x$ .

Ενδιαφέρον παρουσιάζει η απόδειξη της ίδιας σχέσης με τη βοήθεια της άλγεβρας των συνόλων, στην οποία η ισοδύναμη έκφραση είναι η εξής:  $X \cup (X \cap Y) = X$ . Η τελευταία σχέση δηλώνει πως η ένωση ενός συνόλου  $X$  με την τομή του με ένα άλλο σύνολο  $Y$  ταυτίζεται με το ίδιο το σύνολο  $X$ , όπως επιβεβαιώνει το αντίστοιχο διάγραμμα Venn του Σχήματος 2.7.

### ● Άσκηση 2.13.

Να αποδείξετε την ταυτότητα της απορρόφησης (2.21) με τη βοήθεια πινάκων αλήθειας.

#### • Θεώρημα (ή ταυτότητα) της απορρόφησης (2.22)

Η σχέση (2.22) αποτελεί μian άλλη μορφή της ταυτότητας της απορρόφησης, και μπορεί να αποδειχθεί κατά τρόπο παρόμοιο με τη σχέση (2.21).

### ● Άσκηση 2.14.

Να αποδείξετε την ταυτότητα της απορρόφησης (2.22) (α) αλγεβρικά,

Πίνακας 2.12 Πίνακας αλήθειας για την απόδειξη της σχέσης  $\overline{x+y} = \bar{x} \cdot \bar{y}$

x	y	$\bar{x}$	$\bar{y}$	x+y	$\overline{x+y}$	$\bar{x} \cdot \bar{y}$
0	0	1	1	0	1	1
0	1	1	0	1	0	0
1	0	0	1	1	0	0
1	1	0	0	1	0	0

(β) με τη βοήθεια της άλγεβρας των συνόλων και (γ) με τη χρήση πίνακα αλήθειας.

• Κανόνας De Morgan (2.23)

Η σχέση (2.23) μπορεί να αποδειχθεί με τη βοήθεια του Πίνακα 2.12. Στον συγκεκριμένο πίνακα, οι στήλες που αντιστοιχούν στις εκφράσεις  $\overline{x+y}$  και  $\bar{x} \cdot \bar{y}$  ταυτίζονται για όλες τους δυνατούς συνδυασμούς των  $x$  και  $y$ , γεγονός που επιβεβαιώνει την ισχύ του κανόνα De Morgan.

● Άσκηση 2.15.

Να αποδείξετε την ταυτότητα  $\overline{x+y+z} = \bar{x} \cdot \bar{y} \cdot \bar{z}$ .

• Κανόνας De Morgan (2.24)

Η σχέση (2.24) αποτελεί μια άλλη μορφή του κανόνα ο οποίος περιγράφεται από τη σχέση (2.23), και μπορεί να αποδειχθεί κατά παρόμοιο τρόπο. Η αντίστοιχη αλγεβρική απόδειξη έχει ως εξής: Συμπληρώνοντας κατά μέλη την 2.24, μπορούμε να αποδείξουμε, ισοδύναμα, την ταυτότητα  $\overline{\bar{x} \cdot \bar{y}} = \bar{x} + \bar{y}$ . Η τελευταία, με τη βοήθεια των σχέσεων (2.20) και (2.23) γράφεται:  $x \cdot y = \overline{\bar{x} \cdot \bar{y}}$ , ή  $x \cdot y = \overline{\bar{x} \cdot \bar{y}}$ , η οποία και αληθεύει.

● Άσκηση 2.16.

Να αποδείξετε τη σχέση (2.24) με τη βοήθεια της άλγεβρας των συνόλων.

● Άσκηση 2.17.

Να αποδείξετε την ταυτότητα  $\overline{\bar{x} \cdot \bar{y} \cdot \bar{z}} = \bar{x} + \bar{y} + \bar{z}$ .

### 2.3.7.2 Δυισμός

Παρατηρώντας τις σχέσεις (2.12) έως (2.24), μπορούμε να διαπιστώσουμε πως οι αντίστοιχες ταυτότητες εμφανίζουν ομοιότητες *κατά ζεύγη*, π.χ. η (2.12) με την (2.15), η (2.13) με την (2.14), η (2.16) με την (2.17), κ.ο.κ. Πιο συγκεκριμένα, κάθε ταυτότητα μπορεί να μετατραπεί στην αντίστοιχή της με την εναλλαγή των πράξεων '+' και '.', με την ταυτόχρονη εναλλαγή των 0 και 1. Αντικαθιστώντας, για παράδειγμα, στη σχέση (2.12) την πράξη της διάζευξης με την πράξη της σύζευξης, και το 1 με το 0, μπορούμε να καταλήξουμε στη σχέση (2.15).

Η προηγούμενη παρατήρηση περιγράφει την ιδιότητα του *δυισμού*, η οποία αποτελεί γενικότερη ιδιότητα της άλγεβρας Boole η οποία και επεκτείνεται σε όλες τις ταυτότητες, και όχι μόνο σε αυτές που ήδη παρουσιάσαμε.

#### ■ Παράδειγμα 2.7.

Θα αποδείξουμε την ταυτότητα  $x + \bar{x}y = x + y$ , και θα διατυπώσουμε τη δυική της μορφή την οποία και θα αποδείξουμε.

Πολλαπλασιάζοντας και τα δύο μέλη με  $\bar{x}$  έχουμε  $\bar{x} \cdot (x + \bar{x}y) = \bar{x} \cdot (x + y) \Leftrightarrow \bar{x} \cdot x + \bar{x} \cdot \bar{x} \cdot y = \bar{x} \cdot x + \bar{x} \cdot y \Leftrightarrow 0 + \bar{x} \cdot y = 0 + \bar{x} \cdot y \Leftrightarrow \bar{x} \cdot y = \bar{x} \cdot y$ , η οποία αληθεύει, άρα αληθεύει και η αρχική ταυτότητα.

Η δυική ταυτότητα θα προκύψει από την εναλλαγή των πράξεων, θα είναι επομένως:  $x \cdot (\bar{x} + y) = x \cdot y$ .

Η τελευταία ισότητα μπορεί να αποδειχθεί ως εξής: Ξεκινώντας από το πρώτο μέλος έχουμε  $x \cdot (\bar{x} + y) = x \cdot \bar{x} + x \cdot y = 0 + x \cdot y = x \cdot y$ .

#### ■ Παρατήρηση

Πολλές φορές, η απόδειξη της δυικής μορφής μιας ταυτότητας είναι ευκολότερη σε σχέση με την απόδειξη της ίδιας της ταυτότητας. Αποδεικνύοντας την ισχύ της δυικής ταυτότητας, μπορούμε να είμαστε βέβαιοι για την ισχύ της δοσμένης ταυτότητας, λόγω του δυισμού των ταυτοτήτων της άλγεβρας Boole.

#### ● Άσκηση 2.18.

Αφού αποδείξετε την ταυτότητα  $(x + y) \cdot (x + z) = x + y \cdot z$ , να διατυπώσετε τη δυική της μορφή την οποία και να αποδείξετε.

Ολοκληρώνοντας την συνοπτική παρουσίαση της δίτιμης άλγεβρας Boole, θα παραθέσουμε ορισμένες συμπληρωματικές ασκήσεις για την περαιτέρω εξάσκηση του αναγνώστη.

● Άσκηση 2.19.

Να συμπληρώσετε την ταυτότητα:

$$\sum_{i=1}^{2014} x = \hat{i}\hat{i}'$$

Δίνεται ότι  $\sum_{i=1}^n x = \underbrace{x + x + \dots + x}_{n \text{ φορές}}$ .

● Άσκηση 2.20.

Να συμπληρώσετε την ταυτότητα:

$$\sum_{i=1}^{2014} x \cdot \sum_{i=1}^{2014} y =$$

● Άσκηση 2.21.

Να συμπληρώσετε την ταυτότητα:

$$\sum_{i=1}^{2014} (x + \bar{x} + \bar{\bar{x}}) =$$

● Άσκηση 2.22.

Κάποιος διατείνεται πως στη δίτιμη άλγεβρα Boole ισχύει η ταυτότητα  $2014 \cdot x = x$ . Εξετάστε την ορθότητα ή μη του ισχυρισμού.

● Άσκηση 2.23.

Να αποδείξετε την ταυτότητα  $x \oplus y = x \cdot \bar{y} + \bar{x} \cdot y$ .

● Άσκηση 2.24.

Να αποδείξετε την ταυτότητα  $\bar{x} \oplus \bar{y} = x \oplus y$ .

● **Άσκηση 2.25.**

Να αποδείξετε την ταυτότητα  $x \odot y = x \cdot y + \bar{x} \cdot \bar{y}$ .

● **Άσκηση 2.26.**

Να αποδείξετε την ταυτότητα  $\bar{x} \odot \bar{y} = x \odot y$ .

● **Άσκηση 2.27.**

Να αποδείξετε την ταυτότητα  $x \odot y = \bar{x} \oplus y = x \oplus \bar{y}$ .

● **Άσκηση 2.28.**

Να αποδείξετε την ταυτότητα  $\overline{x \oplus y} = \bar{x} \odot \bar{y}$ . Όμοια για την ταυτότητα  $\overline{x \odot y} = \bar{x} \oplus \bar{y}$ .

## 2.4 Λογικές πύλες και λογικά κυκλώματα









Στην πράξη, τόσο οι βασικές όσο και οι δευτερογενείς πράξεις της άλγεβρας Boole εκτελούνται από απλά ηλεκτρονικά κυκλώματα τα οποία ονομάζονται *λογικές πύλες*. Οι λογικές πύλες αποτελούν τα δομικά στοιχεία με τα οποία κατασκευάζονται πιο σύνθετα ψηφιακά κυκλώματα και συστήματα. Οι βασικές αρχές σχεδίασης και οι τεχνικές υλοποίησης των λογικών πυλών θα μας απασχολήσουν στο επόμενο μάθημα. Σε αυτή την ενότητα θα γνωρίσουμε τις λογικές πύλες ως αφηρημένα αντικείμενα τα οποία εκτελούν τις πράξεις της άλγεβρας Boole, αγνοώντας τον τρόπο υλοποίησής τους.

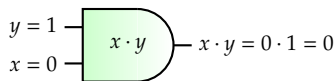
### 2.4.1 Είδη λογικών πυλών

Οι λογικές πύλες διακρίνονται, αφενός, με βάση τη λογική πράξη (ή συνάρτηση) την οποία υλοποιούν και, αφετέρου, με βάση τον αριθμό των εισόδων τους. Σε αντίθεση με τα λογικά κυκλώματα, τα οποία μπορεί να διαθέτουν περισσότερες από μία εξόδους, όλες οι λογικές πύλες διαθέτουν μία μοναδική έξοδο.

Στον Πίνακα 2.13 συνοψίζονται οι λογικές πύλες οι οποίες διαθέτουν έως δύο εισόδους, τα αντίστοιχα κυκλωματικά τους σύμβολα, καθώς και οι λογικές συναρτήσεις τις οποίες υλοποιούν. Στον συγκεκριμένο πίνακα, οι οριζόντιες γραμμές στα αριστερά του συμβόλου μιας λογικής πύλης αντιστοιχούν στους *ακροδέκτες εισόδου*, δηλαδή στα σημεία όπου εφαρμόζονται οι τιμές των ορισμάτων της λογικής πράξης η οποία υλοποιείται από τη λογική πύλη. Αντίστοιχα, η οριζόντια γραμμή στα δεξιά του συμβόλου μιας πύλης συμβολίζει τον *ακροδέκτη εξόδου*, δηλαδή το σημείο από το οποίο μπορούμε να λάβουμε το αποτέλεσμα της αντίστοιχης πράξης.

Πίνακας 2.13 Λογικές πύλες μίας και δύο εισόδων

σύμβολο	ονομασία	λογική συνάρτηση
	απομονωτής	$f(x) = x$
	NOT (αναστροφέας)	$f(x) = \bar{x}$
	AND	$f(x, y) = x \cdot y$
	OR	$f(x, y) = x + y$
	NAND	$f(x, y) = \overline{x \cdot y}$
	NOR	$f(x, y) = \overline{x + y}$
	XOR	$f(x, y) = x \oplus y$
	XNOR	$f(x, y) = x \odot y$

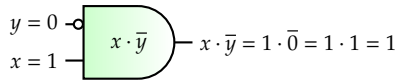


Σχήμα 2.8 Παράδειγμα υπολογισμού της τιμής εξόδου μιας λογικής πύλης

■ Παράδειγμα 2.8.

Έστω η λογική πύλη του Σχήματος 2.8. Δεδομένων των τιμών  $x = 0$  και  $y = 1$  οι οποίες εφαρμόζονται στους ακροδέκτες εισόδου της πύλης, μπορούμε εύκολα να υπολογίσουμε την αντίστοιχη τιμή εξόδου, με βάση τη λογική πράξη η οποία εκτελείται. Η πύλη του συγκεκριμένου παραδείγματος είναι μια πύλη AND, και εκτελεί, επομένως, τη λογική πράξη της σύζευξης. Συνεπώς, με τις δοσμένες τιμές εισόδου, στην έξοδο της πύλης θα εμφανίζεται η τιμή  $x \cdot y = 0 \cdot 1 = 0$ .

Στο σημείο αυτό θα πρέπει να κάνουμε ιδιαίτερη μνεία στην λογική πύλη του απομονωτή (buffer), η οποία υλοποιεί την πράξη της ταυτότητας ( $f(x) = x$ ). Αν και η ύπαρξη μιας τέτοιας πύλης φαίνεται, εκ πρώτης όψεως, περιττή, στην πράξη είναι επιθυμητή σε αρκετές περιπτώσεις η απομόνωση μεταξύ διαδοχικών βαθμίδων ενός ψηφιακού συστήματος. Στις περιπτώσεις αυτές η εισαγωγή ενός απομονωτή είναι καθοριστική, καθώς μπορεί να εξα-



**Σχήμα 2.9** Παράδειγμα υπολογισμού της τιμής εξόδου λογικής πύλης για την οποία λογίζεται το συμπλήρωμα της μιας εισόδου

σφαλίσει το ρεύμα το οποίο είναι απαραίτητο για την επαρκή οδήγηση της επόμενης βαθμίδας. Η απλούστερη υλοποίηση ενός απομονωτή είναι δυνατή με τη σύνδεση δύο πυλών NOT σε σειρά, ώστε να υλοποιείται η πράξη  $f(x) = \bar{\bar{x}} = x$ .

Αξίζει, επίσης, να παρατηρήσουμε πως οι λογικές πύλες οι οποίες υλοποιούν το συμπλήρωμα μιας πράξης διατηρούν το ίδιο σύμβολο, με την προσθήκη ενός κύκλου στον ακροδέκτη εξόδου. Όπως φαίνεται, για παράδειγμα, από τον Πίνακα 2.13, το σύμβολο μιας πύλης NOT διαφοροποιείται ως προς το σύμβολο του απομονωτή με τη σχεδίαση ενός κύκλου στον ακροδέκτη εξόδου της πύλης NOT. Παρόμοια διαφοροποίηση ισχύει και για τις πύλες AND – NAND, OR – NOR, κ.ο.κ.

### ■ Παρατήρηση

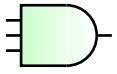
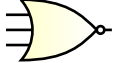
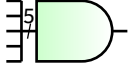
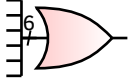
Γενικά, η παρουσία του συμβόλου της αναστροφής (κύκλου) σε κάποιον ακροδέκτη εισόδου ή εξόδου ενός ψηφιακού κυκλώματος υποδηλώνει την αντιστροφή (τη συμπλήρωση) του αντίστοιχου σήματος.

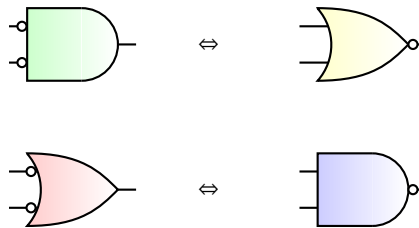
### ■ Παράδειγμα 2.9.

Έστω η λογική πύλη του Σχήματος 2.9. Δεδομένων των τιμών  $x = 1$  και  $y = 0$  οι οποίες εφαρμόζονται στους ακροδέκτες εισόδου της πύλης, μπορούμε να εύκολα να υπολογίσουμε την αντίστοιχη τιμή εξόδου με βάση τη λογική πράξη η οποία εκτελείται, και λαμβάνοντας υπόψη την ύπαρξη συμβόλων αναστροφής. Στην περίπτωση που εξετάζουμε, έχουμε σύμβολο αναστροφής στην είσοδο  $y$ , γεγονός που υποδηλώνει πως η πύλη AND θα εκτελέσει την πράξη της σύζευξης με το συμπλήρωμα της εισόδου  $y$ . Συνεπώς, με τις δοσμένες τιμές εισόδου, στην έξοδο της πύλης θα εμφανίζεται η τιμή  $x \cdot \bar{y} = 1 \cdot \bar{0} = 1 \cdot 1 = 1$ .

Στις περιπτώσεις όπου αυτό έχει νόημα από μαθηματικής άποψης, μπορούμε να γενικεύσουμε την έννοια της λογικής πύλης με δύο εισόδους σε λογικές πύλες με τρεις ή και περισσότερες εισόδους. Παραδείγματα τέτοιων πυλών, των συμβόλων τους, και των λογικών συναρτήσεων τις οποίες υλοποιούν παρουσιάζονται στον Πίνακα 2.14.

Πίνακας 2.14 Παραδείγματα λογικών πυλών τριών και περισσότερων εισόδων

σύμβολο	ονομασία	λογική συνάρτηση
	AND	$f(x, y, z) = x \cdot y \cdot z$
	NOR	$f(x, y, z) = \overline{x + y + z}$
	AND	$f(x_0, x_1, x_2, x_3, x_4) = \prod_{i=0}^4 x_i$
	OR	$f(x_0, x_1, x_2, x_3, x_4, x_5) = \sum_{i=0}^5 x_i$



Σχήμα 2.10 Ισοδυναμία των λογικών πυλών (N)AND και (N)OR με βάση τους κανόνες De Morgan

### Ερώτηση 2.2.

Υπάρχουν λογικές πύλες NOT με δύο ή περισσότερες εισόδους;

### 2.4.2 Ισοδυναμία λογικών πυλών

Λαμβάνοντας υπόψη τους κανόνες De Morgan [σχέσεις (2.23) και (2.24)], μπορούμε να καταλήξουμε στις χρήσιμες ισοδυναμίες των λογικών πυλών (N)AND και (N)OR οι οποίες παρουσιάζονται στο Σχήμα 2.10. Οι ισοδυναμίες αυτές ισχύουν και για λογικές πύλες με περισσότερες από δύο εισόδους.

### 2.4.3 Καθολικές λογικές πύλες

Ο τύπος μιας λογικής συνάρτησης  $f$  μπορεί να περιέχει, γενικά, όλες τις βασικές λογικές πράξεις ( $\bar{\phantom{x}}$ ,  $+$ ,  $\cdot$ ). Παρόλα αυτά, μπορεί να αποδειχθεί πως οποιαδήποτε λογική συνάρτηση μπορεί να γραφεί, ισοδύναμα, μόνο με τη χρήση της λογικής πράξης NAND. Το ίδιο ισχύει και για την λογική πράξη NOR. Εξαιτίας της συγκεκριμένης παρατήρησης οι λογικές πράξεις NAND και

NOR ονομάζονται *καθολικές* (universal), και με τον ίδιο τρόπο χαρακτηρίζονται οι αντίστοιχες λογικές πύλες.

Θα αποδείξουμε την καθολικότητα των λογικών πυλών NAND και NOR.

### 2.4.3.1 Καθολικότητα της λογικής πύλης NAND

Αρκεί να αποδείξουμε πως όλες οι βασικές πράξεις της δίτιμης άλγεβρας Boole μπορούν να εκφραστούν, ισοδύναμα, με τη βοήθεια της λογικής πράξης NAND.

#### • Συμπλήρωμα

Το συμπλήρωμα ενός στοιχείου  $x$  μπορεί να γραφεί ως εξής:  $\bar{x} = \overline{x \cdot x}$  ή  $\bar{x} = x \cdot \bar{1}$ . Αν χρησιμοποιήσουμε (αυθαίρετα) για την λογική πράξη NAND το σύμβολο “ $\cdot$ ”, οι προηγούμενες ισοδύναμες εκφράσεις μπορούν να γραφτούν ως  $\bar{x} = x \cdot x$  ή  $\bar{x} = x \cdot \bar{1}$ , από τις οποίες γίνεται φανερό πως η πράξη του συμπληρώματος μπορεί να εκτελεστεί με τη βοήθεια της πράξης NAND.

#### • Σύζευξη (AND)

Η σύζευξη δύο στοιχείων  $x$  και  $y$  μπορεί να γραφεί ως εξής:  $x \cdot y = \overline{\overline{x \cdot y}}$  =  $\overline{x \cdot \bar{y}}$ . Λαμβάνοντας υπόψη τις εκφράσεις του συμπληρώματος με τη βοήθεια της πράξης NAND στις οποίες καταλήξαμε προηγούμενα, η τελευταία σχέση μπορεί να δώσει  $x \cdot y = (x \cdot \bar{y}) \cdot (x \cdot \bar{y})$  ή  $x \cdot y = (x \cdot \bar{y}) \cdot \bar{1}$ , από τις οποίες γίνεται φανερό πως και η πράξη της σύζευξης μπορεί να εκτελεστεί με τη βοήθεια της πράξης NAND.

#### • Διάζευξη (OR)

Η διάζευξη δύο στοιχείων  $x$  και  $y$  μπορεί να γραφεί ως εξής:  $x + y = \overline{\overline{x + y}}$ . Εφαρμόζοντας τον κανόνα του De Morgan, η τελευταία σχέση μπορεί να γραφεί ως εξής:  $x + y = \overline{\bar{x} \cdot \bar{y}} = \bar{x} \cdot \bar{y}$ . Λαμβάνοντας υπόψη τις εκφράσεις του συμπληρώματος με τη βοήθεια της πράξης NAND στις οποίες καταλήξαμε προηγούμενα, η τελευταία σχέση μπορεί να δώσει  $x + y = (x \cdot \bar{x}) \cdot (y \cdot \bar{y})$  ή  $x + y = (x \cdot \bar{1}) \cdot (y \cdot \bar{1})$ , από τις οποίες γίνεται φανερό πως και η πράξη της διάζευξης μπορεί να εκτελεστεί με τη βοήθεια της πράξης NAND.

Τα προηγούμενα συμπεράσματα συνοψίζονται στον Πίνακα 2.15, όπου παρουσιάζεται η ισοδύναμη έκφραση κάθε βασικής λογικής πράξης με αποκλειστική χρήση της πράξης NAND ( $\cdot$ ), καθώς και η αντίστοιχη υλοποίηση με τις ομώνυμες πύλες.

### 2.4.3.2 Καθολικότητα της λογικής πύλης NOR

Αρκεί να αποδείξουμε πως όλες οι βασικές πράξεις της δίτιμης άλγεβρας Boole μπορούν να εκφραστούν, ισοδύναμα, με τη βοήθεια της λογικής πράξης NOR.

Πίνακας 2.15 Καθολικότητα της λογικής πύλης/πράξης NAND

βασική πράξη		ισοδύναμη πράξη με χρήση αποκλειστικά της πράξης NAND (·)	
έκφραση	λογική πύλη	έκφραση	υλοποίηση με πύλες NAND
$\bar{x}$		$x \cdot x$ ή $x \cdot 1$	
$x \cdot y$		$(x \cdot y) \cdot (x \cdot y)$ ή $(x \cdot y) \cdot 1$	
$x + y$		$(x \cdot x) \cdot (y \cdot y)$ ή $(x \cdot 1) \cdot (y \cdot 1)$	

• Συμπλήρωμα

Το συμπλήρωμα ενός στοιχείου  $x$  μπορεί να γραφεί ως εξής:  $\bar{x} = \overline{x+x}$  ή  $\bar{x} = x + 0$ . Αν χρησιμοποιήσουμε (αυθαίρετα) για την λογική πράξη NOR το σύμβολο “ $\bar{+}$ ”, οι προηγούμενες ισοδύναμες εκφράσεις μπορούν να γραφτούν ως  $\bar{x} = x \bar{+} x$  ή  $\bar{x} = x \bar{+} 0$ , από τις οποίες γίνεται φανερό πως η πράξη του συμπληρώματος μπορεί να εκτελεστεί με τη βοήθεια της πράξης NOR.

• Σύζευξη (AND)

Η σύζευξη δύο στοιχείων  $x$  και  $y$  μπορεί να γραφεί ως εξής:  $x \cdot y = \overline{\overline{x \cdot y}}$ . Εφαρμόζοντας τον κανόνα του De Morgan, η τελευταία σχέση μπορεί να γραφεί ως εξής:  $x \cdot y = \bar{\bar{x} + \bar{y}} = \bar{x} \bar{+} \bar{y}$ . Λαμβάνοντας υπόψη τις εκφράσεις του

συμπληρώματος με τη βοήθεια της πράξης NAND στις οποίες καταλήξαμε προηγούμενα, η τελευταία σχέση μπορεί να δώσει  $x \cdot y = (x \bar{x}) \bar{y} (y \bar{y})$  ή  $x \cdot y = (x \bar{0}) \bar{y} (y \bar{0})$ , από τις οποίες γίνεται φανερό πως και η πράξη της σύζευξης μπορεί να εκτελεστεί με τη βοήθεια της πράξης NOR.

#### • Διάζευξη (OR)

Η διάζευξη δύο στοιχείων  $x$  και  $y$  μπορεί να γραφεί ως εξής:  $x + y = \overline{\overline{x + y}} = \overline{x \bar{y}}$ . Λαμβάνοντας υπόψη τις εκφράσεις του συμπληρώματος με τη βοήθεια της πράξης NOR στις οποίες καταλήξαμε προηγούμενα, η τελευταία σχέση μπορεί να δώσει  $x + y = (x \bar{y}) \bar{y}$  ή  $x + y = (x \bar{y}) \bar{0}$ , από τις οποίες γίνεται φανερό πως και η πράξη της διάζευξης μπορεί να εκτελεστεί με τη βοήθεια της πράξης NOR.

Τα προηγούμενα συμπεράσματα συνοψίζονται στον Πίνακα 2.16, όπου παρουσιάζεται η ισοδύναμη έκφραση κάθε βασικής λογικής πράξης με αποκλειστική χρήση της πράξης NOR ( $\bar{\cdot}$ ), καθώς και η αντίστοιχη υλοποίηση με τις ομώνυμες πύλες. Η σύγκριση των Πινάκων 2.15 και 2.16 αναδεικνύει για άλλη μια φορά την ιδιότητα του *δουισμού*, στην οποία έχουμε ήδη αναφερθεί σε προηγούμενη ενότητα.

#### 📌 Ερώτηση 2.3.

Μπορείτε να εξηγήσετε, διαισθητικά, γιατί μια πύλη AND δεν μπορεί να διαθέτει την ιδιότητα καθολικής πύλης;

#### 📌 Άσκηση 2.29.

Να υλοποιήσετε μια πύλη XOR αποκλειστικά με πύλες NAND.

#### 📌 Άσκηση 2.30.

Να υλοποιήσετε μια πύλη XNOR αποκλειστικά με πύλες NOR.

### 2.4.4 Λογικά κυκλώματα

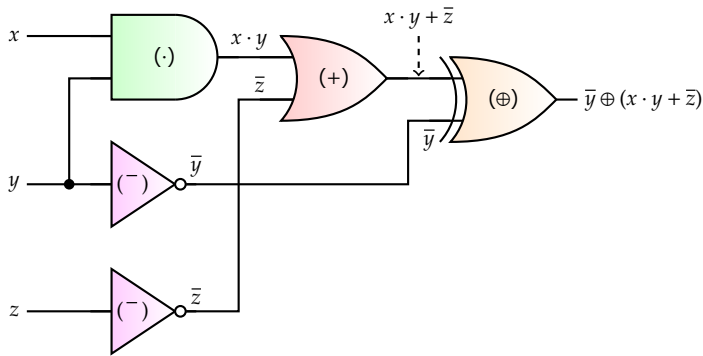
Ένα *λογικό κύκλωμα* υλοποιεί μια *λογική συνάρτηση*, με την έννοια που ορίσαμε την τελευταία στην παράγραφο 2.3.6. Με τον όρο ‘λογικό κύκλωμα’ αναφερόμαστε, συνήθως, σε *συνδυαστικά κυκλώματα* για τα οποία θα γίνει εκτενής αναφορά σε επόμενα κεφάλαια. Στο σημείο αυτό θα αναφερθούμε, συνοπτικά, στον τρόπο σχεδίασης απλών λογικών κυκλωμάτων αν είναι γνωστός ο τύπος της λογικής συνάρτησης την οποία υλοποιούν, και το αντίστροφο. Θα πρέπει να σημειώσουμε πως η μεθοδολογία την οποία θα παρουσιάσουμε δεν οδηγεί στο *απλούστερο* δυνατό κύκλωμα. Το ζήτημα της *απλοποίησης* των λογικών κυκλωμάτων θα μας απασχολήσει σε επόμενο κεφάλαιο.

Πίνακας 2.16 Καθολικότητα της λογικής πύλης/πράξης NOR

βασική πράξη		ισοδύναμη πράξη με χρήση αποκλειστικά της πράξης NOR ( $\bar{+}$ )	
έκφραση	λογική πύλη	έκφραση	υλοποίηση με πύλες NOR
$\bar{x}$		$x \bar{+} x$ ή $x \bar{+} 0$	  
$x \cdot y$		$(x \bar{+} x) \bar{+} (y \bar{+} y)$ ή $(x \bar{+} 0) \bar{+} (y \bar{+} 0)$	  
$x + y$		$(x \bar{+} y) \bar{+} (x \bar{+} y)$ ή $(x \bar{+} y) \bar{+} 0$	  

### 2.4.4.1 Από τη λογική συνάρτηση στο λογικό κύκλωμα

Η σχεδίαση του λογικού κυκλώματος το οποίο υλοποιεί μια δεδομένη λογική συνάρτηση μπορεί να γίνει έχοντας υπόψη μας τη λογική πράξη την οποία υλοποιεί κάθε λογική πύλη (βλπ. Πίνακα 2.13). Ας εξετάσουμε ένα ενδεικτικό παράδειγμα, αφού – προηγουμένως – επισημάνουμε πως στα κυκλωματικά διαγράμματα του παρόντος βιβλίου δύο γραμμές οι οποίες διασταυρώνονται θα θεωρείται πως συνδέονται μόνο αν στο σημείο της τομής τους υπάρχει το σύμβολο του κόμβου ( $\bullet$ ).



Σχήμα 2.11 Παράδειγμα υλοποίησης λογικής συνάρτησης

### ■ Παράδειγμα 2.10.

Έστω η λογική συνάρτηση  $f(x, y, z) = \bar{y} \oplus (xy + \bar{z})$ . Θα σχεδιάσουμε λογικό κύκλωμα το οποίο να την υλοποιεί.

Θα ξαναγράψουμε τον τύπο της συνάρτησης  $f$  στη μορφή  $f(x, y, z) = \bar{y} \oplus (x \cdot y + \bar{z})$ , ώστε να είναι εμφανείς όλες οι πράξεις οι οποίες θα πρέπει να υλοποιηθούν από λογικές πύλες. Με βάση την αντιστοιχία του Πίνακα 2.13 το ζητούμενο λογικό κύκλωμα θα έχει τη μορφή του Σχήματος 2.11 στο οποίο σημειώνονται και τα ενδιαμέσα αποτελέσματα των πράξεων για την κατανόηση της λειτουργίας του κυκλώματος.

### ● Ερώτηση 2.4.

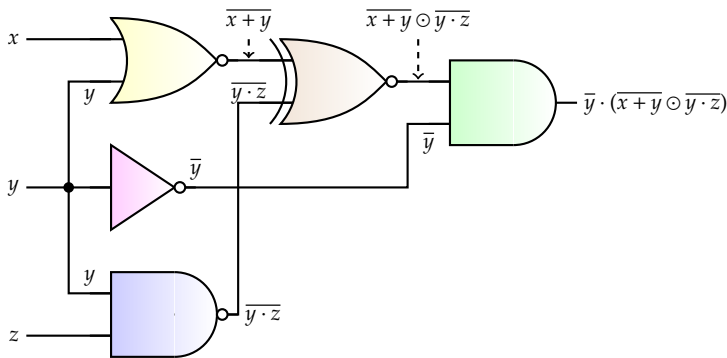
Μπορείτε να εξηγήσετε γιατί ο αριθμός των λογικών κυκλωμάτων τα οποία υλοποιούν μια λογική συνάρτηση είναι άπειρος;

### ● Άσκηση 2.31.

Έστω η λογική συνάρτηση  $f(x, y) = \overline{x + y} \cdot x$ . Να σχεδιάσετε λογικό κύκλωμα το οποίο να την υλοποιεί. Όμοια για τη συνάρτηση  $f(x, y, z) = \overline{x + y} \cdot (x \odot \bar{z})$ , καθώς και για τη δυική της μορφή.

### ● Άσκηση 2.32.

Έστω η λογική συνάρτηση  $f(x, y, z) = \overline{x + y} \cdot (x \oplus \bar{z})$ . Να σχεδιάσετε λογικό κύκλωμα το οποίο να την υλοποιεί, χρησιμοποιώντας μόνο πύλες NOT, AND και OR.



Σχήμα 2.12 Παράδειγμα προσδιορισμού της λογικής συνάρτησης την οποία υλοποιεί λογικό κύκλωμα

### 2.4.4.2 Από το λογικό κύκλωμα στη λογική συνάρτηση

Για τον προσδιορισμό της λογικής συνάρτησης η οποία υλοποιείται από ένα δεδομένο λογικό κύκλωμα ακολουθούμε διαδικασία αντίστροφη της προηγούμενης, τηρώντας τους κανόνες της αντιστοιχίας των λογικών πυλών με τις λογικές πράξεις.

#### ■ Παράδειγμα 2.11.

Έστω το λογικό κύκλωμα του Σχήματος 2.12. Θα προσδιορίσουμε τη λογική συνάρτηση την οποία υλοποιεί.

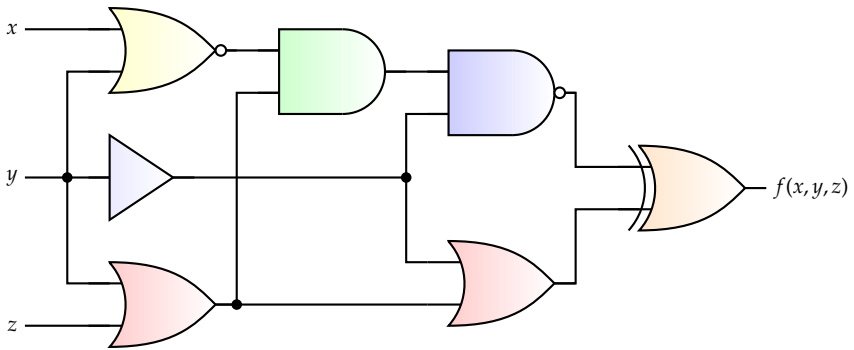
Ξεκινώντας από τις εισόδους  $x, y, z$  του κυκλώματος, υπολογίζουμε διαδοχικά τις εκφράσεις των εξόδων των λογικών πυλών σε σχέση με τις μεταβλητές των εισόδων, όπως υποδεικνύει το Σχήμα 2.12. Με τον τρόπο αυτό, μπορούμε εύκολα να διαπιστώσουμε πως το δοσμένο κύκλωμα υλοποιεί τη λογική συνάρτηση  $f(x) = \bar{y} \cdot (x + \bar{y} \cdot z)$ .

#### ● Άσκηση 2.33.

Δίνεται το λογικό κύκλωμα του Σχήματος 2.13. Να προσδιοριστεί η λογική συνάρτηση  $f(x, y, z)$  την οποία υλοποιεί.

#### ● Άσκηση 2.34.

Έστω λογικό κύκλωμα το οποίο προκύπτει από το λογικό κύκλωμα του Σχήματος 2.13, με την αντικατάσταση κάθε λογικής πύλης με τη συμπληρωματική της (π.χ. της πύλης AND με πύλη NAND, της πύλης OR με πύλη NOR, κ.ο.κ.). Να σχεδιάσετε το νέο λογικό κύκλωμα, και να προσδιορίσετε τη λογική συνάρτηση  $f(x, y, z)$  την οποία υλοποιεί.



Σχήμα 2.13 Παράδειγμα λογικού κυκλώματος για το οποίο ζητείται η λογική συνάρτηση την οποία υλοποιεί



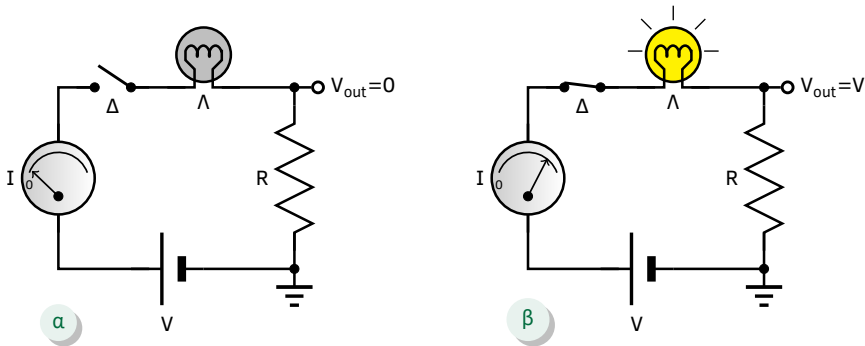
## ΥΛΟΠΟΙΗΣΗ ΛΟΓΙΚΩΝ ΚΥΚΛΩΜΑΤΩΝ

Στα κεφάλαια που ακολουθούν θα περιγράψουμε μεθοδολογίες σχεδίασης απλών αλλά και πιο σύνθετων ψηφιακών κυκλωμάτων με τη βοήθεια των λογικών πυλών τις οποίες παρουσιάσαμε στο προηγούμενο κεφάλαιο. Οι μεθοδολογίες αυτές είναι γενικές, και ανεξάρτητες από την τεχνολογία κατασκευής των λογικών πυλών. Παρόλα αυτά, ο τρόπος υλοποίησης μιας λογικής πύλης είναι καθοριστικής σημασίας για τις επιδόσεις της (π.χ. ταχύτητα). Επιπλέον, οι θεμελιώδεις αρχές στις οποίες βασίζεται η υλοποίηση των λογικών πυλών είναι κοινές και υπακούουν στους κανόνες της *άλγεβρας των διακοπών*, ακόμα και στην περίπτωση κατά την οποία χρησιμοποιούνται απλοί μηχανικοί διακόπτες.

Για τους πιο πάνω λόγους, κρίνουμε σκόπιμη την παρουσίαση σε αυτό το κεφάλαιο των βασικών αρχών της *άλγεβρας των διακοπών*, την αντιστοιχία της προς τη δίτιμη *άλγεβρα Boole*, καθώς και την εφαρμογή της στη σχεδίαση λογικών πυλών οι οποίες ανήκουν στις συνηθέστερες *λογικές οικογένειες*, όπως η λογική οικογένεια CMOS η οποία είναι και η επικρατέστερη στην υλοποίηση ψηφιακών κυκλωμάτων, όπως κεντρικών μονάδων επεξεργασίας ηλεκτρονικών υπολογιστών, κ.λπ.

### 3.1 Στοιχεία *άλγεβρας διακοπών*

Με την μεταπτυχιακή του εργασία η οποία συνοψίζεται στο περίφημο άρθρο του 1938 με τίτλο “A Symbolic Analysis of Relay and Switching Circuits” [26] ο Claude Shannon έθεσε τα θεμέλια της *άλγεβρας διακοπών*, η οποία αφορούσε φυσικά την τεχνολογία των ηλεκτρονόμων και των ηλεκτρικών διακοπών τα οποία βρίσκονταν σε χρήση την εποχή εκείνη. Σχεδόν ογδόντα χρόνια μετά, οι ίδιες αρχές εφαρμόζονται χωρίς την παραμικρή προσαρμογή στην υλοποίηση των ηλεκτρονικών κυκλωμάτων με τα οποία κατασκευάζονται όλοι οι σύγχρονοι ηλεκτρονικοί υπολογιστές και τα υπό-



Σχήμα 3.1 Καταστάσεις ενός μηχανικού διακόπτη

λοιπα ψηφιακά συστήματα. Στις παραγράφους που ακολουθούν θα παρουσιάσουμε τις βασικές αρχές της άλγεβρας των διακοπών.

### 3.1.1 Έννοια και καταστάσεις μηχανικού διακόπτη

Στο εξής, αναφερόμενοι σε έναν *διακόπτη* θα εννοούμε κάθε διάταξη η οποία μπορεί να εισαχθεί σε ένα ηλεκτρικό κύκλωμα ώστε να *επιτρέπει* ή να *απαγορεύει* τη διέλευση του ηλεκτρικού ρεύματος.

Ας θεωρήσουμε το παράδειγμα του απλού κυκλώματος του Σχήματος 3.1 το οποίο περιλαμβάνει πηγή ηλεκτρικής τάσης ( $V$ ), λαμπτήρα ( $\Lambda$ ), αντιστάτη ( $R$ ) για τον περιορισμό της τιμής του ρεύματος<sup>1</sup> και αμπερόμετρο ( $I$ ). Τόσο ο λαμπτήρας όσο και το αμπερόμετρο χρησιμοποιούνται για να μπορούμε να διαπιστώσουμε αν το συγκεκριμένο κύκλωμα διαρρέεται ή όχι από ρεύμα. Επιπλέον, όλα τα στοιχεία του κυκλώματος θεωρούνται ιδανικά, δηλαδή χωρίς εσωτερικές αντιστάσεις. Οι δυνατές καταστάσεις του διακόπτη  $\Delta$  του Σχήματος 3.1 είναι δύο:

- Η κατάσταση *ανοικτού* διακόπτη (off), όπου ο διακόπτης *απαγορεύει* τη διέλευση του ηλεκτρικού ρεύματος, όπως υποδεικνύει το Σχήμα 3.1(α).
- Η κατάσταση *κλειστού* διακόπτη (on), όπου ο διακόπτης *επιτρέπει* τη διέλευση του ηλεκτρικού ρεύματος, όπως υποδεικνύει το Σχήμα 3.1(β).

Ισοδύναμα, μπορούμε να πούμε πως στην κατάσταση *ιδανικού ανοικτού* διακόπτη το δυναμικό εξόδου ( $V_{out}$ ) του κυκλώματος έχει τιμή μηδενική, ενώ στην κατάσταση *κλειστού* διακόπτη το δυναμικό εξόδου του κυκλώματος έχει τιμή ίση με την τάση τροφοδοσίας ( $V_{out}=V$ ).

<sup>1</sup> Στο βιβλίο αυτό, ακολουθώντας την καθιερωμένη σύμβαση η οποία απαντά σε αντίστοιχα συγγράμματα, θα χρησιμοποιούμε τον όρο *ρεύμα* τόσο για το ίδιο το *ηλεκτρικό ρεύμα* όσο και για την *ένταση του ηλεκτρικού ρεύματος*. Η έννοια η οποία θα υπονοείται κάθε φορά θα γίνεται αντιληπτή από τα συμφραζόμενα.

Χρησιμοποιώντας όρους από την άλγεβρα Boole, η κατάσταση ανοικτού διακόπτη θα αντιστοιχεί στο λογικό 0, ενώ η κατάσταση κλειστού διακόπτη στο λογικό 1. Θεωρώντας την τιμή του δυναμικού εξόδου, μπορούμε να παρατηρήσουμε πως το λογικό μηδέν αντιστοιχεί στην μηδενική τιμή του δυναμικού εξόδου, ενώ η λογική μονάδα αντιστοιχεί σε δυναμικό εξόδου ίσο με την τάση τροφοδοσίας. Κυκλώματα αυτού του τύπου ονομάζονται κυκλώματα *θετικής λογικής*. Υπάρχουν και κυκλώματα *αρνητικής λογικής*, για τα οποία ορίζουμε ως λογική μονάδα τη μηδενική τιμή του δυναμικού εξόδου, ενώ ως λογικό μηδέν την τιμή του δυναμικού εξόδου η οποία αντιστοιχεί στην τάση τροφοδοσίας του κυκλώματος. Στο υπόλοιπο αυτού του βιβλίου θα αναφερόμαστε σε κυκλώματα θετικής λογικής, εκτός και αν δηλώνεται διαφορετικά.

### 3.1.2 Υλοποίηση των λογικών πράξεων με κυκλώματα μηχανικών διακοπών

Στη συνέχεια θα μελετήσουμε απλά κυκλώματα μηχανικών διακοπών τα οποία υλοποιούν τις στοιχειώδεις λογικές πράξεις της άλγεβρας Boole.

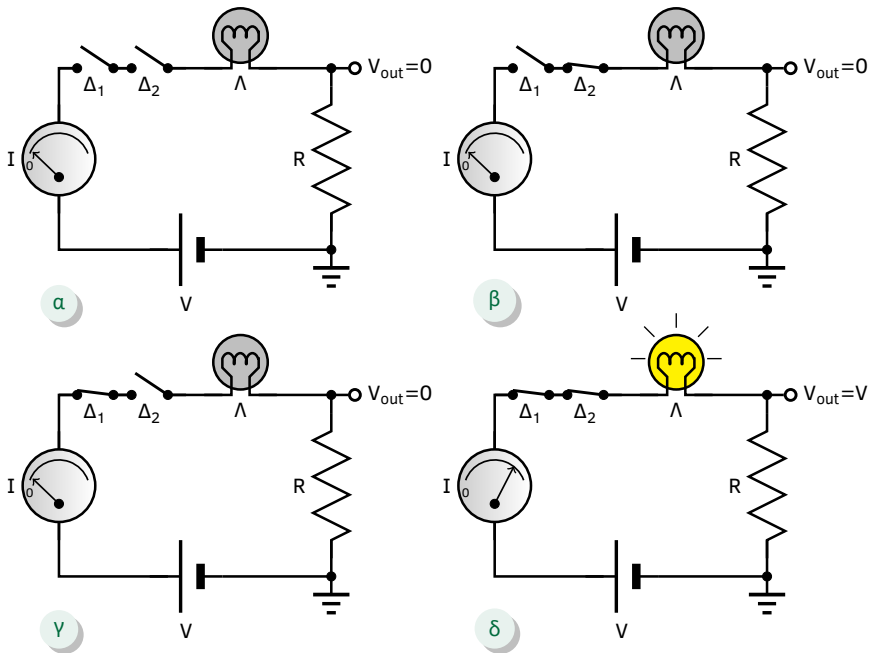
#### • Σύζευξη (AND)

Έστω το κύκλωμα του Σχήματος 3.2, το οποίο περιλαμβάνει δύο μηχανικούς διακόπτες  $\Delta_1$  και  $\Delta_2$  συνδεδεμένους σε *σειρά*. Στο ίδιο σχήμα παρουσιάζονται όλοι οι δυνατοί συνδυασμοί καταστάσεων των δύο διακοπών. Όπως είναι φανερό, ο σε σειρά συνδυασμός των διακοπών επιτρέπει τη διέλευση του ηλεκτρικού ρεύματος μόνο στην περίπτωση κατά την οποία και οι δύο διακόπτες είναι *κλειστοί*, όπως φαίνεται στο Σχήμα 3.2(δ). Αντίθετα, όταν έστω και ένας από τους δύο διακόπτες είναι ανοικτός, τότε η διέλευση του ρεύματος δεν είναι δυνατή.

Λαμβάνοντας υπόψη μας πως, σύμφωνα με όσα προαναφέραμε, η κατάσταση ενός ανοικτού μηχανικού διακόπτη αντιστοιχεί στο λογικό μηδέν, ενώ η κατάσταση ενός κλειστού στη λογική μονάδα, μπορούμε εύκολα να πεισθούμε για το ότι το συγκεκριμένο κύκλωμα υλοποιεί την λογική πράξη της σύζευξης.

#### • Διάζευξη (OR)

Έστω το κύκλωμα του Σχήματος 3.3, το οποίο περιλαμβάνει δύο μηχανικούς διακόπτες  $\Delta_1$  και  $\Delta_2$  συνδεδεμένους, αυτή τη φορά, *παράλληλα*. Στο ίδιο σχήμα παρουσιάζονται όλοι οι δυνατοί συνδυασμοί καταστάσεων των δύο διακοπών. Όπως είναι φανερό, ο παράλληλος συνδυασμός των διακοπών απαγορεύει τη διέλευση του ηλεκτρικού ρεύματος μόνο στην περίπτωση που και οι δύο διακόπτες είναι *ανοικτοί*, όπως φαίνεται στο Σχήμα 3.2(α). Αντίθετα, όταν έστω και ένας από τους δύο διακόπτες είναι κλειστός, τότε η διέλευση του ρεύματος είναι δυνατή. Μπορούμε, επομένως, εύκολα να πεισθούμε για το ότι το συγκεκριμένο κύκλωμα υλοποιεί τη λογική πράξη της διάζευξης.



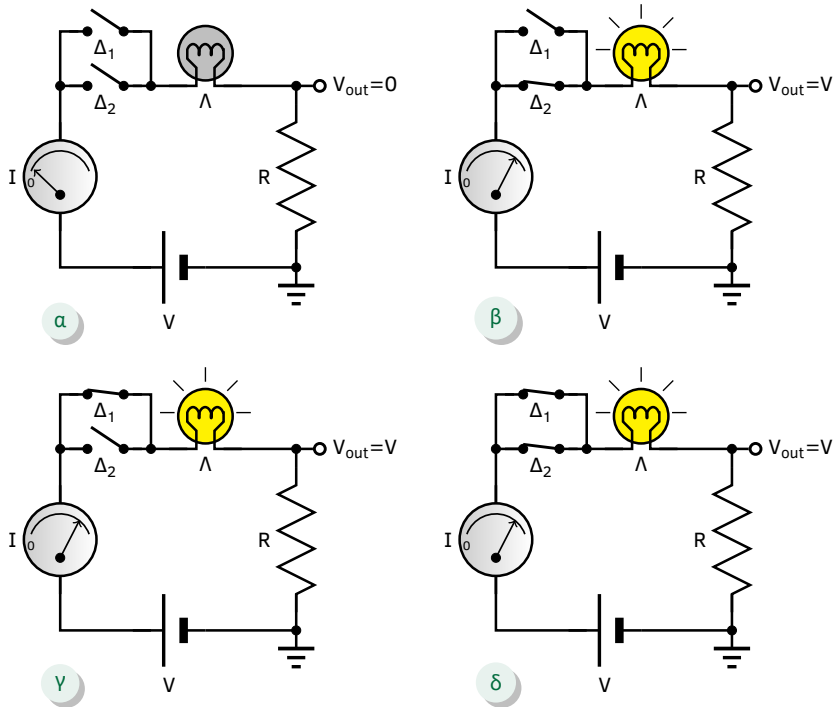
Σχήμα 3.2 Κύκλωμα μηχανικών διακοπών το οποίο υλοποιεί την πράξη της λογικής σύζευξης (AND)

• Συμπλήρωμα (NOT)

Έστω το κύκλωμα του Σχήματος 3.4, το οποίο περιλαμβάνει ιδανικό μηχανικό διακόπτη  $\Delta$  (με μηδενική, δηλαδή, αντίσταση), αντιστάτη  $R$ , λαμπτήρα  $\Lambda$  και πηγή σταθερής τάσης  $V$ . Θα υποθέσουμε πως τόσο η αντίσταση  $R_{\Lambda}$  του λαμπτήρα όσο και η αντίσταση  $R$  είναι αμελητέες, καθώς και ότι  $R \ll R_{\Lambda}$ .

Ας θεωρήσουμε την περίπτωση του Σχήματος 3.4(α) για την οποία ο διακόπτης  $\Delta$  είναι ανοικτός. Στη συγκεκριμένη περίπτωση, η διέλευση ρεύματος μέσω του λαμπτήρα είναι προφανώς δυνατή. Επιπλέον, επειδή η αντίσταση του λαμπτήρα είναι πολύ μεγαλύτερη της αντίστασης  $R$ , η τάση εξόδου ( $V_{out}$ ) του κυκλώματος θα είναι πρακτικά ίση με  $V^2$ . Μπορούμε, επομένως να συμπεράνουμε πως όταν ο διακόπτης είναι ανοικτός (αντιστοιχεί, δηλαδή, στο λογικό μηδέν), τότε το δυναμικό εξόδου του κυκλώματος θα είναι ίσο με την τάση τροφοδοσίας  $V$ , και άρα θα αντιστοιχεί στη λογική μονάδα.

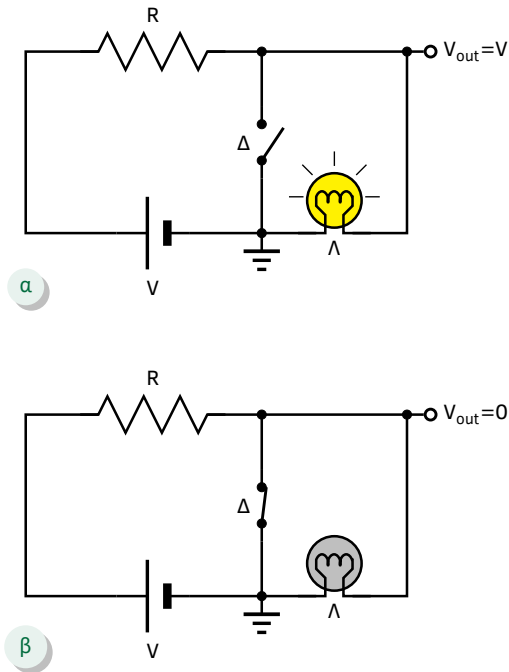
<sup>2</sup>Για την ακρίβεια, η αντίσταση  $R$  και ο λαμπτήρας σχηματίζουν διαρέτη τάσης με λόγο διαιρέσεως σχεδόν ίσο με τη μονάδα (εξαιτίας της υπόθεσης πως  $R \ll R_{\Lambda}$ ). Για περισσότερες λεπτομέρειες σχετικά με τους διαιρέτες τάσης ο ενδιαφερόμενος αναγνώστης παραπέμπεται στο [3].



Σχήμα 3.3 Κύκλωμα μηχανικών διακοπών το οποίο υλοποιεί την πράξη της λογικής διάζευξης (OR)

Ας εξετάσουμε και την περίπτωση κατά την οποία ο διακόπτης  $\Delta$  είναι κλειστός, όπως υποδεικνύει το Σχήμα 3.4(β). Στη συγκεκριμένη περίπτωση, ο λαμπτήρας  $\Lambda$  βραχυκυκλώνεται μέσω του διακόπτη  $\Delta$ , επομένως η διέλευση ρεύματος μέσω του λαμπτήρα δεν θα είναι δυνατή. Με άλλα λόγια, η διέλευση του ρεύματος θα γίνεται αποκλειστικά μέσω του διακόπτη (ο οποίος έχει μηδενική αντίσταση) και όχι μέσω του λαμπτήρα (του οποίου η αντίσταση είναι, μεν, αμελητέα αλλά όχι μηδενική). Για τον ίδιο λόγο, το δυναμικό εξόδου ( $V_{out}$ ) του κυκλώματος θα είναι ίσο με το δυναμικό της γης, δηλαδή μηδενικό. Αν λάβουμε υπόψη μας πως η κατάσταση ενός κλειστού διακόπτη αντιστοιχεί στη λογική μονάδα, ενώ μηδενική τιμή δυναμικού εξόδου αντιστοιχεί στο λογικό μηδέν, μπορούμε να συμπεράνουμε πως θέτοντας στον διακόπτη (δηλαδή στην είσοδο του κυκλώματός μας) τη λογική μονάδα, λαμβάνουμε στην έξοδο το λογικό μηδέν.

Συνοψίζοντας, μπορεί να γίνει εύκολα κατανοητό πως το κύκλωμα εμφανίζει στην έξοδό του τιμή δυναμικού η οποία αντιστοιχεί στο συμπλήρωμα της κατάστασης στην οποία τίθεται ο διακόπτης και, επομένως, υλοποιεί τη λογική πράξη του συμπληρώματος.



Σχήμα 3.4 Κύκλωμα μηχανικού διακόπτη το οποίο υλοποιεί την πράξη του συμπληρώματος (NOT)

### 3.1.3 Απόδειξη των ταυτοτήτων της άλγεβρας Boole μέσω της άλγεβρας διακοπών

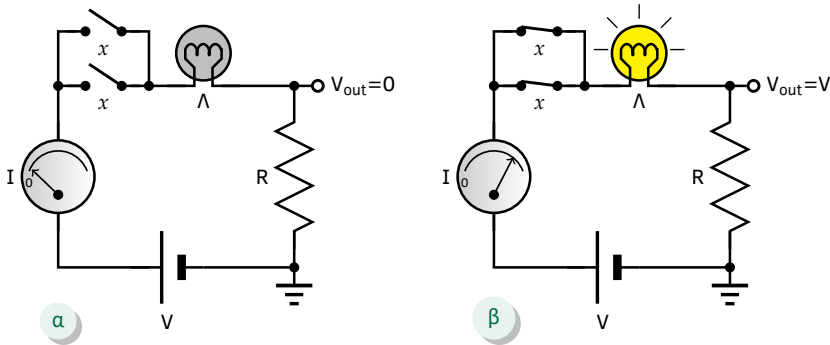
Οι ταυτότητες της δίτιμης άλγεβρας Boole οι οποίες παρουσιάστηκαν στο προηγούμενο κεφάλαιο μπορούν να αποδειχθούν με τη βοήθεια της άλγεβρας των διακοπών. Θα παραθέσουμε, στη συνέχεια, μερικά αντιπροσωπευτικά παραδείγματα.

#### ■ Παράδειγμα 3.1.

Θα αποδείξουμε την ταυτότητα  $x + x = x$ .

Όπως έχουμε ήδη εξηγήσει, η λογική πράξη της διάζευξης (+) μπορεί να υλοποιηθεί με δύο διακόπτες συνδεδεμένους παράλληλα, κατά τον τρόπο που υποδεικνύει το Σχήμα 3.5. Επιπλέον, επειδή και τα δύο ορίσματα της πράξης της διάζευξης είναι ίσα με  $x$ , οι δύο διακόπτες θα βρίσκονται στην ίδια κατάσταση, δηλαδή είτε και οι δύο θα είναι ανοικτοί [όπως στο Σχήμα 3.5(α)], είτε και οι δύο κλειστοί [όπως στο Σχήμα 3.5(β)].

Είναι φανερό πως στην πρώτη περίπτωση η διέλευση του ρεύματος είναι απαγορευμένη, οπότε η τάση εξόδου  $V_{out}$  θα είναι μηδενική, γεγονός που συνεπάγεται πως η μηδενική κατάσταση της



Σχήμα 3.5 Κύκλωμα διακοπών για την απόδειξη της ταυτότητας  $x + x = x$

εξόδου του κυκλώματος θα ταυτίζεται με την κατάσταση των διακοπών.

Παρόμοια, όταν και οι δύο διακόπτες βρίσκονται στην κατάσταση της λογικής μονάδας (κλειστοί) τότε η διέλευση του ρεύματος θα επιτρέπεται, και η τάση εξόδου του κυκλώματος θα αντιστοιχεί και αυτή στη λογική μονάδα.

Επομένως, η λειτουργία του κυκλώματος επιβεβαιώνει την ταυτότητα  $x + x = x$ .

### ● Άσκηση 3.1.

Να σχεδιάσετε κύκλωμα μηχανικών διακοπών το οποίο να επιβεβαιώνει την ταυτότητα  $x \cdot x = x$  και να εξηγήσετε τη λειτουργία του.

### ● Άσκηση 3.2.

Να σχεδιάσετε κύκλωμα μηχανικών διακοπών το οποίο να επιβεβαιώνει την ταυτότητα  $x + \bar{x} = 1$  και να εξηγήσετε τη λειτουργία του.

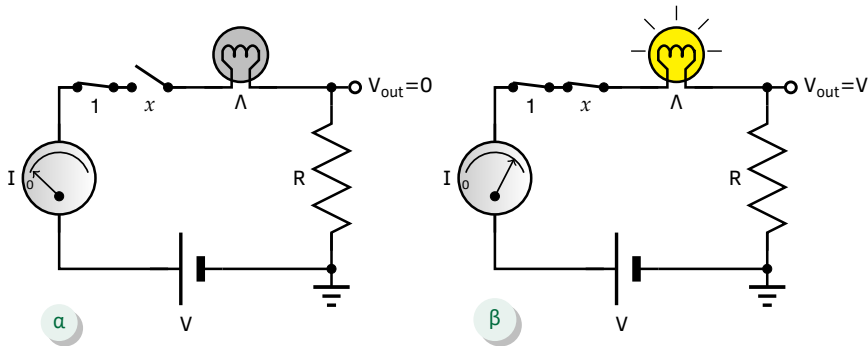
### ● Άσκηση 3.3.

Να σχεδιάσετε κύκλωμα μηχανικών διακοπών το οποίο να επιβεβαιώνει την ταυτότητα  $x \cdot \bar{x} = 0$  και να εξηγήσετε τη λειτουργία του.

### ■ Παράδειγμα 3.2.

Θα αποδείξουμε την ταυτότητα  $x \cdot 1 = x$ .

Όπως έχουμε ήδη εξηγήσει, η λογική πράξη της σύζευξης ( $\cdot$ ) μπορεί να υλοποιηθεί με δύο διακόπτες συνδεδεμένους σε σειρά, όπως υποδεικνύει το Σχήμα 3.6. Επιπλέον, επειδή το ένα όρισμα



Σχήμα 3.6 Κύκλωμα διακοπών για την απόδειξη της ταυτότητας  $x \cdot 1 = x$

της πράξης της σύζευξης είναι ίσο με τη λογική μονάδα, ο ένας από τους δύο διακόπτες θα βρίσκεται πάντοτε στην αντίστοιχη κατάσταση και, άρα, θα είναι μόνιμα κλειστός. Μπορούμε, συνεπώς, να συμπεράνουμε πως η ροή του ηλεκτρικού ρεύματος καθορίζεται αποκλειστικά από τον άλλο διακόπτη, και συγκεκριμένα από την κατάσταση του η οποία αντιστοιχεί στην τιμή της μεταβλητής  $x$ .

Αποδείξαμε, επομένως, πως ισχύει  $x \cdot 1 = x$ .

**Άσκηση 3.4.**

Να σχεδιάσετε κύκλωμα μηχανικών διακοπών το οποίο να επιβεβαιώνει την ταυτότητα  $x + 1 = 1$  και να εξηγήσετε τη λειτουργία του.

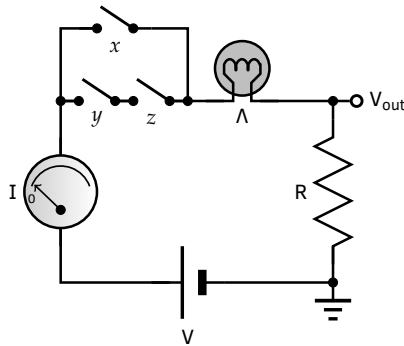
**3.1.4 Υλοποίηση λογικών συναρτήσεων με κυκλώματα μηχανικών διακοπών**

Εφαρμόζοντας τις ίδιες αρχές με βάση τις οποίες σχεδιάσαμε κυκλώματα μηχανικών διακοπών τα οποία υλοποιούν τις στοιχειώδεις λογικές πράξεις, μπορούμε να υλοποιήσουμε οποιαδήποτε λογική συνάρτηση. Για την επιβεβαίωση του ισχυρισμού μας θα δώσουμε ορισμένα χαρακτηριστικά παραδείγματα.

**Παράδειγμα 3.3.**

Έστω η λογική συνάρτηση  $f(x, y, z) = x + yz$ . Θα σχεδιάσουμε κύκλωμα με μηχανικούς διακόπτες το οποίο να την υλοποιεί.

Η δοσμένη λογική συνάρτηση εμπεριέχει την πράξη της σύζευξης ( $\cdot$ ) και την πράξη της διάζευξης ( $+$ ). Η σύζευξη των μεταβλητών  $y$  και  $z$  υλοποιείται με δύο διακόπτες συνδεδεμένους σε σειρά, σύμφωνα με τα προηγούμενα. Επιπλέον, η μεταβλητή  $yz$  υφίσταται



Σχήμα 3.7 Κύκλωμα διακοπών το οποίο υλοποιεί τη λογική συνάρτηση  $f(x, y, z) = x + yz$

διάζευξη προς τη μεταβλητή  $x$ . Με βάση την ανάλυση της προηγούμενης ενότητας, η διάζευξη αυτή θα προκύψει συνδέοντας παράλληλα διακόπτη ο οποίος αντιστοιχεί στη μεταβλητή  $x$  και τον σε σειρά συνδυασμό των διακοπών οι οποίοι υλοποιούν τη μεταβλητή  $yz$ . Μπορούμε, επομένως, να καταλήξουμε στο κύκλωμα του Σχήματος 3.7.

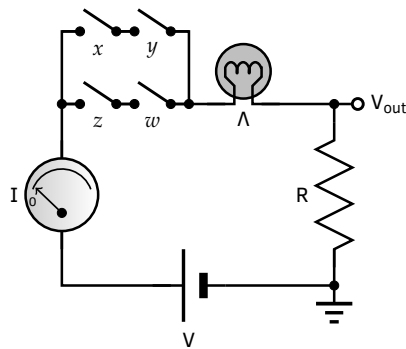
### ● Άσκηση 3.5.

Έστω η λογική συνάρτηση  $f(x, y, z) = x + y + z$ . Να σχεδιάσετε κύκλωμα με μηχανικούς διακόπτες το οποίο να την υλοποιεί. Όμοια για τη συνάρτηση  $f(x, y, z) = x \cdot y \cdot z$ .

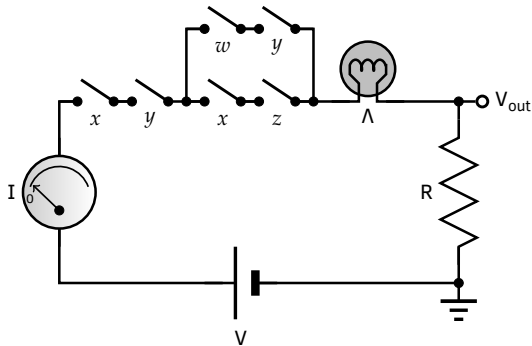
### ■ Παράδειγμα 3.4.

Έστω το κύκλωμα διακοπών του Σχήματος 3.8. Θα προσδιορίσουμε τη λογική συνάρτηση την οποία υλοποιεί.

Το δικτύωμα των διακοπών αποτελείται από δύο παράλληλους κλάδους, καθένας από τους οποίους περιλαμβάνει δύο διακόπτες συνδεδεμένους σε σειρά. Ο ανώτερος κλάδος υλοποιεί τη σύζευξη των μεταβλητών  $x$  και  $y$ , άρα την πράξη  $xy$ . Παρόμοια, ο κατώτερος κλάδος υλοποιεί την πράξη  $zw$ . Εξαιτίας της παράλληλης σύνδεσης των δύο επιμέρους κλάδων, το συνολικό δίκτυωμα θα υλοποιεί τη διάζευξη των κλάδων αυτών, άρα την πράξη  $xy + zw$ , η οποία και αντιστοιχεί στον τύπο της ζητούμενης λογικής συνάρτησης. Θα είναι, δηλαδή,  $f(x, y, z, w) = xy + zw$ .



Σχήμα 3.8 Κύκλωμα διακοπών για το οποίο ζητείται η λογική συνάρτηση την οποία υλοποιεί



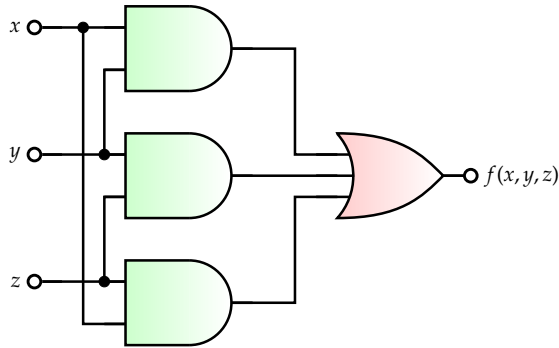
Σχήμα 3.9 Κύκλωμα διακοπών για το οποίο ζητείται η λογική συνάρτηση την οποία υλοποιεί

**Άσκηση 3.6.**

Έστω το κύκλωμα διακοπών του Σχήματος 3.9. Να προσδιορίσετε τη λογική συνάρτηση την οποία υλοποιεί.

**Άσκηση 3.7.**

Έστω το κύκλωμα με λογικές πύλες του Σχήματος 3.10. Να βρεθεί ισοδύναμο κύκλωμα με μηχανικούς διακόπτες. Ποια θα μπορούσε να είναι η χρησιμότητα του συγκεκριμένου κυκλώματος;



Σχήμα 3.10 Κύκλωμα με λογικές πύλες το οποίο ζητείται να μετατραπεί σε ισοδύναμο κύκλωμα με μηχανικούς διακόπτες

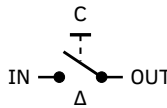
## 3.2 Υλοποίηση λογικών κυκλωμάτων με ηλεκτρονικούς διακόπτες

Οι πρώτοι ηλεκτρονικοί υπολογιστές υλοποιήθηκαν με τη βοήθεια *ηλεκτρονόμων*, δηλαδή ηλεκτρομηχανικών διακοπών. Στα κυριότερα μειονεκτήματα των ηλεκτρομηχανικών διακοπών συγκαταλέγονται ο μεγάλος όγκος, η βραδύτητα της μεταγωγής, η υψηλή κατανάλωση ηλεκτρικής ισχύος και η αυξημένη συχνότητα εμφάνισης βλαβών και ελαττωμάτων. Η εμφάνιση αμιγώς ηλεκτρονικών διακοπών (π.χ. τρανζίστορ) και η μεταγενέστερη επινόηση των ολοκληρωμένων κυκλωμάτων έδωσε τεράστια ώθηση στην τεχνολογία των ηλεκτρονικών υπολογιστών, οδηγώντας στα σύγχρονα συστήματα υψηλών επιδόσεων και αξιοπιστίας, αλλά και χαμηλού κόστους, τα οποία είναι διαθέσιμα σήμερα ακόμα και στο ευρύ κοινό.

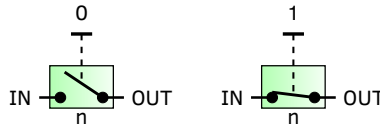
Στην παράγραφο αυτή θα εστιάσουμε στην εφαρμογή της άλγεβρας των διακοπών στην περίπτωση των *ηλεκτρονικά ελεγχόμενων διακοπών*, ξεκινώντας από την παρουσίαση της αντίστοιχης έννοιας με γενικό και αφηρημένο τρόπο, πριν την εξειδικεύσουμε σε συγκεκριμένους τύπους τέτοιων διακοπών (π.χ. τα τρανζίστορ MOS).

### 3.2.1 Ηλεκτρονικά ελεγχόμενος διακόπτης

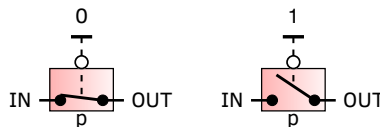
Οι ηλεκτρονικά ελεγχόμενοι διακόπτες είναι στοιχεία τριών ακροδεκτών: εισόδου (IN), εξόδου (OUT) και ελέγχου (C), σύμφωνα με το Σχήμα 3.11. Οι δύο πρώτοι ακροδέκτες ορίζουν τη διαδρομή από την οποία μεταφέρεται κάποιο σήμα μέσω του διακόπτη, ενώ ο τρίτος καθορίζει την κατάσταση του διακόπτη (ανοικτός ή κλειστός). Οι ηλεκτρονικά ελεγχόμενοι διακόπτες μπορούν να διακριθούν σε δύο κατηγορίες: τους διακόπτες τύπου *n* και τους διακόπτες τύπου *p*. Στην ανάλυση που ακολουθεί οι διακόπτες που εξετάζονται θα θεωρούνται *ιδανικοί*, δηλαδή με μηδενική αντίσταση μεταξύ των ακροδεκτών εισόδου και εξόδου τους.



Σχήμα 3.11 Ηλεκτρονικά ελεγχόμενος διακόπτης



Σχήμα 3.12 Ηλεκτρονικά ελεγχόμενος διακόπτης τύπου n



Σχήμα 3.13 Ηλεκτρονικά ελεγχόμενος διακόπτης τύπου p

### 3.2.1.1 Διακόπτης τύπου n

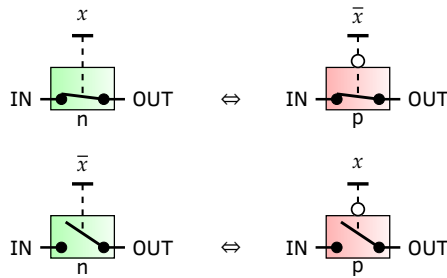
Ένας ηλεκτρονικός διακόπτης τύπου n είναι ανοικτός (off) όταν ο ακροδέκτης ελέγχου του τίθεται στο λογικό μηδέν, και κλειστός (on) όταν ο ακροδέκτης ελέγχου τίθεται στη λογική μονάδα, σύμφωνα με το Σχήμα 3.12.

### 3.2.1.2 Διακόπτης τύπου p

Ένας ηλεκτρονικός διακόπτης τύπου p είναι κλειστός (on) όταν ο ακροδέκτης ελέγχου του τίθεται στο λογικό μηδέν, και ανοικτός (off) όταν ο ακροδέκτης ελέγχου τίθεται στη λογική μονάδα, σύμφωνα με το Σχήμα 3.13. Όπως υποδηλώνει το σύμβολο του συμπληρώματος ( $\circ$ ) στο ίδιο σχήμα, ένας ηλεκτρονικά ελεγχόμενος διακόπτης τύπου p αντιστοιχεί στον αντίστοιχό του τύπου n με συμπληρωμένη την τιμή η οποία εφαρμόζεται στον ακροδέκτη ελέγχου του. Με άλλα λόγια, ισχύουν οι ισοδυναμίες του Σχήματος 3.14.

## 3.2.2 Υλοποίηση λογικών πράξεων με ηλεκτρονικά ελεγχόμενους διακόπτες

Η υλοποίηση των στοιχειωδών λογικών πράξεων με ηλεκτρονικά ελεγχόμενους διακόπτες ακολουθεί τις αρχές της άλγεβρας των διακοπών στις οποίες ήδη αναφερθήκαμε. Θα παρουσιάσουμε στη συνέχεια, με συντομία, κυκλώματα με ηλεκτρονικά ελεγχόμενους διακόπτες και των δύο τύπων τα



Σχήμα 3.14 Ισοδυναμία ηλεκτρονικά ελεγχόμενων διακοπών τύπου  $p$  και  $n$

οποία υλοποιούν τις στοιχειώδεις πράξεις της άλγεβρας Boole και τα συμπληρώματά τους.

### 3.2.2.1 Υλοποίηση με διακόπτες τύπου $n$

- Ταυτότητα ( $x = x$ )

Έστω το κύκλωμα του Σχήματος 3.15, το οποίο αποτελείται από ηλεκτρονικά ελεγχόμενο διακόπτη τύπου  $n$  και αντιστάτη. Η περιοχή τάσεων στην οποία λειτουργεί το κύκλωμα αντιστοιχεί στο διάστημα  $[0V^3, +5V]$ . Όπως και στα κυκλώματα που ακολουθούν, επιλέξαμε (ενδεικτικά) τη συγκεκριμένη περιοχή επειδή αντιστοιχεί στις τάσεις τροφοδοσίας των ‘πρώιμων’ ψηφιακών ολοκληρωμένων κυκλωμάτων (π.χ. της σειράς 74xx<sup>4</sup>). Αξίζει να σημειώσουμε, με την ευκαιρία, πως τα σύγχρονα ολοκληρωμένα ψηφιακά κυκλώματα επιδιώκεται να λειτουργούν σε μικρότερο εύρος τιμών τάσης, κυρίως στις εφαρμογές όπου απαιτείται μικρή κατανάλωση ηλεκτρικής ισχύος (π.χ. σε εφαρμογές φορητών υπολογιστικών συσκευών).

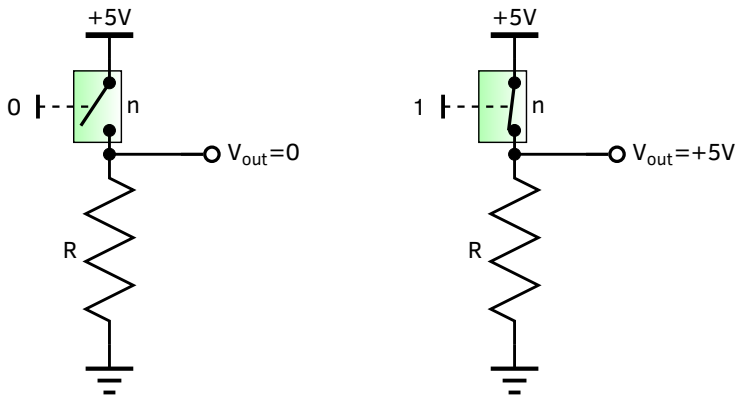
Όταν στον ακροδέκτη ελέγχου του διακόπτη εφαρμόζεται το λογικό μηδέν, ο διακόπτης είναι ανοικτός και η έξοδος του κυκλώματος ‘απομονώνεται’ από τη θετική τάση τροφοδοσίας (+5V), συνδεδεμένη στη γη μέσω του αντιστάτη. Συνεπώς, η τάση εξόδου ( $V_{out}$ ) είναι μηδενική και αντιστοιχεί και αυτή στο λογικό μηδέν, όπως και η τιμή ελέγχου του διακόπτη.

Όταν στον ακροδέκτη ελέγχου του διακόπτη εφαρμόζεται η λογική μονάδα, ο διακόπτης είναι κλειστός και η έξοδος του κυκλώματος συνδέεται άμεσα στη θετική τάση τροφοδοσίας (+5V). Συνεπώς, η τάση εξόδου ( $V_{out}$ ) είναι ίση με +5V και αντιστοιχεί και αυτή στη λογική μονάδα, όπως και η τιμή ελέγχου του διακόπτη.

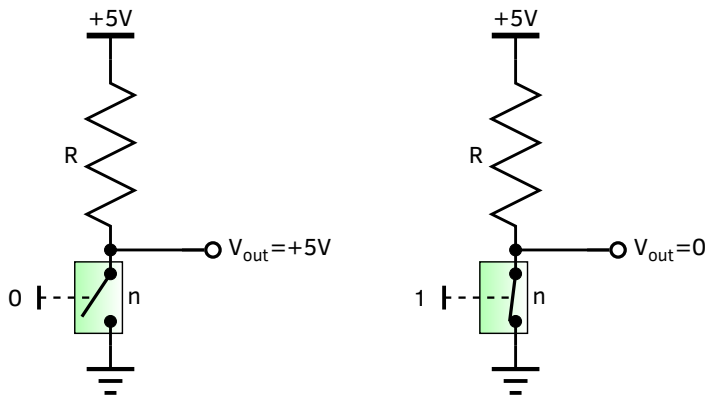
Μπορούμε, επομένως, να συμπεράνουμε πως το κύκλωμα υλοποιεί την πράξη της λογικής ταυτότητας και αντιστοιχεί στη λογική πύλη του απομονωτή.

<sup>3</sup>Αντιστοιχεί στο δυναμικό της γης.

<sup>4</sup>Για περισσότερες πληροφορίες ο αναγνώστης παραπέμπεται στο Παράρτημα II.



Σχήμα 3.15 Κύκλωμα διακόπτη τύπου  $n$  για την υλοποίηση της λογικής ταυτότητας



Σχήμα 3.16 Κύκλωμα διακόπτη τύπου  $n$  για την υλοποίηση του συμπληρώματος (NOT)

• Συμπλήρωμα ( $\bar{x}$ )

Έστω το κύκλωμα του Σχήματος 3.16, το οποίο αποτελείται από ηλεκτρονικά ελεγχόμενο διακόπτη τύπου  $n$  και αντιστάτη. Συγκρίνοντάς το με το κύκλωμα του απομονωτή του Σχήματος 3.15, μπορούμε να παρατηρήσουμε πως προκύπτει από την αντιστροφή (την εναλλαγή θέσης) του διακόπτη και του αντιστάτη.

Όταν στον ακροδέκτη ελέγχου του διακόπτη εφαρμόζεται το λογικό μηδέν, ο διακόπτης είναι ανοικτός και η έξοδος του κυκλώματος ‘απομονώνεται’ από τη γη (0V), συνδεδεμένη στη θετική τάση τροφοδοσίας (+5V) μέσω του αντιστάτη. Στην περίπτωση κατά την οποία δεν συνδέεται στην έξοδο

του κυκλώματος κάποιος *φόρτος*<sup>5</sup>, η τάση εξόδου ( $V_{out}$ ) είναι ίση με την τιμή της θετικής τάσης τροφοδοσίας (+5V) αφού ο αντιστάτης δεν διαρρέεται από ρεύμα. Επομένως, η τιμή της τάσης εξόδου αντιστοιχεί στη λογική μονάδα, δηλαδή στο συμπλήρωμα της μηδενικής τιμής ελέγχου του διακόπτη.

Όταν στον ακροδέκτη ελέγχου του διακόπτη εφαρμόζεται η λογική μονάδα, ο διακόπτης είναι κλειστός και η έξοδος του κυκλώματος συνδέεται άμεσα στη γη. Συνεπώς, η τάση εξόδου ( $V_{out}$ ) είναι ίση με 0V και αντιστοιχεί στο λογικό μηδέν, δηλαδή στο συμπλήρωμα της τιμής ελέγχου του διακόπτη.

Μπορούμε, επομένως, να συμπεράνουμε πως το κύκλωμα υλοποιεί την πράξη του λογικού συμπληρώματος και αντιστοιχεί στη λογική πύλη NOT.

Στο σημείο αυτό αξίζει να σημειώσουμε πως η προσθήκη φόρτου στην πύλη την οποία μελετήσαμε οδηγεί σε μια σειρά από πρακτικά προβλήματα, για τα οποία γίνεται εκτενέστερη αναφορά στο Παράρτημα III.

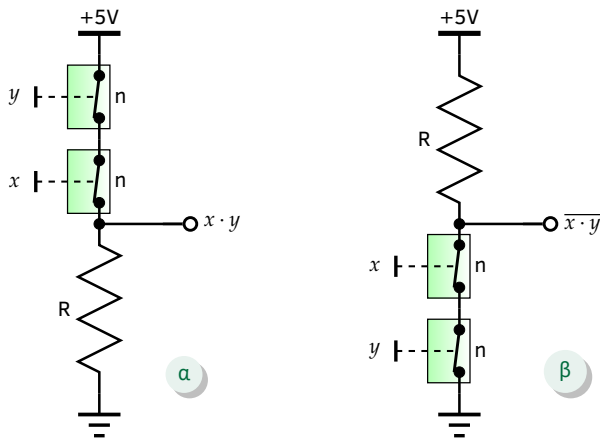
#### • Σύζευξη ( $x \cdot y$ ) και το συμπλήρωμά της ( $\overline{x \cdot y}$ )

Έστω το κύκλωμα του Σχήματος 3.17(α), το οποίο αποτελείται από δύο ηλεκτρονικά ελεγχόμενους διακόπτες τύπου η και αντιστάτη. Δεδομένου ότι το κύκλωμα είναι επιθυμητό να υλοποιεί τη λογική πράξη της σύζευξης, οι διακόπτες συνδέονται σε σειρά, σύμφωνα με τις αρχές της άλγεβρας των διακοπών τις οποίες ήδη περιγράψαμε. Εξετάζοντας την τοπολογία του κυκλώματος, μπορούμε να παρατηρήσουμε πως όταν και οι δύο διακόπτες είναι κλειστοί τότε η έξοδος του κυκλώματος συνδέεται άμεσα προς τη θετική τάση τροφοδοσίας. Για όλες τις άλλες περιπτώσεις η θετική τροφοδοσία είναι αποκομμένη, και η έξοδος οδηγείται στη γη μέσω του αντιστάτη R. Γίνεται, επομένως, εύκολα αντιληπτό πως το κύκλωμα υλοποιεί την πράξη της σύζευξης και πως αντιστοιχεί σε μια πύλη AND δύο εισόδων.

Με εναλλαγή της θέσης του δικτυώματος των διακοπών και του αντιστάτη R μπορούμε να πάρουμε το κύκλωμα του Σχήματος 3.17(β), το οποίο μπορούμε εύκολα να επιβεβαιώσουμε πως υλοποιεί μια πύλη NAND δύο εισόδων. Πράγματι, όταν και οι δύο διακόπτες είναι κλειστοί ( $x = y = 1$ ) τότε το δικτύωμα των διακοπών παρέχει μια αγωγή διαδρομή από την έξοδο του κυκλώματος προς τη γη, άρα θα έχουμε μηδενική έξοδο. Σε κάθε διαφορετική περίπτωση, θα μεταβιβάζεται στην έξοδο η θετική τάση τροφοδοσίας (+5V) μέσω του αντιστάτη R και, επομένως, θα έχουμε στην έξοδο τη λογική μονάδα.

Στο σημείο αυτό, μπορούμε να διατυπώσουμε μια γενική αρχή η οποία ισχύει στα κυκλώματα με διακόπτες (ανεξάρτητα από τον τύπο τους) τα οποία εξετάζουμε, την οποία ήδη επιβεβαιώσαμε για ζεύγη των συμπληρωματικών πυλών απομονωτή-NOT και AND-NAND, και η οποία ισχύει για όλες τις λογικές πράξεις και συναρτήσεις, όπως θα δούμε και στη συνέχεια:

<sup>5</sup>Για ένα συγκεκριμένο κύκλωμα, με τον όρο *φόρτος* νοείται κάποιο στοιχείο (π.χ. αντιστάτης) ή και ολόκληρη βαθμίδα (π.χ. ένα άλλο κύκλωμα) το οποίο συνδέεται στην έξοδο του κυκλώματος και, στη γενική περίπτωση, 'απορροφά' ρεύμα από αυτό. Στην πράξη, η ύπαρξη φόρτου επηρεάζει τη λειτουργία ενός κυκλώματος και, για τον λόγο αυτό, θα πρέπει να λαμβάνεται υπόψη κατά τη φάση της σχεδίασης.



Σχήμα 3.17 Κυκλώματα διακοπών τύπου  $n$  για την υλοποίηση των λογικών πράξεων (α) AND και (β) NAND

### ■ Παρατήρηση

Σε κάθε κύκλωμα το οποίο υλοποιεί μια λογική πράξη ή μια λογική συνάρτηση με τη βοήθεια αντιστάτη και διακοπών, η εναλλαγή της θέσης του αντιστάτη και του δικτυώματος των διακοπών οδηγεί σε κύκλωμα το οποίο υλοποιεί το *συμπλήρωμα* της λογικής πράξης ή της λογικής συνάρτησης.

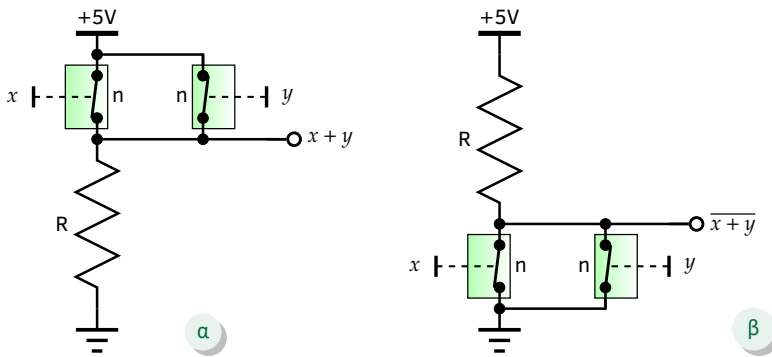
#### • Διάζευξη ( $x + y$ ) και το συμπλήρωμά της ( $\overline{x + y}$ )

Έστω τα κυκλώματα του Σχήματος 3.18. Χρησιμοποιώντας ανάλυση παρόμοια με εκείνη της προηγούμενης παραγράφου μπορούμε εύκολα να επιβεβαιώσουμε πως υλοποιούν τις λογικές πύλες δύο εισόδων OR [Σχήμα 3.18(α)] και NOR [Σχήμα 3.18(β)], αρκεί να προσέξουμε πως οι ηλεκτρονικά ελεγχόμενοι διακόπτες συνδέονται παράλληλα, σύμφωνα με τις αρχές της άλγεβρας των διακοπών.

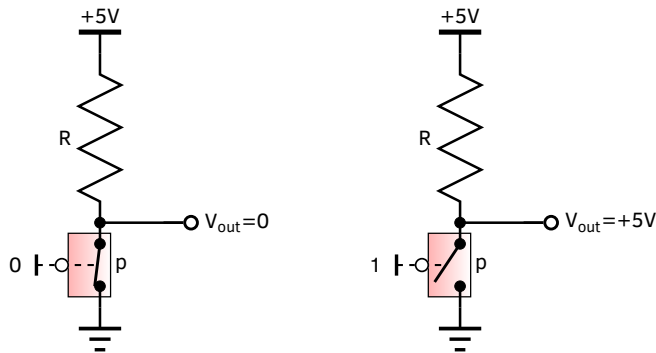
#### 3.2.2.2 Υλοποίηση με διακόπτες τύπου $p$

##### • Ταυτότητα ( $x = x$ )

Έστω το κύκλωμα του Σχήματος 3.19, το οποίο περιλαμβάνει ηλεκτρονικά ελεγχόμενο διακόπτη τύπου  $p$  και αντιστάτη. Η ανάλυση της λειτουργίας του κυκλώματος μπορεί να γίνει κατά τρόπο αντίστοιχο με τα παρόμοια κυκλώματα με διακόπτες τύπου  $n$  τα οποία μελετήσαμε στα προηγούμενα.



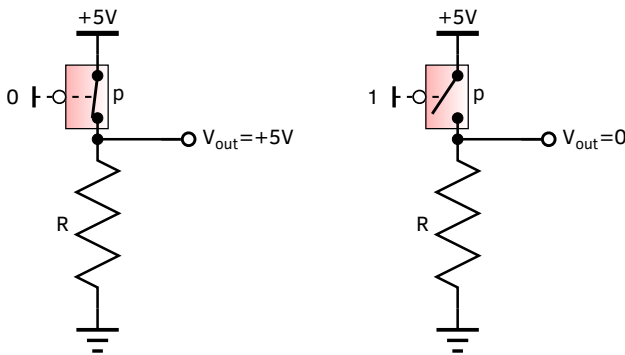
Σχήμα 3.18 Κυκλώματα διακοπών τύπου  $n$  για την υλοποίηση των λογικών πράξεων (α) OR και (β) NOR



Σχήμα 3.19 Κύκλωμα διακόπτη τύπου  $p$  για την υλοποίηση της λογικής ταυτότητας

Εναλλακτικά, μπορούμε να λάβουμε υπόψη μας τις ισοδυναμίες των δύο τύπων ηλεκτρονικά ελεγχόμενων διακοπών (βλπ. Σχήμα 3.14), και να σκεφτούμε πως ο διακόπτης τύπου  $p$  μπορεί να αντικατασταθεί με έναν διακόπτη τύπου  $n$  στον ακροδέκτη ελέγχου του οποίου εφαρμόζεται το συμπλήρωμα της τιμής στον αντίστοιχο ακροδέκτη του διακόπτη τύπου  $p$ . Με τη συγκεκριμένη θεώρηση, μεταπίπτουμε σε ένα κύκλωμα πύλης NOT με διακόπτη τύπου  $n$  (βλπ. Σχήμα 3.16) για το οποίο, ωστόσο, η τιμή της εξόδου καθορίζεται με βάση το συμπλήρωμα της τιμής εισόδου. Επομένως, για δεδομένη τιμή  $x$  στην είσοδο του κυκλώματος του Σχήματος 3.19, η έξοδος θα αντιστοιχεί στην τιμή εξόδου του κυκλώματος του Σχήματος 3.16 θέτοντας ως είσοδο στο τελευταίο το συμπλήρωμα  $\bar{x}$  της εισόδου του κυκλώματος του Σχήματος 3.19. Συνεπώς, στην έξοδο του κυκλώματος του Σχήματος 3.19 θα λαμβάνουμε  $\bar{\bar{x}} = x$ , από την οποία γίνεται φανερό πως αναφερόμαστε σε ένα κύκλωμα το οποίο υλοποιεί την πράξη της ταυτότητας (απομονωτή).

Επιλέξαμε τον συγκεκριμένο τρόπο ανάλυσης προκειμένου να αναδείξουμε μια γενική αρχή η οποία διέπει τα κυκλώματα τα οποία υλοποιούνται



Σχήμα 3.20 Κύκλωμα διακόπτη τύπου  $p$  για την υλοποίηση του συμπληρώματος (NOT)

με ηλεκτρονικά ελεγχόμενους διακόπτες, την οποία και θα επιβεβαιώσουμε, περαιτέρω, στη συνέχεια:

### ■ Παρατήρηση

Σε κάθε κύκλωμα το οποίο υλοποιεί μια λογική πράξη ή μια λογική συνάρτηση με τη βοήθεια διακοπών, η εναλλαγή του τύπου των διακοπών ( $n \leftrightarrow p$ ) οδηγεί σε κύκλωμα το οποίο υλοποιεί τη λογική πράξη ή τη λογική συνάρτηση η οποία αντιστοιχεί στην αρχική πράξη ή συνάρτηση δεχόμενη ως ορίσματα τα συμπληρώματα των ορισμάτων της αρχικής συνάρτησης.

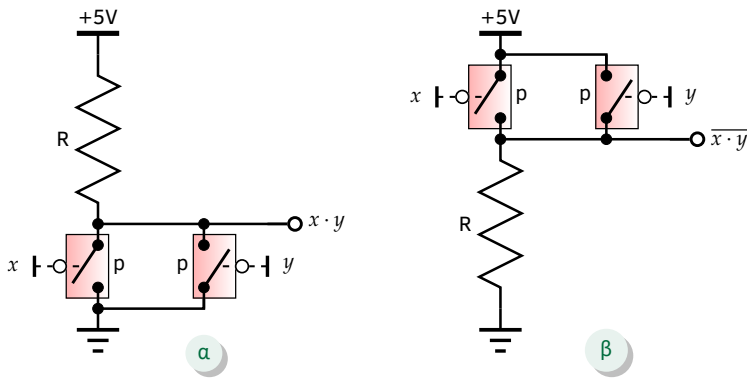
Αξίζει να σημειωθεί πως η προηγούμενη αρχή ισχύει και για την περίπτωση λογικών κυκλωμάτων τα οποία υλοποιούνται χωρίς την ανάγκη χρήσης αντιστατών, όπως θα δούμε στα επόμενα.

### ● Ερώτηση 3.1.

Μπορείτε να υποδείξετε τη σχέση της προηγούμενης αρχής – παρατήρησης με τους κανόνες του De Morgan;

#### • Συμπλήρωμα ( $\bar{x}$ )

Έστω το κύκλωμα του Σχήματος 3.20. Το συγκεκριμένο κύκλωμα μπορεί να προκύψει από το κύκλωμα υλοποίησης της λογικής ταυτότητας του Σχήματος 3.15 με την αντικατάσταση του διακόπτη τύπου  $n$  από διακόπτη τύπου  $p$ . Επομένως, με βάση την αρχή την οποία ήδη διατυπώσαμε, το κύκλωμα του Σχήματος 3.20 θα υλοποιεί το συμπλήρωμα της λογικής ταυτότητας, και άρα θα αντιστοιχεί σε μια πύλη NOT.



Σχήμα 3.21 Κυκλώματα διακοπών τύπου p για την υλοποίηση των λογικών πράξεων (α) AND και (β) NAND

• Σύζευξη ( $x \cdot y$ ) και το συμπλήρωμά της ( $\overline{x \cdot y}$ )

Έστω τα κυκλώματα του Σχήματος 3.21. Το κύκλωμα του Σχήματος 3.21(α) μπορεί να προκύψει από το κύκλωμα του Σχήματος 3.18(β) με την αντικατάσταση των διακοπών τύπου n από διακόπτες τύπου p. Επομένως, με βάση την αρχή την οποία ήδη διατυπώσαμε, το κύκλωμα του Σχήματος 3.21(α) θα υλοποιεί την πράξη  $\overline{\overline{x} + \overline{y}}$ , η οποία με εφαρμογή των κανόνων του De Morgan ισοδυναμεί με την  $x \cdot y$ . Μπορούμε λοιπόν να συμπεράνουμε πως το κύκλωμα του Σχήματος 3.21(α) υλοποιεί μια πύλη AND.

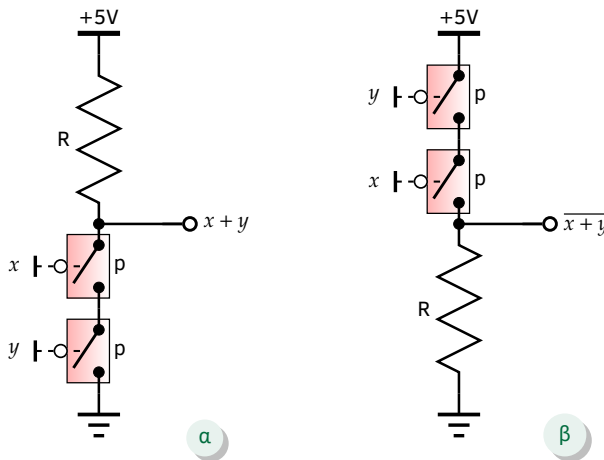
Παρόμοια, το κύκλωμα του Σχήματος 3.21(β) μπορεί να προκύψει από το κύκλωμα του Σχήματος 3.18(α) με την αντικατάσταση των διακοπών τύπου n από διακόπτες τύπου p. Επομένως, με βάση την αρχή την οποία ήδη διατυπώσαμε, το κύκλωμα του Σχήματος 3.21(β) θα υλοποιεί την πράξη  $\overline{x + y}$ , η οποία με εφαρμογή των κανόνων του De Morgan ισοδυναμεί με την  $\overline{x \cdot y}$ . Μπορούμε λοιπόν να συμπεράνουμε πως το κύκλωμα του Σχήματος 3.21(β) υλοποιεί μια πύλη NAND.

• Διάζευξη ( $x + y$ ) και το συμπλήρωμά της ( $\overline{x + y}$ )

Έστω τα κυκλώματα του Σχήματος 3.22. Εργαζόμενοι με παρόμοιο τρόπο, και λαμβάνοντας υπόψη μας τις αντιστοιχίες μεταξύ των κυκλωμάτων των Σχημάτων 3.22(α) – 3.17(β) και 3.22(β) – 3.17(α), μπορούμε να αποδείξουμε πως το κύκλωμα του Σχήματος 3.22(α) υλοποιεί μια πύλη OR δύο εισόδων, ενώ το κύκλωμα του Σχήματος 3.22(β) υλοποιεί μια πύλη NOR δύο εισόδων.

● Άσκηση 3.8.

Να αποδείξετε αναλυτικά πως το κύκλωμα του Σχήματος 3.22(α) υλοποιεί μια πύλη OR δύο εισόδων.



Σχήμα 3.22 Κυκλώματα διακοπών τύπου p για την υλοποίηση των λογικών πράξεων (α) OR και (β) NOR

**Άσκηση 3.9.**

Να αποδείξετε αναλυτικά πως το κύκλωμα του Σχήματος 3.22(β) υλοποιεί μια πύλη NOR δύο εισόδων.

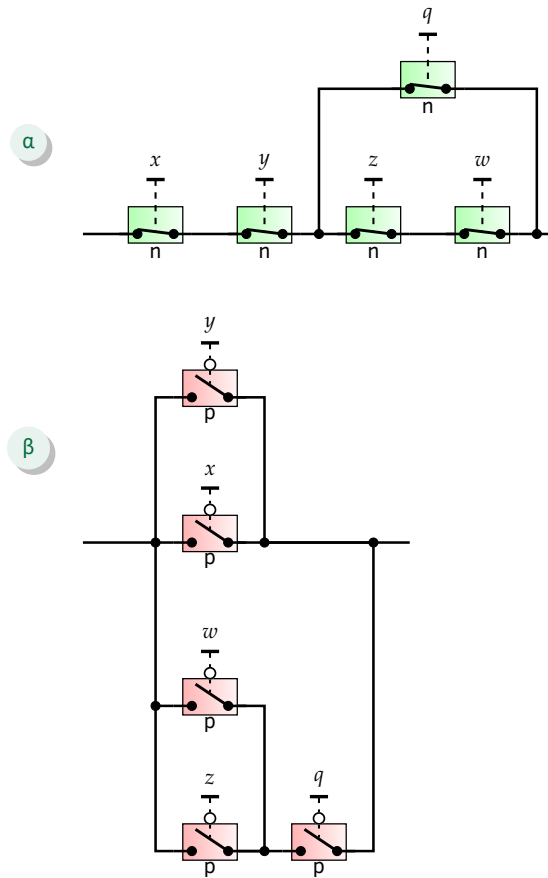
**3.2.2.3 Υλοποίηση με συμπληρωματικούς διακόπτες (τύπου n και τύπου p)**

Στην ενότητα αυτή θα παρουσιάσουμε ισοδύναμες κυκλωματικές υλοποιήσεις των στοιχειωδών λογικών πράξεων και των συμπληρωματικών τους αποκλειστικά με διακόπτες, χωρίς τη χρήση αντιστάσεων. Τα κυκλώματα που ακολουθούν μπορεί να θεωρηθεί ότι προκύπτουν από τις αντίστοιχες υλοποιήσεις με διακόπτες τύπου n ή τύπου p, τις οποίες ήδη παρουσιάσαμε, με την αντικατάσταση του αντιστάτη από το *συμπληρωματικό* του ήδη υπάρχοντος δικτύωματος διακοπών.

Με τον όρο *συμπληρωματικό δίκτυωμα* ενός δικτύωματος ηλεκτρονικά ελεγχόμενων διακοπών εννοούμε το δίκτυωμα το οποίο διαθέτει διακόπτες αντίθετου τύπου σε σχέση με εκείνους του αρχικού δικτύωματος, ίσο αριθμό διακοπών με το αρχικό δίκτυωμα, και τοπολογία η οποία προκύπτει από τη μετατροπή της παράλληλης σύνδεσης διακοπών σε σύνδεση σε σειρά, και αντίστροφα.

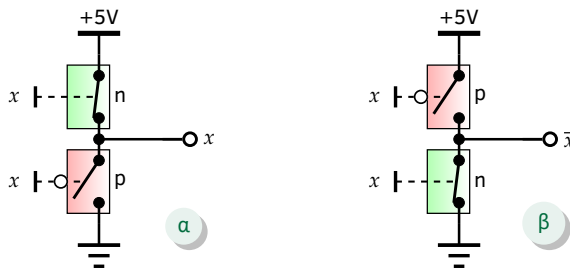
**■ Παράδειγμα 3.5.**

Έστω το δίκτυωμα ηλεκτρονικά ελεγχόμενων διακοπών του Σχήματος 3.23(α). Θα προσδιορίσουμε το συμπληρωματικό του δικτύωμα.



Σχήμα 3.23 Δικτύωμα διακοπών (α) τύπου  $n$  και (β) το συμπληρωματικό του

Το ζητούμενο συμπληρωματικό δικτύωμα φαίνεται στο Σχήμα 3.23(β) και προκύπτει ως εξής: Στο αρχικό δικτύωμα οι διακόπτες  $x$  και  $y$  συνδέονται σε σειρά, άρα στο συμπληρωματικό δικτύωμα θα συνδέονται παράλληλα. Το ίδιο θα συμβαίνει και για τους διακόπτες  $z$  και  $w$ . Επίσης, στο αρχικό δικτύωμα ο διακόπτης  $q$  συνδέεται παράλληλα προς τον σε σειρά συνδυασμό των  $z$  και  $w$ , άρα στο συμπληρωματικό δικτύωμα θα συνδέεται σε σειρά με τον παράλληλο συνδυασμό τους. Τέλος, στο αρχικό δικτύωμα το τμήμα που περιλαμβάνει τους διακόπτες  $x$  και  $y$  συνδέεται σε σειρά με το τμήμα που περιλαμβάνει τους διακόπτες  $z$ ,  $w$  και  $q$ . Επομένως, στο συμπληρωματικό δικτύωμα τα δύο αυτά τμήματα θα συνδέονται παράλληλα.



Σχήμα 3.24 Κυκλώματα διακοπών τύπου n και p για την υλοποίηση (α) της λογικής ταυτότητας και (β) του συμπληρώματος

### Ερώτηση 3.2.

Ένα κύκλωμα περιλαμβάνει 28 διακόπτες τύπου n και 33 διακόπτες τύπου p. Μπορεί να πρόκειται για κύκλωμα συμπληρωματικών διακοπών;

### Ερώτηση 3.3.

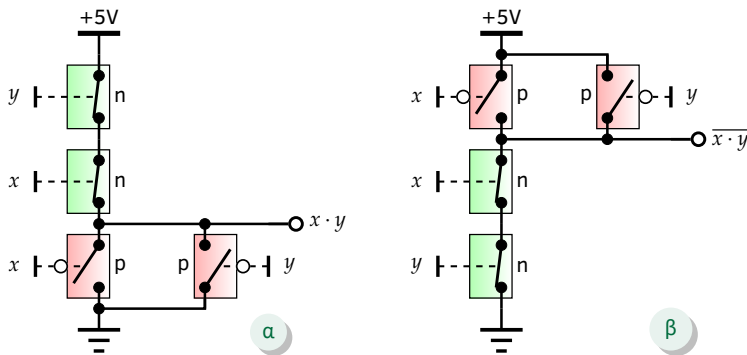
Ένα κύκλωμα περιλαμβάνει 28 διακόπτες τύπου n, 28 διακόπτες τύπου p και 7 αντιστάτες. Μπορεί να πρόκειται για κύκλωμα συμπληρωματικών διακοπών;

Στις παραγράφους που ακολουθούν θα δούμε πώς υλοποιούνται οι βασικές λογικές πύλες με κυκλώματα συμπληρωματικών διακοπών και θα αναφερθούμε στα κυριότερα πλεονεκτήματα και μειονεκτήματά τους.

#### • Ταυτότητα ( $x$ ) και συμπλήρωμα ( $\bar{x}$ )

Έστω το κύκλωμα του Σχήματος 3.24(α). Μπορούμε να δούμε το κύκλωμα ως συνδυασμό των κυκλωμάτων των Σχημάτων 3.15 και 3.19, στον οποίο χρησιμοποιούνται και οι δυο τύποι ηλεκτρονικά ελεγχόμενων διακοπών. Τα σήματα ελέγχου των διακοπών ταυτίζονται, και αντιστοιχούν στην είσοδο  $x$  της υλοποιούμενης λογικής πύλης. Όταν ο διακόπτης τύπου n είναι κλειστός, τότε μεταβιβάζεται στην έξοδο η θετική τάση τροφοδοσίας. Αντίθετα, όταν είναι κλειστός ο διακόπτης τύπου p μεταβιβάζεται στην έξοδο το δυναμικό της γης. Λόγω της συμπληρωματικότητας των δύο διακοπών, και λαμβάνοντας υπόψη πως και οι δύο υπακούουν στο ίδιο σήμα ελέγχου, μπορούμε να επιβεβαιώσουμε πως είναι αδύνατο να είναι και οι δύο κλειστοί (ή ανοικτοί) την ίδια χρονική στιγμή.

Πιο αναλυτικά, ας εξετάσουμε την περίπτωση κατά την οποία στους ακροδέκτες ελέγχου των διακοπών εφαρμόζεται τάση +5V, αντίστοιχη της λογικής μονάδας. Αν συμβαίνει αυτό, ο διακόπτης τύπου n θα είναι κλειστός,



Σχήμα 3.25 Κυκλώματα διακοπών τύπου  $n$  και  $p$  για την υλοποίηση των λογικών πράξεων (α) AND και (β) NAND

ενώ ο συμπληρωματικός του διακόπτης τύπου  $p$  θα είναι ανοικτός. Επομένως, η θετική τάση τροφοδοσίας (+5V) θα μεταβιβάζεται στην έξοδο του κυκλώματος. Αντίθετα, αν εφαρμόσουμε μηδενική τάση στους ακροδέκτες ελέγχου των διακοπών, ο διακόπτης τύπου  $n$  θα είναι ανοικτός ενώ ο διακόπτης τύπου  $p$  θα είναι κλειστός, οδηγώντας την έξοδο του κυκλώματος στο μηδενικό δυναμικό της γης. Από τη μελέτη των δύο προηγούμενων περιπτώσεων επιβεβαιώνεται πως το κύκλωμα υλοποιεί την πράξη της ταυτότητας.

Ακολουθώντας παρόμοια ανάλυση, είναι εύκολο να αποδειχθεί πως το κύκλωμα του Σχήματος 3.24(β) υλοποιεί με συμπληρωματικούς διακόπτες την πράξη του συμπληρώματος, και αντιστοιχεί, επομένως, σε μια πύλη NOT.

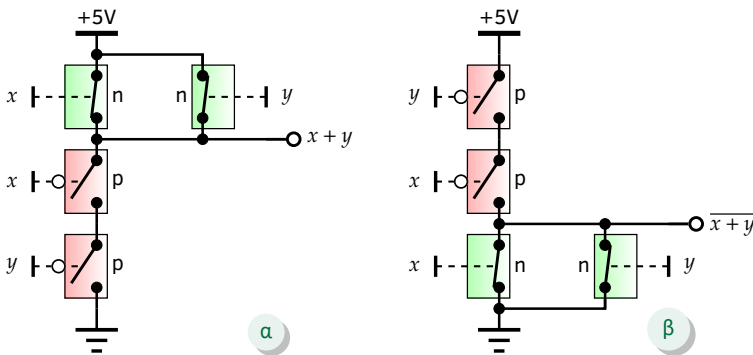
#### • Σύζευξη ( $x \cdot y$ ) και το συμπλήρωμά της ( $\overline{x \cdot y}$ )

Έστω το κύκλωμα του Σχήματος 3.25(α). Μπορούμε να δούμε το κύκλωμα ως συνδυασμό των κυκλωμάτων των Σχημάτων 3.17(α) και 3.21(α), τα οποία υλοποιούν και τα δύο την πύλη AND. Συνεπώς, το ίδιο θα συμβαίνει και για το κύκλωμα με συμπληρωματικούς διακόπτες του Σχήματος 3.25(α).

Το κύκλωμα του Σχήματος 3.25(β) μπορεί, κατά τρόπο παρόμοιο, να θεωρηθεί ως συνδυασμός των κυκλωμάτων των Σχημάτων 3.17(β) και 3.21(β), τα οποία υλοποιούν και τα δύο την πύλη NAND. Συνεπώς, το ίδιο θα συμβαίνει και για το κύκλωμα με συμπληρωματικούς διακόπτες του Σχήματος 3.25(β). Στο ίδιο συμπέρασμα θα μπορούσαμε να καταλήξουμε λαμβάνοντας υπόψη μας τη γενίκευση προηγούμενης παρατήρησης, η οποία στην περίπτωση των κυκλωμάτων με συμπληρωματικά δικτυώματα διακοπών μπορεί να επαναδιατυπωθεί ως εξής:

#### ■ Παρατήρηση

Σε κάθε κύκλωμα το οποίο υλοποιεί μια λογική πράξη ή μια λογική



Σχήμα 3.26 Κυκλώματα διακοπών τύπου n και p για την υλοποίηση των λογικών πράξεων (α) OR και (β) NOR

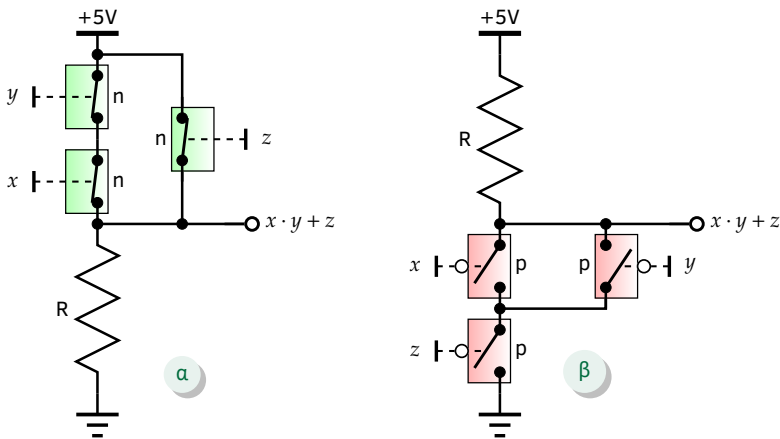
συνάρτηση με τη βοήθεια συμπληρωματικών διακοπών, η εναλλαγή της θέσης των δύο συμπληρωματικών δικτυωμάτων οδηγεί σε κύκλωμα το οποίο υλοποιεί το *συμπλήρωμα* της λογικής πράξης ή της λογικής συνάρτησης.

• Διάζευξη  $(x + y)$  και το συμπλήρωμά της  $(\overline{x + y})$

Εφαρμόζοντας τις αρχές οι οποίες εκτέθηκαν στην προηγούμενη παράγραφο, είναι εύκολο να επιβεβαιώσουμε πως τα κυκλώματα με συμπληρωματικούς διακόπτες τα οποία παρουσιάζονται στα Σχήματα 3.26(α) και 3.26(β) υλοποιούν τις λογικές πράξεις OR και NOR, αντίστοιχα.

Το σημαντικότερο πλεονέκτημα των κυκλωμάτων με συμπληρωματικά δικτυώματα διακοπών απορρέει από την παρατήρηση πως κάθε χρονική στιγμή μόνο το ένα από τα δύο δικτυώματα είναι αγωγίμο (on), ενώ το άλλο βρίσκεται σε κατάσταση αποκοπής (off). Το γεγονός αυτό εξασφαλίζει πως, σε αντίθεση με τα κυκλώματα τα οποία εξετάσαμε στα προηγούμενα, δεν είναι δυνατό να υπάρξει αγωγίμη διαδρομή μεταξύ της τάσης τροφοδοσίας και της γης, πράγμα που περιορίζει δραστικά την κατανάλωση ηλεκτρικής ισχύος, όπως εξηγείται αναλυτικότερα στο Παράρτημα III.

Το κυριότερο μειονέκτημα έγκειται στο γεγονός πως μια συμπληρωματική υλοποίηση απαιτεί τον διπλάσιο αριθμό διακοπών σε σχέση με τις υλοποιήσεις με αντιστάτες. Παρόλα αυτά, η ενσωμάτωση αντιστάσεων σε ένα ολοκληρωμένο κύκλωμα είναι αντίστοιχα απαιτητική από την άποψη της επιφάνειας η οποία καταλαμβάνεται από την ολοκληρωμένη αντίσταση. Επιπλέον, η σύγχρονη τεχνολογία επιτρέπει την κατασκευή ηλεκτρονικά ελεγχόμενων διακοπών εξαιρετικά μικρών διαστάσεων (της τάξης μερικών δεκάδων νανομέτρων), όπως τα τρανζίστορ τύπου MOS στα οποία θα αναφερθούμε στις επόμενες παραγράφους.



Σχήμα 3.27 Κυκλώματα διακοπών (α) τύπου n και (β) τύπου p για την υλοποίηση της λογικής συνάρτησης  $f(x, y, z) = x \cdot y + z$

### 3.2.3 Υλοποίηση λογικών συναρτήσεων με ηλεκτρονικά ελεγχόμενους διακόπτες

Δεδομένου ότι η υλοποίηση των στοιχειωδών πράξεων με τη βοήθεια ηλεκτρονικά ελεγχόμενων διακοπών είναι δυνατή, σύμφωνα με όσα εκτέθηκαν στις προηγούμενες παραγράφους, είναι αναμενόμενο πως η υλοποίηση οποιασδήποτε λογικής συνάρτησης είναι επίσης δυνατή, και μάλιστα ακολουθώντας τις ίδιες αρχές.

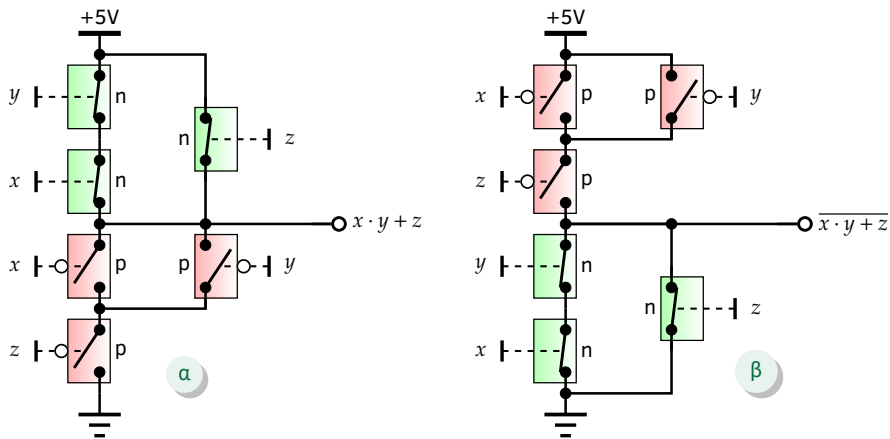
Ας θεωρήσουμε τη λογική συνάρτηση  $f(x, y, z) = x \cdot y + z$ . Οι δυνατές υλοποιήσεις της συγκεκριμένης συνάρτησης με τη χρήση διακοπών του ίδιου τύπου, καθώς και αντιστατών, φαίνεται στο Σχήμα 3.27.

Πιο συγκεκριμένα, στο Σχήμα 3.27(α) παρουσιάζεται η υλοποίηση με ηλεκτρονικά ελεγχόμενους διακόπτες τύπου n, ενώ στο Σχήμα 3.27(β) η αντίστοιχη υλοποίηση με διακόπτες τύπου p. Είναι ενδιαφέρον να παρατηρήσουμε πως μεταξύ των δύο ισοδύναμων υλοποιήσεων τα δικτυώματα των διακοπών είναι *συμπληρωματικά*.

Στο Σχήμα 3.28(α) παρουσιάζεται η υλοποίηση της ίδιας συνάρτησης στη μορφή κυκλώματος το οποίο χρησιμοποιεί διακόπτες και των δυο τύπων. Στην περίπτωση αυτή συμμετέχουν και τα δύο συμπληρωματικά δικτυώματα. Στο Σχήμα 3.28(β) παρουσιάζεται η υλοποίηση της συμπληρωματικής συνάρτησης, όχι μόνο για λόγους πληρότητας, αλλά και επειδή η υλοποίηση της συμπληρωματικής συνάρτησης είναι πλεονεκτικότερη, στην πράξη, για τους τεχνικούς λόγους που θα εξηγήσουμε στην επόμενη ενότητα.

#### ● Άσκηση 3.10.

Δίνεται η λογική συνάρτηση  $f(x, y, z, w) = (x + y)zw$ . Να σχεδιάσετε



Σχήμα 3.28 Κύκλωμα συμπληρωματικών διακοπών για την υλοποίηση (α) της λογικής συνάρτησης  $f(x, y, z) = x \cdot y + z$  και (β) της συμπληρωματικής της

κύκλωμα με διακόπτες τύπου n το οποίο να την υλοποιεί. Όμοια για κύκλωμα με διακόπτες τύπου p, καθώς και για κύκλωμα με συμπληρωματικούς διακόπτες (τύπου n και τύπου p).

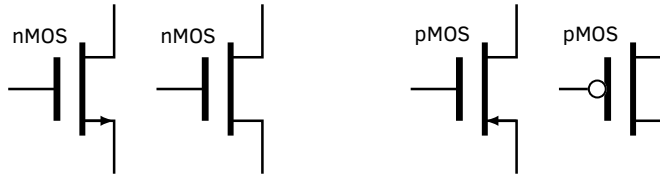
### 3.3 Υλοποίηση λογικών κυκλωμάτων με τρανζίστορ

Η κατασκευή των ψηφιακών κυκλωμάτων των σύγχρονων ηλεκτρονικών υπολογιστών βασίζεται σε λογικές πύλες οι οποίες υλοποιούνται με τρανζίστορ τα οποία λειτουργούν ως ηλεκτρονικά ελεγχόμενοι διακόπτες. Κατά τη σχεδίαση λογικών κυκλωμάτων με τρανζίστορ θα πρέπει να λαμβάνεται υπόψη το γεγονός ότι η συμπεριφορά των τρανζίστορ ως διακοπών δεν είναι ιδανική. Για τον λόγο αυτό, τίθενται περιορισμοί στις γενικές αρχές σχεδίασης με ιδανικούς διακόπτες τις οποίες παρουσιάσαμε. Στο υπόλοιπο του παρόντος κεφαλαίου θα αναφερθούμε στους περιορισμούς αυτούς, εστιάζοντας στα MOSFETs<sup>6</sup> (metal-oxide-semiconductor field-effect transistors) των οποίων η χρήση στην κατασκευή ολοκληρωμένων ψηφιακών κυκλωμάτων είναι σήμερα η πλέον διαδεδομένη.

#### 3.3.1 Τα τρανζίστορ MOS ως ηλεκτρονικά ελεγχόμενοι διακόπτες

Τα τρανζίστορ MOS είναι ηλεκτρονικές διατάξεις τριών ακροδεκτών, και συγκεκριμένα της πηγής (source – S) της εκροής (drain – D) και της πύλης (gate – G). Οι όροι πηγή και εκροή υποδηλώνουν τη φορά κίνησης των ηλεκτρικών φορέων πλειοψηφίας διαμέσου του MOSFET (από την πηγή προς

<sup>6</sup>Για τη συντομογραφία 'MOSFET' χρησιμοποιείται συχνά και η βραχύτερη μορφή 'MOS'.



Σχήμα 3.29 Σύμβολα των MOSFETs

την εκροή, μέσω του *καναλιού* το οποίο σχηματίζεται ανάμεσά τους). Τα MOSFETs είναι συμμετρικές διατάξεις και, επομένως, η φορά κίνησης των φορέων πλειοψηφίας καθορίζεται από την εξωτερικά εφαρμοζόμενη πόλωση. Αυτό σημαίνει πως και οι ακροδέκτες της πηγής και της εκροής μπορούν να εναλλάσσονται με την εναλλαγή της εξωτερικής πόλωσης. Ο τρίτος ακροδέκτης (της πύλης) επηρεάζει την αγωγιμότητα του καναλιού μεταξύ πηγής και εκροής, άλλοτε επιτρέποντας τη διέλευση του ρεύματος (με διαφορετικές τιμές αντίστασης, οι οποίες εξαρτώνται από τις τιμές του δυναμικού οι οποίες εφαρμόζονται στην πύλη) και, άλλοτε, αποκόπτοντάς το πλήρως. Ο ακροδέκτης της πύλης είναι ηλεκτρικά απομονωμένος από το κανάλι και, επομένως, δεν απορροφά ηλεκτρικό ρεύμα.

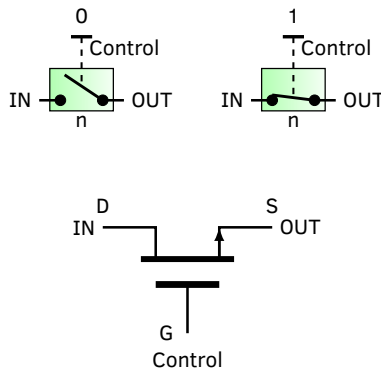
Στα MOSFETs, ανάλογα με την κατασκευή τους, οι φορείς πλειοψηφίας μπορεί να είναι είτε *ηλεκτρόνια* είτε *οπές*. Στην πρώτη περίπτωση αναφερόμαστε σε MOSFET *τύπου n* (ή nMOS), ενώ στη δεύτερη σε MOSFET *τύπου p* (ή pMOS). Τα nMOS μπορούν να λειτουργούν όπως οι ηλεκτρονικά ελεγχόμενοι διακόπτες τύπου n, ενώ τα pMOS ως ηλεκτρονικά ελεγχόμενοι διακόπτες τύπου p, με τους πρακτικούς περιορισμούς που θα εξηγήσουμε στις παραγράφους που ακολουθούν<sup>7</sup>.

Στο Σχήμα 3.29 παρουσιάζονται τα συνηθέστερα σύμβολα των MOSFETs τύπου n και p. Στα σχηματικά διαγράμματα λογικών κυκλωμάτων τα οποία υλοποιούνται με MOSFETs συναντάμε σπανιότερα τον συμβολισμό με το βέλος ( $\rightarrow$ ) και πιο συχνά τον συμβολισμό με τον κύκλο του συμπληρώματος ( $\circ$ ).

### 3.3.1.1 nMOS

Η λειτουργία ενός nMOS ως ηλεκτρονικά ελεγχόμενου διακόπτη τύπου n παρουσιάζεται στο Σχήμα 3.30. Πιο συγκεκριμένα, το τρανζίστορ nMOS αποκόπτεται όταν στην πύλη του (G) εφαρμόζεται το λογικό μηδέν (συνήθως 0V) και μπορεί να θεωρηθεί ως ανοικτός διακόπτης. Αντίθετα, όταν στην πύλη του εφαρμόζεται η λογική μονάδα, δηλαδή θετικό δυναμικό (μεγαλύτερο από μια τιμή κατωφλίου, όπως θα εξηγήσουμε στη συνέχεια) τότε αποκαθίσταται αγωγή μεταξύ πηγής και εκροής και το τρανζί-

<sup>7</sup> Για πληρέστερη περιγραφή και ανάλυση της λειτουργίας των MOSFETs ο αναγνώστης μπορεί να συμβουλευθεί τη σχετική βιβλιογραφία (π.χ. [2, 3, 31]).



Σχήμα 3.30 Αντιστοιχία τρανζίστορ nMOS και ηλεκτρονικά ελεγχόμενου διακόπτη τύπου n

στον μπορεί να θεωρηθεί ως κλειστός διακόπτης<sup>8</sup>.

### 3.3.1.2 pMOS

Η λειτουργία ενός pMOS ως ηλεκτρονικά ελεγχόμενου διακόπτη τύπου p παρουσιάζεται στο Σχήμα 3.31. Πιο συγκεκριμένα, το τρανζίστορ pMOS αποκόπτεται όταν στην πύλη του (G) εφαρμόζεται η λογική μονάδα (θετικό δυναμικό) και μπορεί να θεωρηθεί ως ανοικτός διακόπτης. Αντίθετα, όταν στην πύλη του εφαρμόζεται το λογικό μηδέν, δηλαδή μηδενικό δυναμικό, τότε αποκαθίσταται αγωγή μεταξύ πηγής και εκροής και το τρανζίστορ μπορεί να θεωρηθεί ως κλειστός διακόπτης<sup>9</sup>.

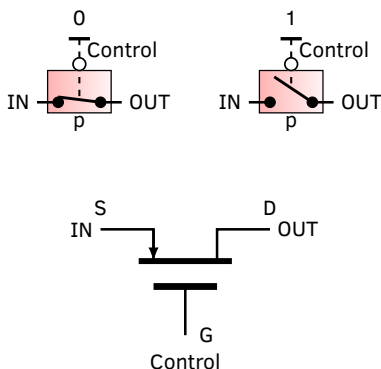
### 3.3.2 Μη ιδανικότητα των τρανζίστορ MOS ως διακοπών

Η λειτουργία των τρανζίστορ MOS ως διακοπών αποκλίνει από τη συμπεριφορά των ιδανικών διακοπών με τους οποίους ασχοληθήκαμε μέχρι στιγμής. Η απόκλιση αυτή οφείλεται κυρίως στους φυσικούς περιορισμούς οι οποίοι τίθενται εξαιτίας της κατασκευής των τρανζίστορ, σε συνδυασμό με την επίδραση των υπόλοιπων στοιχείων τα οποία συμπεριλαμβάνονται σε ένα πραγματικό λογικό κύκλωμα.

Η πρώτη παρατήρηση που μπορούμε να κάνουμε ως προς τη μη ιδανικότητα ενός MOSFET είναι πως η αντίστασή του στην κατάσταση αγωγής (on) δεν μπορεί, προφανώς, να είναι μηδενική. Επιπλέον, κάθε τύπος MOSFET (n ή p) εμφανίζει αδυναμία πλήρους μεταβίβασης μιας από τις δύο λογικές στάθμες, όπως θα εξηγήσουμε αναλυτικά στη συνέχεια.

<sup>8</sup>Για να είμαστε ακριβέστεροι, ένα nMOS άγει όταν η διαφορά δυναμικού  $V_{GS}$  μεταξύ πύλης και πηγής είναι μεγαλύτερη της τάσης κατωφλίου  $V_T$ .

<sup>9</sup>Για να είμαστε ακριβέστεροι, ένα pMOS άγει όταν η διαφορά δυναμικού  $V_{GS}$  μεταξύ πύλης και πηγής είναι αρνητικότερη της τάσης κατωφλίου  $V_T$ , συνθήκη η οποία εξασφαλίζεται στις περιπτώσεις που εξετάζουμε στο βιβλίο αυτό όταν το δυναμικό  $V_G$  της πύλης τίθεται μηδενικό.



Σχήμα 3.31 Αντιστοιχία τρανζίστορ pMOS και ηλεκτρονικά ελεγχόμενου διακόπτη τύπου p

### 3.3.2.1 nMOS

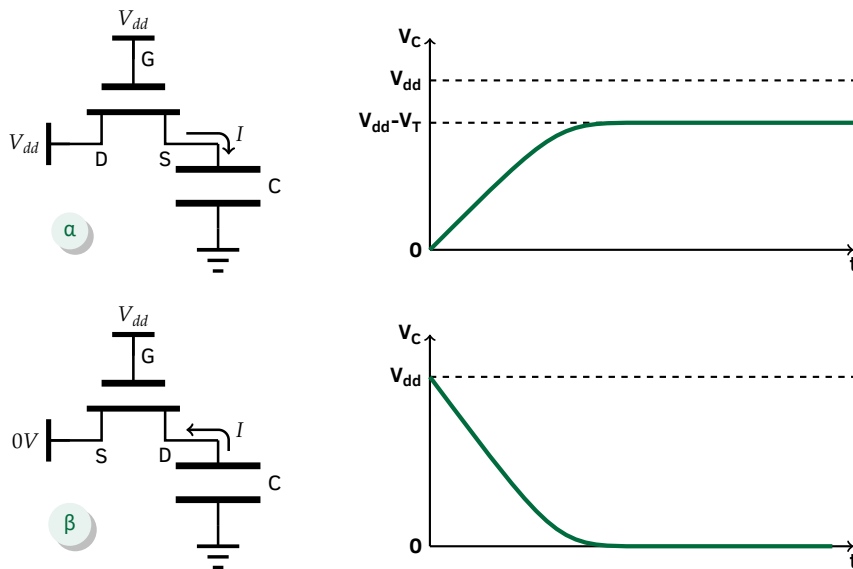
Ας θεωρήσουμε το κύκλωμα του Σχήματος 3.32(α). Σκοπός μας είναι να φορτίσουμε μια χωρητικότητα<sup>10</sup>  $C$  μέσω ενός nMOS το οποίο εξασφαλίζει την αγωγή διαδρομή για τη σύνδεση της χωρητικότητας αυτής σε μια θετική πηγή τροφοδοσίας  $V_{dd}$ <sup>11</sup>. Προκειμένου να είναι αγωγίμο το τρανζίστορ, η πύλη του τίθεται στη μέγιστη διαθέσιμη τιμή δυναμικού, δηλαδή στο δυναμικό  $V_{dd}$  της τροφοδοσίας. Θα πρέπει να σημειωθεί πως οι φορείς πλειοψηφίας σε ένα nMOS είναι τα ηλεκτρόνια, η φορά κίνησης των οποίων είναι αντίθετη της συμβατικής φοράς του ηλεκτρικού ρεύματος η οποία σημειώνεται στο Σχήμα 3.32(α). Για τον λόγο αυτό, τα ηλεκτρόνια θα κινούνται προς τη θετική τάση τροφοδοσίας  $V_{dd}$  η οποία θα αντιστοιχεί στην εκροή (D) του τρανζίστορ.

Είναι γνωστό [2, 3, 31] πως ένα nMOS άγει όταν ισχύει η συνθήκη  $V_{GS} > V_T$ , όπου  $V_{GS} = V_G - V_S$  η διαφορά δυναμικού μεταξύ πύλης και πηγής, και  $V_T$  η (θετική) τάση κατωφλίου του nMOS. Δεδομένου πως η τάση  $V_C$  στα άκρα της χωρητικότητας  $C$  ταυτίζεται με το δυναμικό  $V_S$  της πηγής, η προηγούμενη συνθήκη μπορεί να γραφεί στην ισοδύναμη μορφή  $V_G - V_C > V_T$ . Αν λάβουμε υπόψη μας πως  $V_G = V_{dd}$ , καταλήγουμε στη συνθήκη  $V_{dd} - V_C > V_T$  η οποία συνεπάγεται πως  $V_C < V_{dd} - V_T$ .

Η τελευταία ανισότητα υποδεικνύει πως η χωρητικότητα  $C$  μπορεί να φορτιστεί μέχρι την τιμή  $V_{dd} - V_T$ , όπως φαίνεται και στη γραφική παράσταση του Σχήματος 3.32(α). Με άλλα λόγια, η μέγιστη δυνατή τιμή τάσης στα άκρα της χωρητικότητας υπολείπεται της τάσης τροφοδοσίας κατά ποσότητα ίση με την τάση κατωφλίου του τρανζίστορ. Το φαινόμενο αυτό αντι-

<sup>10</sup>Στην πράξη, η έξοδος ενός λογικού κυκλώματος συνδέεται συνήθως στην είσοδο ενός άλλου λογικού κυκλώματος. Η είσοδος του δεύτερου κυκλώματος εμφανίζει *παρασιτική* χωρητικότητα στην οποία αντιστοιχεί η χωρητικότητα  $C$  του συγκεκριμένου παραδείγματος.

<sup>11</sup>Η τιμή της τάσης τροφοδοσίας επιλέγεται αρκετά μεγαλύτερη από την τάση κατωφλίου  $V_T$  του MOSFET.



Σχήμα 3.32 Το τρανζίστορ nMOS ως διακόπτης

στοιχεί σε υποβιβασμό της στάθμης της λογικής μονάδας ( $V_{dd}$ ), και είναι ανεπιθύμητο, ιδιαίτερα στην περίπτωση κατά την οποία η συγκεκριμένη στάθμη πρόκειται να οδηγηθεί στην είσοδο μιας επόμενης βαθμίδας (π.χ. μιας λογικής πύλης).

Ας εξετάσουμε, τώρα, την αντίστροφη περίπτωση του Σχήματος 3.32(β). Η χωρητικότητα  $C$  θα θεωρηθεί, αυτή τη φορά, αρχικά φορτισμένη σε τάση ίση με τη θετική τάση τροφοδοσίας ( $V_{dd}$ ) και θα επιχειρήσουμε την εκφόρτισή της προς τη γη (0V) μέσω του nMOS. Με άλλα λόγια, θα προσπαθήσουμε να μεταβιβάσουμε το λογικό μηδέν (0V) στην έξοδο του κυκλώματος. Το δυναμικό  $V_G$  της πύλης του τρανζίστορ τίθεται ίσο με τη μέγιστη διαθέσιμη θετική τάση ( $V_{dd}$ ) ώστε να εξασφαλίζεται η μέγιστη δυνατή αγωγιμότητα. Θα πρέπει να προσέξουμε πως η φορά του ρεύματος εκφόρτισης είναι αντίθετη σε σχέση με το ρεύμα φόρτισης της προηγούμενης περίπτωσης και, επομένως, οι ακροδέκτες πηγής (S) και εκροής (D) έχουν αναστραφεί.

Στην περίπτωση που εξετάζουμε ισχύουν:  $V_S = 0$  και  $V_G = V_{dd}$ . Αντικαθιστώντας στη συνθήκη αγωγής του nMOS  $V_G - V_S > V_T$  προκύπτει η εξής ανισότητα:  $V_{dd} - 0 > V_T$  ή  $V_{dd} > V_T$  η καθολική ισχύς της οποίας μπορεί να εξασφαλισθεί με την επιλογή κατάλληλης τιμής για την τάση  $V_{dd}$ <sup>12</sup>. Μπορούμε συνεπώς να συμπεράνουμε πως η διαβίβαση του λογικού μηδενός μέσω ενός τρανζίστορ nMOS είναι πλήρης, χωρίς αλλοίωση της αντίστοιχης στάθμης τάσης.

<sup>12</sup>Η τάση κατωφλίου ενός MOSFET είναι παράμετρος της οποίας η τιμή καθορίζεται από την κατασκευή του τρανζίστορ.

Συνοψίζοντας τα αποτελέσματα της μελέτης των δύο προηγούμενων περιπτώσεων, μπορούμε να καταλήξουμε στο ακόλουθο σημαντικό συμπέρασμα.

### ■ Συμπέρασμα

Ένα τρανζίστορ nMOS μπορεί να οδηγήσει την έξοδο ενός λογικού κυκλώματος στο λογικό μηδέν, χωρίς αλλοίωση της αντίστοιχης λογικής στάθμης. Αντίθετα, κατά την οδήγηση της εξόδου στη λογική μονάδα υποβιβάζει την αντίστοιχη λογική στάθμη κατά ποσότητα ίση με την τάση κατωφλίου του.

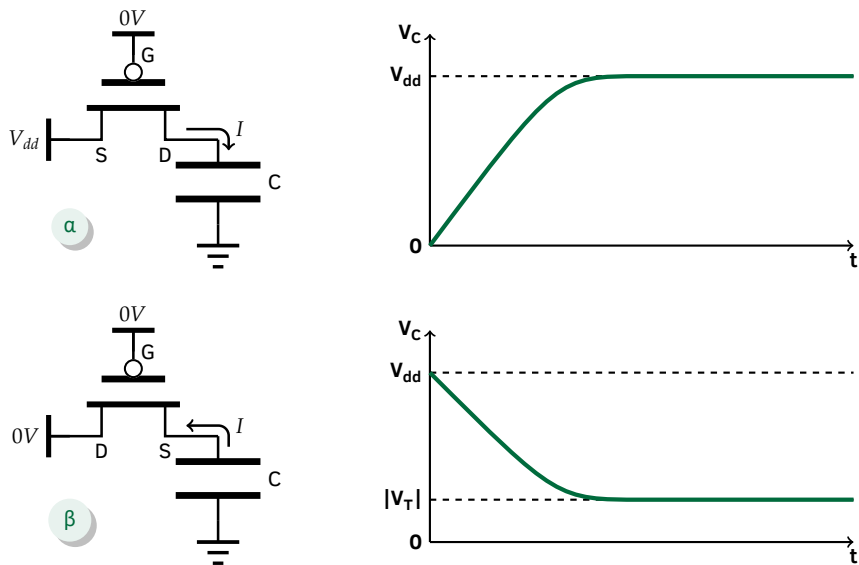
Ως συνέπεια του προηγούμενου συμπεράσματος, μια σχεδιαστική αρχή η οποία τηρείται στις πρακτικές εφαρμογές υπαγορεύει την αποφυγή της σύνδεσης τρανζίστορ nMOS στην πλευρά της θετικής τάσης τροφοδοσίας, όπως θα δούμε αναλυτικότερα σε επόμενη παράγραφο.

#### 3.3.2.2 pMOS

Ας θεωρήσουμε το κύκλωμα του Σχήματος 3.33(α). Σκοπός μας είναι να φορτίσουμε μια χωρητικότητα  $C$  μέσω ενός pMOS το οποίο εξασφαλίζει την αγωγή διαδρομή για τη σύνδεση της χωρητικότητας αυτής σε μια θετική πηγή τροφοδοσίας  $V_{dd}$ . Προκειμένου να είναι αγωγίμο το τρανζίστορ, η πύλη του τίθεται στην ελάχιστη διαθέσιμη τιμή δυναμικού, δηλαδή στο μηδενικό δυναμικό (0V). Θα πρέπει να σημειωθεί πως οι φορείς πλειοψηφίας σε ένα pMOS είναι οι οπές, η φορά κίνησης των οποίων ταυτίζεται με τη συμβατική φορά του ηλεκτρικού ρεύματος η οποία σημειώνεται στο Σχήμα 3.33(α). Για τον λόγο αυτό, οι οπές θα κινούνται από τη θετική τάση τροφοδοσίας  $V_{dd}$  προς τη γη και, επομένως, η θετική τάση τροφοδοσίας θα αντιστοιχεί στην πηγή (S) του τρανζίστορ.

Είναι γνωστό [2, 3, 31] πως ένα pMOS άγει όταν ισχύει η συνθήκη  $V_{GS} < V_T$ , όπου  $V_{GS} = V_G - V_S$  η διαφορά δυναμικού μεταξύ πύλης και πηγής, και  $V_T$  η (αρνητική) τάση κατωφλίου του pMOS. Αν λάβουμε υπόψη μας την απόλυτη τιμή  $|V_T|$  της τάσης κατωφλίου, η συνθήκη αγωγής μπορεί να πάρει την ισοδύναμη μορφή  $V_{GS} < -|V_T|$  ή  $V_G - V_S < -|V_T|$ . Δεδομένου ότι ισχύει  $V_G = 0$  και  $V_S = V_{dd}$ , η τελευταία συνθήκη δίνει  $-V_{dd} < -|V_T|$  ή  $V_{dd} > |V_T|$ , η καθολική ισχύς της οποίας μπορεί να εξασφαλισθεί με την επιλογή κατάλληλης τιμής για την τάση  $V_{dd}$ . Μπορούμε συνεπώς να συμπεράνουμε πως η διαβίβαση της λογικής μονάδας μέσω ενός τρανζίστορ pMOS είναι πλήρης, χωρίς αλλοίωση της αντίστοιχης στάθμης τάσης.

Ας εξετάσουμε, τώρα, την αντίστροφη περίπτωση του Σχήματος 3.33(β). Η χωρητικότητα  $C$  θα θεωρηθεί, αυτή τη φορά, αρχικά φορτισμένη σε τάση ίση με τη θετική τάση τροφοδοσίας ( $V_{dd}$ ) και θα επιχειρήσουμε την εκφόρτισή της προς τη γη (0V) μέσω του pMOS. Με άλλα λόγια, θα προσπαθήσουμε να μεταβιβάσουμε το λογικό μηδέν (0V) στην έξοδο του κυκλώματος. Το δυναμικό  $V_G$  της πύλης του τρανζίστορ τίθεται ίσο με την ελάχιστη



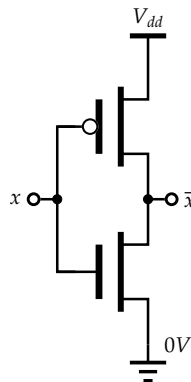
Σχήμα 3.33 Το τρανζίστορ pMOS ως διακόπτης

διαθέσιμη τάση (0V) ώστε να εξασφαλίζεται η μέγιστη δυνατή αγωγιμότητά του. Θα πρέπει να προσέξουμε πως η φορά του ρεύματος εκφόρτισης είναι αντίθετη σε σχέση με το ρεύμα φόρτισης της προηγούμενης περίπτωσης και, επομένως, οι ακροδέκτες πηγής (S) και εκροής (D) έχουν αναστραφεί.

Δεδομένου πως η τάση  $V_C$  στα άκρα της χωρητικότητας  $C$  ταυτίζεται με το δυναμικό  $V_S$  της πηγής, η προηγούμενη συνθήκη αγωγής του τρανζίστορ pMOS μπορεί να γραφεί στην ισοδύναμη μορφή  $V_G - V_C < -|V_T|$ . Αν λάβουμε ακόμα υπόψη μας πως  $V_G = 0$ , καταλήγουμε στη συνθήκη  $-V_C < -|V_T|$  ή  $V_C > |V_T|$ .

Η τελευταία ανισότητα υποδεικνύει πως η χωρητικότητα  $C$  μπορεί να εκφορτιστεί μέχρι την τιμή  $|V_T|$ , όπως φαίνεται και στη γραφική παράσταση του Σχήματος 3.33(β). Με άλλα λόγια, η ελάχιστη δυνατή τιμή τάσης στα άκρα της χωρητικότητας υπερβαίνει τη στάθμη μηδενικού δυναμικού κατά ποσότητα ίση με την απόλυτη τιμή της τάσης κατωφλίου του τρανζίστορ. Το φαινόμενο αυτό αντιστοιχεί σε *αναβιβασμό* της στάθμης του λογικού μηδενός (0V), και είναι ανεπιθύμητο, ιδιαίτερα στην περίπτωση κατά την οποία η συγκεκριμένη στάθμη πρόκειται να οδηγηθεί στην είσοδο μιας επόμενης βαθμίδας (π.χ. μιας λογικής πύλης).

Συνοψίζοντας τα αποτελέσματα της μελέτης των δύο προηγούμενων περιπτώσεων, μπορούμε να καταλήξουμε στο ακόλουθο σημαντικό συμπέρασμα.



Σχήμα 3.34 Αναστροφέας CMOS

### ■ Συμπέρασμα

Ένα τρανζίστορ pMOS μπορεί να οδηγήσει την έξοδο ενός λογικού κυκλώματος στη λογική μονάδα, χωρίς αλλοίωση της αντίστοιχης λογικής στάθμης. Αντίθετα, κατά την οδήγηση της εξόδου στο λογικό μηδέν αναβιβάζει την αντίστοιχη λογική στάθμη κατά ποσότητα ίση με την απόλυτη τιμή της τάσης κατωφλίου του.

Ως συνέπεια του προηγούμενου συμπεράσματος, μια σχεδιαστική αρχή η οποία τηρείται στις πρακτικές εφαρμογές υπαγορεύει την αποφυγή της σύνδεσης τρανζίστορ pMOS στην πλευρά της γης (ή της αρνητικής τάσης τροφοδοσίας), όπως θα δούμε αναλυτικότερα σε επόμενη παράγραφο.

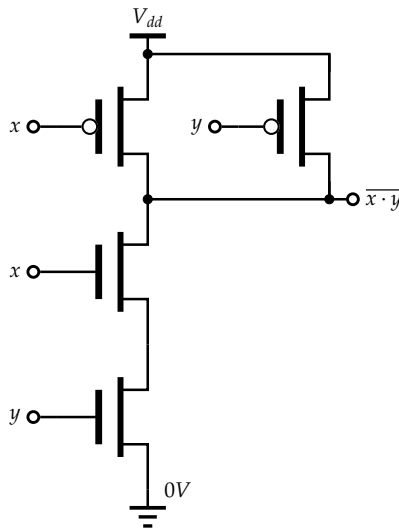
### 3.3.3 Η λογική οικογένεια CMOS

Ολοκληρώνοντας την παρουσίαση των γενικών αρχών υλοποίησης λογικών κυκλωμάτων με MOSFETs, θα αναφερθούμε στη *λογική οικογένεια CMOS* (complementary MOS). Με τον όρο ‘λογική οικογένεια’ εννοούμε τη συγκεκριμένη *τεχνολογία* υλοποίησης των αντίστοιχων λογικών κυκλωμάτων (π.χ. με διόδους, με διπολικά τρανζίστορ, με nMOS, κ.λπ.). Για εκτενέστερη παρουσίαση άλλων λογικών οικογενειών ο αναγνώστης παραπέμπεται στη σχετική βιβλιογραφία ([2, 3, 28]), ενώ για περισσότερη εμβάθυνση στην τεχνολογία CMOS προτείνεται το [33].

#### 3.3.3.1 Υλοποίηση βασικών λογικών πυλών

- **NOT (Αναστροφέας)**

Έστω το κύκλωμα του Σχήματος 3.34. Το κύκλωμα αποτελεί ‘ρεαλιστική’ εκδοχή εκείνου του Σχήματος 3.24(β), όπου οι ιδανικοί ηλεκτρονικά ελεγχόμενοι διακόπτες έχουν αντικατασταθεί από MOSFETs, και υλοποιεί την πράξη



Σχήμα 3.35 Πύλη NAND CMOS

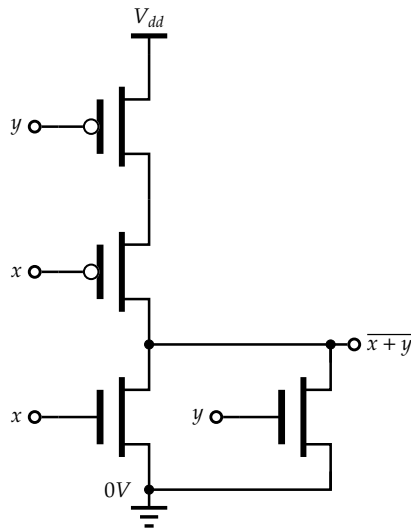
του συμπληρώματος, όπως και το αντίστοιχό του με ιδανικούς διακόπτες. Αξίζει να παρατηρήσουμε πως το MOSFET τύπου p συνδέεται στη θετική τάση τροφοδοσίας ( $V_{dd}$ ), ενώ το τρανζίστορ τύπου n συνδέεται στη γη ( $0V$ ), προκειμένου να αποφεύγεται ο υποβιβασμός ή ο αναβιβασμός, αντίστοιχα, των λογικών σταθμών ο οποίος συζητήθηκε στην προηγούμενη ενότητα.

- **NAND**

Έστω το κύκλωμα του Σχήματος 3.35. Το κύκλωμα αποτελεί ‘ρεαλιστική’ εκδοχή εκείνου του Σχήματος 3.25(β), όπου οι ιδανικοί ηλεκτρονικά ελεγχόμενοι διακόπτες έχουν αντικατασταθεί από MOSFETs, και υλοποιεί τη λογική πράξη NAND, όπως και το αντίστοιχό του με ιδανικούς διακόπτες. Αξίζει να παρατηρήσουμε πως το δικτύωμα των MOSFET τύπου p συνδέεται στη θετική τάση τροφοδοσίας ( $V_{dd}$ ), ενώ το δικτύωμα των τρανζίστορ τύπου n συνδέεται στη γη ( $0V$ ), προκειμένου να αποφεύγεται ο υποβιβασμός ή ο αναβιβασμός, αντίστοιχα, των λογικών σταθμών.

- **NOR**

Έστω το κύκλωμα του Σχήματος 3.36. Το κύκλωμα είναι αντίστοιχο εκείνου του Σχήματος 3.26(β), όπου οι ιδανικοί ηλεκτρονικά ελεγχόμενοι διακόπτες έχουν αντικατασταθεί από MOSFETs, και υλοποιεί τη λογική πράξη NOR. Και εδώ το δικτύωμα των MOSFET τύπου p συνδέεται στη θετική τάση τροφοδοσίας ( $V_{dd}$ ), ενώ το δικτύωμα των τρανζίστορ τύπου n συνδέεται στη γη



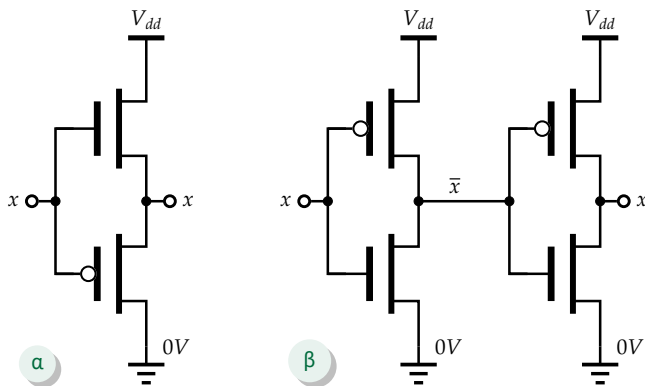
Σχήμα 3.36 Πύλη NOR CMOS

(0V), προκειμένου να αποφεύγεται ο υποβιβασμός ή ο αναβιβασμός, αντίστοιχα, των λογικών σταθμών.

Οι λογικές πύλες CMOS τις οποίες παρουσιάσαμε μέχρι στιγμής αφορούν τα συμπληρώματα των στοιχειωδών πράξεων της άλγεβρας Boole. Η υλοποίηση των μη συμπληρωμένων πράξεων σε τεχνολογία CMOS παρουσιάζει την ιδιαιτερότητα την οποία θα εξηγήσουμε στη συνέχεια.

- **Απομονωτής (ταυτοτική πύλη)**

Μια πιθανή υλοποίηση απομονωτή (ταυτοτικής πύλης) θα μπορούσε να προκύψει από το κύκλωμα του Σχήματος 3.24(α) με την αντικατάσταση των ιδανικών ηλεκτρονικά ελεγχόμενων διακοπών από MOSFETs του αντίστοιχου τύπου, οδηγώντας στο κύκλωμα του Σχήματος 3.37(α). Παρόλα αυτά, μια τέτοια υλοποίηση δεν είναι ενδεδειγμένη, καθώς παραβιάζει τους κανόνες αποφυγής της αλλοίωσης των λογικών σταθμών. Πράγματι, στο συγκεκριμένο κύκλωμα το τρανζίστορ pMOS συνδέεται στη γη και είναι, επομένως, υπεύθυνο για τη μεταβίβαση στην έξοδο του λογικού μηδενός. Όπως έχουμε, όμως, ήδη εξηγήσει το τρανζίστορ pMOS αποτελεί ‘κακό’ διακόπτη για τη μεταβίβαση του λογικού μηδενός, καθώς αναβιβάζει την αντίστοιχη στάθμη στην έξοδο κατά την απόλυτη τιμή της τάσης κατωφλίου του. Παρόμοια, το τρανζίστορ nMOS συνδέεται στη θετική τάση τροφοδοσίας και είναι υπεύθυνο για την οδήγηση της εξόδου στη λογική μονάδα. Η συγκεκριμένη επιλογή δεν ενδείκνυται καθώς, όπως γνωρίζουμε, το τρανζίστορ nMOS αποτελεί ‘κακό’ διακόπτη για τη μεταβίβαση της λογικής μονάδας, κα-



Σχήμα 3.37 Απομονωτής CMOS – (α) μη ενδεδειγμένη υλοποίηση, (β) ενδεδειγμένη υλοποίηση

θώς υποβιβάζει την αντίστοιχη στάθμη στην έξοδο κατά την τιμή της τάσης κατωφλίου του.

Μια υλοποίηση με τον οποία μπορούμε να ξεπεράσουμε τα προβλήματα τα οποία εκθέσαμε φαίνεται στο Σχήμα 3.37(β), όπου η λειτουργία της ταυτοτικής πύλης εξασφαλίζεται με τη σύνδεση σε σειρά δύο αναστροφέων (NOT). Παρόλο που ο αριθμός των τρανζίστορ της υλοποίησης του Σχήματος 3.37(β) είναι διπλάσιος σε σχέση με την υλοποίηση του Σχήματος 3.37(α), εξασφαλίζει το αναλλοίωτο των λογικών σταθμών και, για τον λόγο αυτό, υπερτερεί της δεύτερης.

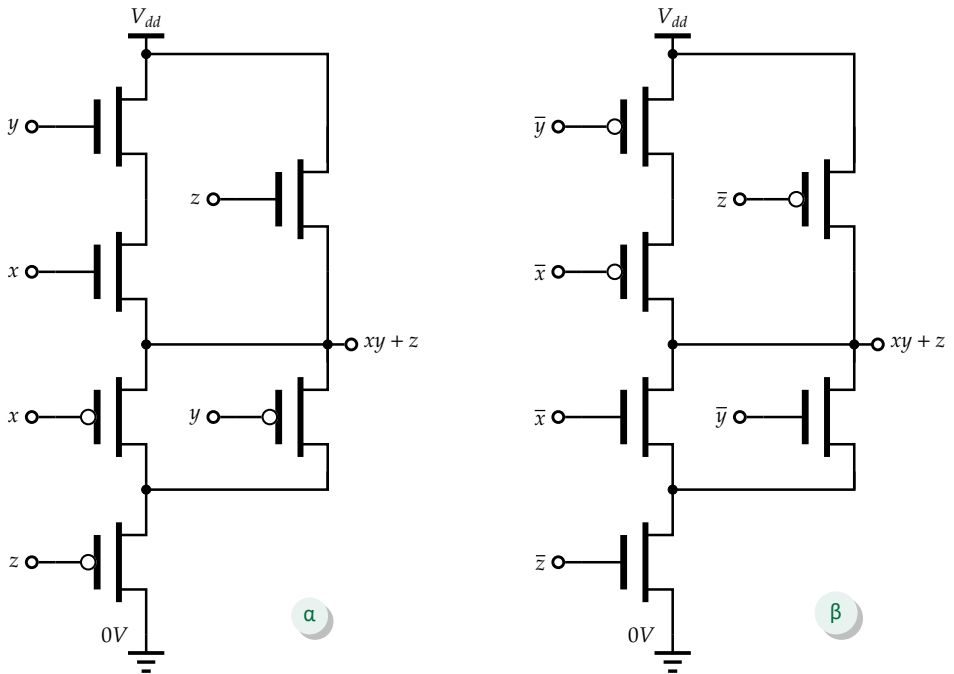
• **Λοιπές μη συμπληρωμένες πύλες**

Αντικαθιστώντας τους ιδανικούς διακόπτες των Σχημάτων 3.37(α) και 3.36(α) με MOSFETs του ίδιου τύπου θα μπορούμε να καταλήξουμε σε μη ενδεδειγμένες CMOS υλοποιήσεις για τις λογικές πύλες AND και OR, αντίστοιχα. Στην πράξη, οι υλοποιήσεις αυτές δεν χρησιμοποιούνται. Αντ’ αυτών, οι πύλες AND και OR υλοποιούνται με τη σύνδεση αναστροφέων στις εξόδους πυλών NAND και NOR, αντίστοιχα.

**3.3.3.2 Υλοποίηση λογικών συναρτήσεων**

Η υλοποίηση σύνθετων λογικών συναρτήσεων με τη βοήθεια κυκλωμάτων CMOS ακολουθεί τις ίδιες αρχές με βάση τις οποίες υλοποιούνται, στην ίδια τεχνολογία, οι στοιχειώδεις λογικές πράξεις.

Ας θεωρήσουμε τη λογική συνάρτηση  $f(x, y, z) = x \cdot y + z$ . Σκοπός μας είναι να υλοποιήσουμε τη συνάρτηση σε τεχνολογία CMOS. Για τη συγκεκριμένη συνάρτηση έχουμε ήδη προσδιορίσει την αντίστοιχη υλοποίηση με ιδανικούς ηλεκτρονικά ελεγχόμενους διακόπτες [βλπ Σχήμα 3.28(α)]. Με την αντικατάσταση των ιδανικών διακοπών με τρανζίστορ MOS του ίδιου τύπου μπορούμε να πάρουμε το κύκλωμα του Σχήματος 3.38(α). Παρόλα αυτά,



Σχήμα 3.38 Μη ενδεδειγμένη (α), και ενδεδειγμένη (β) υλοποίηση της λογικής συνάρτησης  $xy + z$  σε τεχνολογία CMOS

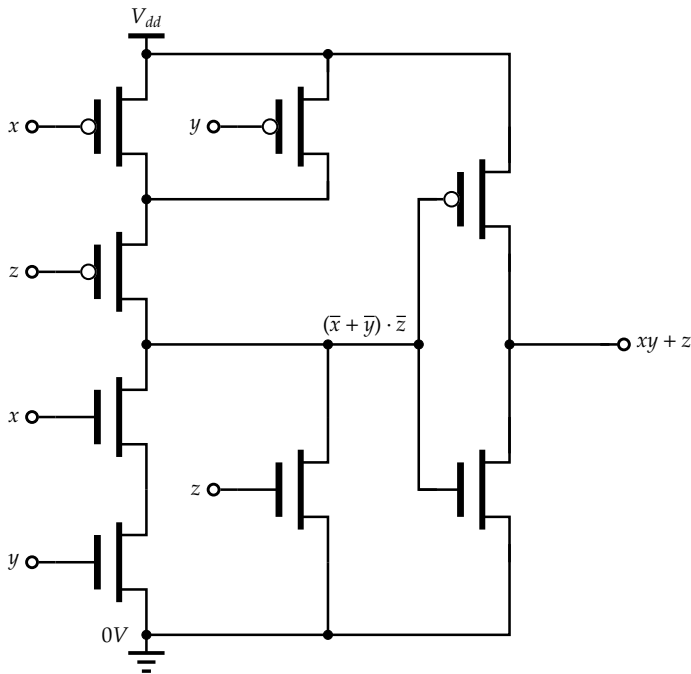
το κύκλωμα αυτό πάσχει από τα προβλήματα της αλλοίωσης των λογικών σταθμών στα οποία έχουμε ήδη αναφερθεί εκτεταμένα.

Αν θυμηθούμε την ισοδυναμία των ηλεκτρονικά ελεγχόμενων διακοπών τύπου  $n$  και  $p$ <sup>13</sup> (βλπ Σχήμα 3.14) μπορούμε να καταλήξουμε στην ισοδύναμη υλοποίηση του Σχήματος 3.38(β). Πρόκειται για μια αποδεκτή υλοποίηση, καθώς το δικτύωμα των pMOS γειτνιάζει προς τη θετική τάση τροφοδοσίας ενώ το δικτύωμα των nMOS συνδέεται στη γη και, επομένως, δεν εμφανίζει πρόβλημα αλλοίωσης των λογικών σταθμών. Μειονέκτημά της αποτελεί η προϋπόθεση των συμπληρωμάτων των ορισμάτων της υλοποιούμενης συνάρτησης<sup>14</sup>. Στην περίπτωση κατά την οποία τα συμπληρώματα αυτά δεν είναι διαθέσιμα, θα μπορούσαν να προκύψουν με τη χρήση αναστροφέων – επίσης τεχνολογίας CMOS – με προφανή επιβάρυνση του κυκλώματος κατά δύο τρανζίστορ ανά μεταβλητή εισόδου.

Μια εναλλακτική υλοποίηση θα μπορούσε να βασιστεί στην υλοποίηση της συμπληρωματικής συνάρτησης  $\bar{x} \cdot \bar{y} + \bar{z}$  και στη συμπλήρωση του απο-

<sup>13</sup>Η οποία ισχύει, προφανώς, και για τους 'διακόπτες' nMOS και pMOS.

<sup>14</sup>Συχνά, τα συμπληρώματα ορισμένων ψηφιακών σημάτων είναι διαθέσιμα, ιδιαίτερα αν τα σήματα αυτά προέρχονται από ακολουθιακά κυκλώματα, όπως είναι τα flip-flops τα οποία θα μελετήσουμε σε επόμενο κεφάλαιο.



Σχήμα 3.39 Ισοδύναμη υλοποίηση της λογικής συνάρτησης  $xy + z$  σε τεχνολογία CMOS

τελέσματός της με τη βοήθεια κυκλώματος αναστροφέα. Πιο συγκεκριμένα, η υλοποίηση της συμπληρωματικής συνάρτησης μπορεί να προκύψει από το κύκλωμα του Σχήματος 3.28(β) με την αντικατάσταση των ιδανικών διακοπών με MOSFETs του ίδιου τύπου. Στην περίπτωση αυτή μπορούμε να καταλήξουμε στο κύκλωμα του Σχήματος 3.39, όπου περιλαμβάνεται και η βαθμίδα του αναστροφέα η οποία παρέχει την τελική τιμή εξόδου της υπό εξέταση συνάρτησης. Από τη μελέτη της τοπολογίας του συγκεκριμένου κυκλώματος γίνεται φανερό πως το κύκλωμα δεν δημιουργεί προβλήματα αλλοίωσης των λογικών σταθμών, καθώς τα δικτυώματα των pMOS και των nMOS συνδέονται στη θετική τάση τροφοδοσίας και στη γη, αντίστοιχα.

● **Άσκηση 3.11.**

Να υλοποιηθεί κύκλωμα πύλης AND δύο εισόδων σε τεχνολογία CMOS, αν είναι διαθέσιμα τα συμπληρώματα των μεταβλητών εισόδου.

● **Άσκηση 3.12.**

Να υλοποιηθεί κύκλωμα πύλης OR δύο εισόδων σε τεχνολογία CMOS, αν είναι διαθέσιμα τα συμπληρώματα των μεταβλητών εισόδου.

**● Άσκηση 3.13.**

Δίνεται η λογική συνάρτηση  $f(x, y, z, w) = (x + y)zw$ . Να σχεδιάσετε κύκλωμα CMOS το οποίο να την υλοποιεί.

**● Άσκηση 3.14.**

Δίνεται η λογική συνάρτηση  $f(x, y, z, w) = (x + \bar{y})z\bar{w}$ . Να σχεδιάσετε κύκλωμα CMOS το οποίο να την υλοποιεί.

**● Άσκηση 3.15.**

Να βρεθεί ο ελάχιστος αριθμός MOSFETs με τα οποία μπορεί να υλοποιηθεί σε τεχνολογία CMOS μια λογική συνάρτηση  $N$  ανεξάρτητων μεταβλητών, ο τύπος της οποίας δεν περιέχει την πράξη του συμπληρώματος. *(Αναφερόμαστε σε κυκλώματα τα οποία δεν εμφανίζουν πρόβλημα αλλοίωσης των λογικών σταθμών).*



## ΑΝΑΛΥΣΗ ΚΑΙ ΣΥΝΘΕΣΗ ΣΥΝΔΥΑΣΤΙΚΩΝ ΚΥΚΛΩΜΑΤΩΝ

**Τ**α ψηφιακά κυκλώματα διακρίνονται σε δύο μεγάλες κατηγορίες: τα *συνδυαστικά* και τα *ακολουθιακά*. Τα συνδυαστικά κυκλώματα μπορούν να εκτελούν απλές αλλά και πιο σύνθετες λογικές πράξεις, αλλά και τις αριθμητικές πράξεις της στοιχειώδους άλγεβρας (πρόσθεση, αφαίρεση, κ.λπ.). Το χαρακτηριστικό των λειτουργιών που εκτελεί ένα συνδυαστικό κύκλωμα είναι πως για την εξαγωγή των αποτελεσμάτων τους αρκεί να είναι γνωστές οι τιμές των ορισμάτων τους. Επομένως, ένα συνδυαστικό κύκλωμα μπορεί να μας δώσει το αποτέλεσμα της πράξης ή της λειτουργίας την οποία επιτελεί, αμέσως<sup>1</sup> μόλις είναι διαθέσιμες σε αυτό οι τιμές των αντίστοιχων ορισμάτων (οι *είσοδοι* του κυκλώματος).

Από την άλλη πλευρά, τα ακολουθιακά κυκλώματα εκτελούν λειτουργίες οι οποίες ενέχουν τον χαρακτήρα της *αναδρομής*. Πιο συγκεκριμένα, οι τιμές εξόδου ενός ακολουθιακού κυκλώματος δεν καθορίζονται μόνο από τις τρέχουσες τιμές των εισόδων τους, αλλά και από τιμές των εισόδων τους σε προηγούμενες χρονικές στιγμές ή, ισοδύναμα, από προηγούμενες τιμές των εξόδων τους. Κάποια, μάλιστα, ακολουθιακά κυκλώματα δεν διαθέτουν καν εισόδους, όπως είναι τα κυκλώματα των απαριθμητών τα οποία θα μελετήσουμε εκτενώς σε επόμενο μάθημα.

Τόσο τα συνδυαστικά όσο και τα ακολουθιακά κυκλώματα έχουν εξαιρετική σπουδαιότητα στην κατασκευή των ψηφιακών κυκλωμάτων των σύγχρονων ηλεκτρονικών υπολογιστών, όπως θα εξηγήσουμε μέσω ενός χαρακτηριστικού παραδείγματος. Ας υποθέσουμε πως σκοπός μας είναι να εκτελέσουμε ένα απλό πρόγραμμα το οποίο υπολογίζει το άθροισμα όλων

<sup>1</sup> Στην πράξη, κάθε συνδυαστικό κύκλωμα εισάγει μια χρονική καθυστέρηση η οποία μεσολαβεί μεταξύ της εφαρμογής των τιμών εισόδου του και της εμφάνισης έγκυρων τιμών αποτελεσμάτων στην έξοδο ή τις εξόδους του. Η καθυστέρηση αυτή οφείλεται στους φυσικούς κατασκευαστικούς περιορισμούς και εξαρτάται από την τεχνολογία που χρησιμοποιείται για την υλοποίηση του κυκλώματος.

**Αλγόριθμος 4.1** Απλός αλγόριθμος για την επίδειξη του ρόλου των συνδυαστικών και των ακολουθιακών κυκλωμάτων

```

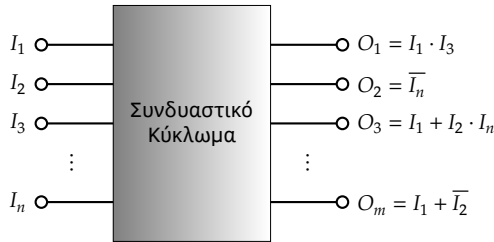
Είσοδος:  $N$  (το άνω όριο του αθροίσματος)
Έξοδος:  $S$  (το άθροισμα των άρτιων αριθμών μεταξύ 1 και  $N$ )
  Θέσε  $S = 0$ 
  for  $i=1$  to  $N$  do
    if  $i\%2==0$  then
       $S = S + i$ 
    end if
  end for
    
```

των άρτιων αριθμών μεταξύ του 1 και του  $N$ . Για να πάρουμε το ζητούμενο αποτέλεσμα μπορούμε να χρησιμοποιήσουμε τον Αλγόριθμο 4.1, όπου ‘ $x\%y$ ’ συμβολίζει το υπόλοιπο της διαίρεσης του αριθμού  $x$  με τον αριθμό  $y$ . Ο αλγόριθμος εκτελεί έναν βρόχο επανάληψης (for) όπου σαρώνονται ακολουθιακά όλοι οι φυσικοί αριθμοί μεταξύ του 1 και του  $N$ . Για καθέναν από αυτούς εκτελεί έναν έλεγχο (if) προκειμένου να προσδιορίσει αν ο τρέχων αριθμός ( $i$ ) είναι άρτιος (πράγμα που θα ισχύει αν το υπόλοιπο της διαίρεσής του με τον αριθμό 2 είναι μηδενικό). Αν το αποτέλεσμα του ελέγχου είναι αληθές, τότε θα προσθέσει (αριθμητικά) τον τρέχοντα αριθμό ( $i$ ) στην προηγούμενη τιμή του ζητούμενου αθροίσματος ( $S$ ). Με την ολοκλήρωση του επαναληπτικού βρόχου η μεταβλητή  $S$  θα περιέχει την τιμή του ζητούμενου αθροίσματος.

Προκειμένου να εκτελεστεί ο πιο πάνω αλγόριθμος από το υλικό (hardware) ενός ηλεκτρονικού υπολογιστή θα χρησιμοποιηθεί ένας καταχωρητής, στον οποίο θα αποθηκεύονται οι προσωρινές τιμές της μεταβλητής  $S$ . Όπως θα δούμε σε επόμενο μάθημα, οι καταχωρητές είναι ακολουθιακά κυκλώματα. Θα χρησιμοποιηθεί, επίσης, ένας απεριθμητής (κι αυτός ακολουθιακό κύκλωμα) ο οποίος θα μετρά με αύξουσα σειρά τους φυσικούς αριθμούς. Για τον τερματισμό του βρόχου επανάληψης στον αριθμό  $N$  θα χρησιμοποιηθεί ένα συνδυαστικό κύκλωμα συγκριτή το οποίο θα συγκρίνει τους αριθμούς  $i$  και  $N$ , ενώ ένας ακόμη συγκριτής θα αναλάβει τον έλεγχο  $i\%2==0$ <sup>2</sup>. Τέλος, θα γίνει χρήση και του συνδυαστικού κυκλώματος ενός αθροιστή για την εκτέλεση της αριθμητικής πράξης  $S = S + i$ . Γίνεται, επομένως, φανερό πως η συμμετοχή των συνδυαστικών και των ακολουθιακών κυκλωμάτων στην εκτέλεση αλγορίθμων και προγραμμάτων είναι ισάξια.

Στο κεφάλαιο αυτό θα ασχοληθούμε με μεθόδους ανάλυσης και σύνθεσης συνδυαστικών κυκλωμάτων, οι οποίες και αποτελούν προαπαιτούμενα για την κατανόηση της λειτουργίας των ακολουθιακών κυκλωμάτων. Όπως άλλωστε θα δείξουμε στο σχετικό μάθημα, ένα ακολουθιακό κύκλωμα μπορεί να θεωρηθεί ως ένα συνδυαστικό κύκλωμα εφοδιασμένο με μνήμη.

<sup>2</sup>Όπως θα διαπιστώσατε απαντώντας στην Ερώτηση 1.4, οι άρτιοι αριθμοί διαθέτουν δυαδική αναπαράσταση με μηδενικό το λιγότερο σημαντικό ψηφίο.



Σχήμα 4.1 Γενική μορφή συνδυαστικού κυκλώματος (οι σχέσεις των εξόδων με τις εισόδους είναι ενδεικτικές)

## 4.1 Η έννοια του συνδυαστικού κυκλώματος

Ένα ψηφιακό κύκλωμα με  $n$  εισόδους ( $I_1, I_2, I_3, \dots, I_n$ <sup>3</sup>) και  $m$  εξόδους ( $O_1, O_2, O_3, \dots, O_m$ ) ονομάζεται *συνδυαστικό* όταν κάθε χρονική στιγμή η τιμή κάθε εξόδου του είναι συνάρτηση των τιμών των εισόδων του (ή υποσυνόλου τους) την ίδια χρονική στιγμή.

Σε αντίθεση με τα ακολουθιακά κυκλώματα, όπου η ύπαρξη εισόδων δεν είναι πάντοτε απαραίτητη, τα συνδυαστικά κυκλώματα θα πρέπει να διαθέτουν τουλάχιστον μία είσοδο [με την εξαίρεση των κυκλωμάτων τα οποία υλοποιούν τις σταθερές συναρτήσεις  $f(\bullet) = 0$  και  $g(\bullet) = 1$  οι οποίες αποτελούν τετριμμένες περιπτώσεις οι οποίες δεν θα μας απασχολήσουν<sup>4</sup>].

Στο Σχήμα 4.1 παρουσιάζεται η γενική μορφή ενός συνδυαστικού κυκλώματος με  $n$  εισόδους και  $m$  εξόδους, καθώς και παραδείγματα λογικών εκφράσεων οι οποίες συνδέουν κάθε έξοδο με υποσύνολο των εισόδων.

### ■ Παράδειγμα 4.1.

Έστω το κύκλωμα του Σχήματος 4.2. Θα αποδείξουμε πως το κύκλωμα είναι συνδυαστικό.

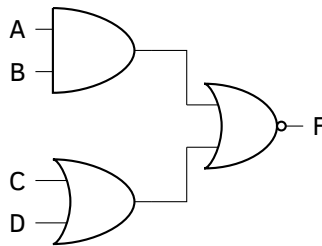
Λαμβάνοντας υπόψη τη λογική πράξη η οποία υλοποιείται από κάθε πύλη, προκύπτει εύκολα από την τοπολογία του κυκλώματος πως η έξοδος  $F$  συνδέεται με τις εισόδους  $A, B, C$  και  $D$  με την εξής σχέση:  $F = A \cdot B + C + D$ . Η έξοδος, επομένως, του κυκλώματος εξαρτάται από τις τρέχουσες τιμές των εισόδων του σύμφωνα με την προηγούμενη σχέση και, άρα, το κύκλωμα είναι συνδυαστικό.

### ● Άσκηση 4.1.

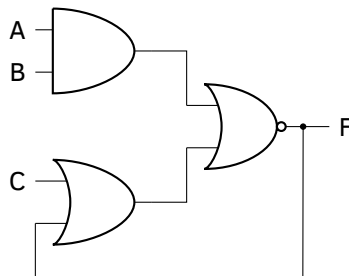
Έστω το κύκλωμα με την τοπολογία του Σχήματος 4.3. Να εξετάσετε

<sup>3</sup>Στο εξής θα χρησιμοποιούμε κεφαλαίους χαρακτήρες για τον συμβολισμό των μεταβλητών της άλγεβρας Boole.

<sup>4</sup>Για τις συναρτήσεις  $f(\bullet) = 0$  και  $g(\bullet) = 1$  μπορούμε να θεωρήσουμε οποιονδήποτε αριθμό *αδιάφορων* ορισμάτων.



Σχήμα 4.2 Παράδειγμα συνδυαστικού κυκλώματος



Σχήμα 4.3 Κύκλωμα για το οποίο ζητείται να διερευνηθεί αν είναι συνδυαστικό

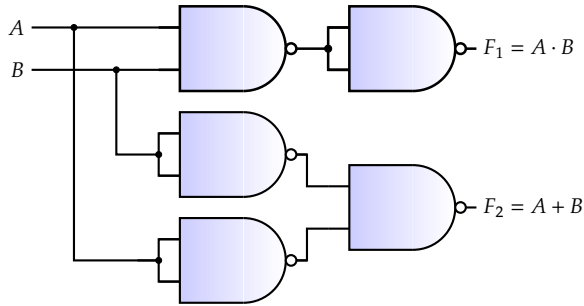
αν το κύκλωμα είναι συνδυαστικό. Εάν υποθεθεί πως κάθε πύλη παρέχει στην έξοδό της την τιμή που επιβάλλεται από τις εισόδους της χωρίς καθυστέρηση, να διερευνήσετε αν η συγκεκριμένη τοπολογία οδηγεί σε κάποιο παράδοξο.

## 4.2 Περιγραφή συνδυαστικών κυκλωμάτων

Με τον όρο *περιγραφή* ενός συνδυαστικού κυκλώματος εννοούμε την ακριβή γνώση της συμπεριφοράς του. Ένα συνδυαστικό κύκλωμα μπορεί να περιγραφεί πλήρως αν είναι γνωστές οι σχέσεις που συνδέουν τις εξόδους με τις εισόδους του κυκλώματος (αλλιώς, οι λογικές συναρτήσεις των εξόδων) ή, ισοδύναμα, αν είναι γνωστός ο *πίνακας αλήθειας* ο οποίος παρέχει τις σχέσεις μεταξύ των εξόδων και των εισόδων<sup>5</sup>.

Για συνδυαστικά κυκλώματα με περισσότερες από μία εξόδους θα είναι γνωστή μία λογική συνάρτηση ανά έξοδο και, επομένως, ένας πίνακας αλήθειας για καθεμία από αυτές. Ωστόσο, επειδή συνήθως οι λογικές συναρτήσεις όλων των εξόδων δέχονται ως ορίσματα όλες τις μεταβλητές εισόδου, και αφού οι συνδυασμοί τιμών των εισόδων είναι κοινός για όλες τις συναρτήσεις εξόδου, συχνά παρέχεται ένας ενιαίος πίνακας αλήθειας ο οποίος

<sup>5</sup>Εποπτική περιγραφή ενός συνδυαστικού κυκλώματος μπορεί να γίνει και με τη βοήθεια *διαγραμμάτων χρονισμού*, στα οποία θα αναφερθούμε σε επόμενη παράγραφο.



Σχήμα 4.4 Παράδειγμα συνδυαστικού κυκλώματος δύο εξόδων

Πίνακας 4.1 Ενιαίος πίνακας αλήθειας για το συνδυαστικό κύκλωμα του Σχήματος 4.4

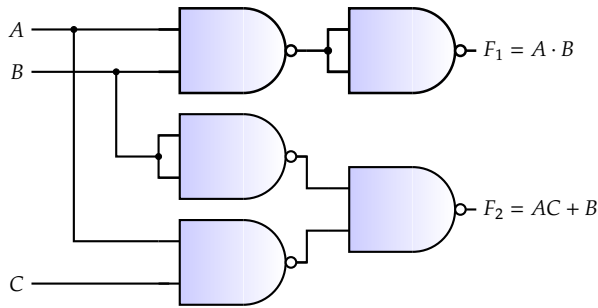
A	B	$F_1$	$F_2$
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	1

περιλαμβάνει όλες τις εξόδους του κυκλώματος. Παράδειγμα συνδυαστικού κυκλώματος δύο εξόδων παρουσιάζεται στο Σχήμα 4.4, ενώ ο αντίστοιχος ενιαίος πίνακας αλήθειας ο οποίος περιγράφει και τις δύο εξόδους  $F_1$  και  $F_2$  φαίνεται στον Πίνακα 4.1.

Στο εξής θα εξετάζουμε, συνήθως, συνδυαστικά κυκλώματα μίας εξόδου. Παρόλα αυτά, η μεθοδολογία μελέτης συνδυαστικών κυκλωμάτων με πολλαπλές εξόδους δεν διαφέρει, και μπορεί να πραγματοποιηθεί με την ανεξάρτητη εξέταση των επιμέρους τμημάτων τα οποία υλοποιούν τη λογική συνάρτηση κάθε εξόδου.

Στην περίπτωση κατά την οποία η τιμή μιας εξόδου ενός συνδυαστικού κυκλώματος είναι ανεξάρτητη από την τιμή μιας εισόδου του (ή και περισσότερων), τότε λέμε πως η συγκεκριμένη είσοδος είναι *αδιάφορη*. Μια τέτοια περίπτωση απεικονίζεται στο παράδειγμα του Σχήματος 4.5, όπου η μεταβλητή εισόδου  $C$  δεν αποτελεί όρισμα της λογικής συνάρτησης της εξόδου  $F_1$ . Επομένως, η είσοδος  $C$  είναι *αδιάφορη* για την έξοδο  $F_1$  και ο αντίστοιχος πίνακας αλήθειας μπορεί να γραφεί στη συντετμημένη μορφή του Πίνακα 4.2, όπου με  $X$  δηλώνουμε πως η μεταβλητή  $C$  είναι αδιάφορη.

Αντίστοιχα, αν για δεδομένη έξοδο ενός συνδυαστικού κυκλώματος η τιμή που αυτή παρέχει για έναν ή περισσότερους συνδυασμούς τιμών των εισόδων δεν έχει σημασία (επειδή, για παράδειγμα, ο σχεδιαστής του κυκλώματος γνωρίζει πως ο συγκεκριμένος συνδυασμός τιμών εισόδου δεν πρόκειται ποτέ να εμφανιστεί στην πράξη), τότε αναφερόμαστε σε *αδιάφορο όρο*. Οι αδιάφοροι όροι συμβολίζονται κι αυτοί με  $X$  στους πίνακες



Σχήμα 4.5 Παράδειγμα συνδυαστικού κυκλώματος δύο εξόδων με αδιάφορη την είσοδο C για την έξοδο  $F_1$

Πίνακας 4.2 Πίνακας αλήθειας για την έξοδο  $F_1$  του συνδυαστικού κυκλώματος του Σχήματος 4.5

A	B	C	$F_1$
0	0	X	0
0	1	X	0
1	0	X	0
1	1	X	1

αλήθειας και, αν υπάρχουν, διευκολύνουν την απλοποίηση των κυκλωμάτων, όπως θα δούμε στο επόμενο μάθημα. Στον Πίνακα 4.3 φαίνεται ο πίνακας αλήθειας συνδυαστικού κυκλώματος τριών εισόδων (A, B, C) και μιας εξόδου (F). Με X δηλώνονται οι αδιάφοροι όροι, οι οποίοι αντιστοιχούν στους συνδυασμούς τιμών των εισόδων για τους οποίους η ακριβής τιμή της εξόδου δεν μας ενδιαφέρει. Για το συγκεκριμένο παράδειγμα, όταν ισχύει  $A = B = C = 0$  ή  $A = B = C = 1$ , τότε η έξοδος F μπορεί να παίρνει οποιαδήποτε τιμή, δηλαδή είτε 0 είτε 1.

#### 📌 Ερώτηση 4.1.

Ποιες είναι οι διαστάσεις του (ενιαίου) πίνακα αλήθειας ενός συνδυαστικού κυκλώματος με 4 εισόδους και 7 εξόδους;

#### 📌 Άσκηση 4.2.

Έστω ο πίνακας αλήθειας του Πίνακα 4.4. Να σχεδιάσετε με τον μικρότερο δυνατό αριθμό λογικών πυλών κύκλωμα δύο εισόδων (A και B) το οποίο να υλοποιεί τη συνάρτηση F.

**Πίνακας 4.3** Πίνακας αλήθειας συνδυαστικού κυκλώματος τριών εισόδων (A, B, C) και μιας εξόδου (F) – Με X δηλώνονται οι αδιάφοροι όροι

A	B	C	F
0	0	0	X
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	X

**Πίνακας 4.4** Πίνακας αλήθειας λογικής συνάρτησης F (με ορίσματα A και B) η οποία ζητείται να υλοποιηθεί

A	B	F
0	0	0
0	1	X
1	0	0
1	1	1

### ● Άσκηση 4.3.

Δίνεται η λογική συνάρτηση  $F(A, B, C) = ABC + A\bar{B}\bar{C}$ . Να προσδιορίσετε τον πίνακα αλήθειας ο οποίος περιγράφει τη συνάρτηση F και να τον γράψετε σε συνεπτυγμένη μορφή λαμβάνοντας υπόψη σας τυχόν αδιάφορες εισόδους.

Η μετάβαση από τον έναν τρόπο περιγραφής ενός συνδυαστικού κυκλώματος στον άλλο είναι ιδιαίτερα χρήσιμη. Για τον λόγο αυτό θα περιγράψουμε στη συνέχεια τον τρόπο προσδιορισμού του πίνακα αλήθειας όταν είναι γνωστή η λογική συνάρτηση, και αντίστροφα.

#### 4.2.1 Από τη λογική συνάρτηση στον πίνακα αλήθειας

Εάν είναι γνωστές οι λογικές συναρτήσεις οι οποίες περιγράφουν τις εξόδους ενός συνδυαστικού κυκλώματος, ο αντίστοιχος πίνακας αλήθειας μπορεί να προκύψει από την επαλήθευση των συναρτήσεων αυτών για όλους τους δυνατούς συνδυασμούς τιμών των εισόδων.

Πίνακας 4.5 Πίνακας αλήθειας για το κύκλωμα του Παραδείγματος 4.2

A	B	C	$\bar{A}$	$\bar{C}$	$\bar{A}\bar{B}$	$E = A + \bar{C}$	$D = \bar{A}\bar{B} + C$
0	0	0	1	1	0	1	0
0	0	1	1	0	0	0	1
0	1	0	1	1	1	1	1
0	1	1	1	0	1	0	1
1	0	0	0	1	0	1	0
1	0	1	0	0	0	1	0
1	1	0	0	1	0	1	1
1	1	1	0	0	0	1	1

■ **Παράδειγμα 4.2.**

Δίνεται συνδυαστικό κύκλωμα τριών εισόδων (A, B, και C) και δύο εξόδων (D και E). Θα βρούμε τον πίνακα αλήθειας ο οποίος περιγράφει τη λειτουργία του κυκλώματος, αν είναι γνωστές οι σχέσεις:

$$D = \bar{A}\bar{B} + C$$

$$E = A + \bar{C}$$

Με αντικατάσταση στις πιο πάνω σχέσεις όλων των δυνατών συνδυασμών των τιμών των εισόδων μπορούμε να συμπληρώσουμε τον πίνακα αλήθειας του Πίνακα 4.5, όπου στις στήλες 4 έως 6 περιλαμβάνονται και οι τιμές των επιμέρους όρων των αντίστοιχων εκφράσεων. Έχει ενδιαφέρον να παρατηρήσουμε πως η είσοδος B παραμένει αδιάφορη για την έξοδο E.

● **Άσκηση 4.4.**

Δίνεται συνδυαστικό κύκλωμα τεσσάρων εισόδων (A, B, C, και D) και μίας εξόδου (F). Να βρεθεί ο πίνακας αλήθειας ο οποίος περιγράφει τη λειτουργία του κυκλώματος, αν είναι γνωστή η σχέση  $F = \bar{A}\bar{B} + ACD$ .

**4.2.2 Από τον πίνακα αλήθειας στη λογική συνάρτηση**

Στην ενότητα αυτή θα παρουσιάσουμε γενικές μεθοδολογίες για τον προσδιορισμό της λογικής συνάρτησης η οποία περιγράφει ένα συνδυαστικό ψηφιακό κύκλωμα αν είναι γνωστός ο αντίστοιχος πίνακας αλήθειας. Θα πρέπει να τονίσουμε πως ο αριθμός των λογικών συναρτήσεων οι οποίες μπορούν να περιγράψουν, ισοδύναμα, έναν πίνακα αλήθειας είναι άπειρος, όπως άπειρος είναι και ο αριθμός των αντίστοιχων λογικών κυκλωμάτων (βλπ και την

Πίνακας 4.6 Πίνακας όρων ελαχίστου (δύο μεταβλητών)

A	B	AB	A $\bar{B}$	$\bar{A}B$	$\bar{A}\bar{B}$
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

Ερώτηση 2.4). Για τον λόγο της μείωσης του κόστους κατασκευής, είναι επιθυμητός στην πράξη ο προσδιορισμός της απλούστερης συνάρτησης, εκείνης δηλαδή που αντιστοιχεί στο απλούστερο ψηφιακό κύκλωμα. Το πρόβλημα της απλοποίησης των λογικών συναρτήσεων θα μας απασχολήσει στο επόμενο μάθημα.

#### 4.2.2.1 Όροι ελαχίστου (minterms)

Έστω το σύνολο των λογικών συναρτήσεων δύο μεταβλητών ( $A, B$ ). Από αυτές, θα κρατήσουμε εκείνες οι οποίες λαμβάνουν τιμή ίση με τη λογική μονάδα για μόνο έναν συνδυασμό των μεταβλητών  $A$  και  $B$ , και μηδενίζονται σε όλες τις άλλες περιπτώσεις, όπως φαίνεται στις στήλες 3 έως 6 του Πίνακα 4.6. Θα ονομάζουμε τις συναρτήσεις αυτές *όρους ελαχίστου* (minterms) δύο μεταβλητών, και θα αποδείξουμε πως οποιαδήποτε λογική συνάρτηση δύο μεταβλητών μπορεί να γραφεί ως το άθροισμα (η λογική διάζευξη) κατάλληλων όρων ελαχίστου. Η ονομασία *όροι ελαχίστου* προέρχεται από την παρατήρηση πως οι συγκεκριμένες συναρτήσεις αντιστοιχούν σε *γινόμενα* μεταβλητών ή συμπληρωμάτων τους. Όμως η πράξη του γινομένου (της λογικής σύζευξης) στην άλγεβρα Boole μπορεί να θεωρηθεί ισοδύναμη με την πράξη του ελαχίστου (*min*) αν θεωρήσουμε τις τιμές των δυαδικών μεταβλητών ως φυσικούς αριθμούς αφού  $\min(0, 0) = 0 = 0 \cdot 0$ ,  $\min(0, 1) = 0 = 0 \cdot 1$ ,  $\min(1, 0) = 0 = 1 \cdot 0$  και  $\min(1, 1) = 1 = 1 \cdot 1$ .

Ας υποθέσουμε πως θέλουμε να προσδιορίσουμε την έκφραση του όρου ελαχίστου δύο μεταβλητών ο οποίος μηδενίζεται σε όλες τις περιπτώσεις συνδυασμών των μεταβλητών του πλην του  $A = 0$  και  $B = 1$ . Για να ισχύει αυτό θα πρέπει να πάρουμε το συμπλήρωμα της μεταβλητής  $A$ , δεδομένου πως η ζητούμενη έκφραση θα είναι το *γινόμενο* (το ελάχιστο) των δύο μεταβλητών. Έτσι θα προκύπτει  $\bar{0} \cdot 1 = 1 \cdot 1 = 1$ . Επομένως, η έκφραση του ζητούμενου όρου ελαχίστου είναι  $\bar{A} \cdot B$ , για την οποία μπορούμε εύκολα να επιβεβαιώσουμε πως όλοι οι συνδυασμοί μεταβλητών πλην του  $A = 0$  και  $B = 1$  την μηδενίζουν.

Γενικεύοντας, μπορούμε να διατυπώσουμε το ακόλουθο συμπέρασμα το οποίο ισχύει και για όρους ελαχίστου με περισσότερες από δύο μεταβλητές:

### ■ Συμπέρασμα

Η έκφραση ενός όρου ελαχίστου ο οποίος παίρνει τιμή ίση με τη λογική μονάδα για συγκεκριμένο (μοναδικό) συνδυασμό τιμών μεταβλητών προκύπτει από το γινόμενο όλων των μεταβλητών, λαμβάνοντας τα συμπληρώματα εκείνων για τις οποίες οι αντίστοιχες τιμές είναι μηδενικές.

### ■ Παράδειγμα 4.3.

Θα βρούμε την έκφραση του όρου ελαχίστου τριών μεταβλητών  $A$ ,  $B$  και  $C$  ο οποίος παίρνει τιμή ίση με τη λογική μονάδα όταν  $A = 0$ ,  $B = 1$  και  $C = 0$ .

Η ζητούμενη έκφραση θα είναι γινόμενο της μορφής  $ABC$ . Επιπλέον, επειδή στον συνδυασμό τιμών των μεταβλητών ο οποίος μας ενδιαφέρει οι μεταβλητές  $A$  και  $C$  μηδενίζονται, η έκφραση του όρου ελαχίστου θα περιλαμβάνει τα συμπληρώματα των συγκεκριμένων μεταβλητών. Η ζητούμενη έκφραση θα είναι, επομένως,  $\bar{A}BC$ .

### ● Άσκηση 4.5.

Να βρεθεί η έκφραση του όρου ελαχίστου τεσσάρων μεταβλητών  $A$ ,  $B$ ,  $C$  και  $D$  ο οποίος παίρνει τιμή ίση με τη λογική μονάδα όταν  $A = 1$ ,  $B = 0$ ,  $C = 0$  και  $D = 1$ .

Κάθε λογική συνάρτηση δυο μεταβλητών η οποία λαμβάνει τιμή ίση με τη λογική μονάδα για έναν μοναδικό συνδυασμό τιμών των μεταβλητών αντιστοιχεί, προφανώς, σε όρο ελαχίστου.

Ας θεωρήσουμε τη λογική συνάρτηση  $F(A, B)$  που περιγράφεται από τον πίνακα αλήθειας του Πίνακα 4.7, και η οποία δεν εμπίπτει στην προηγούμενη περίπτωση καθώς γίνεται ίση με τη λογική μονάδα σε δύο περιπτώσεις συνδυασμών των τιμών της. Παρόλα αυτά, μπορούμε να παρατηρήσουμε με τη βοήθεια του Πίνακα 4.7 πως η συγκεκριμένη συνάρτηση μπορεί να γραφεί ως το άθροισμα (λογική διάζευξη) δύο όρων ελαχίστου, και μάλιστα εκείνων οι οποίοι αντιστοιχούν στους συνδυασμούς τιμών των μεταβλητών της για τους οποίους η συνάρτηση επιστρέφει τη λογική μονάδα. Η προηγούμενη παρατήρηση ισχύει και για συναρτήσεις με περισσότερες από δύο μεταβλητές, και μπορεί να γενικευτεί στη μορφή του εξής συμπεράσματος:

### ■ Συμπέρασμα

Οποιαδήποτε λογική συνάρτηση δύο ή περισσότερων μεταβλητών μπορεί να εκφραστεί ως άθροισμα όρων ελαχίστου (γινομένων). Οι όροι αυτοί αντιστοιχούν στους συνδυασμούς τιμών των μεταβλητών

Πίνακας 4.7 Έκφραση λογικής συνάρτησης δύο μεταβλητών ως αθροίσματος όρων ελαχίστου

A	B	$\bar{A}\bar{B}$	$A\bar{B}$	$F = \bar{A}\bar{B} + A\bar{B}$
0	0	1	0	1
0	1	0	0	0
1	0	0	1	1
1	1	0	0	0

για τους οποίους η λογική συνάρτηση επιστρέφει τιμή ίση με τη λογική μονάδα.

Το προηγούμενο συμπέρασμα μάς δίνει τη δυνατότητα προσδιορισμού της έκφρασης<sup>6</sup> μιας λογικής συνάρτησης η οποία αντιστοιχεί σε δεδομένο πίνακα αλήθειας. Συνοψίζοντας τα μέχρι στιγμής συμπεράσματά μας, μπορούμε να καταλήξουμε στην ακόλουθη γενική μεθοδολογία προσδιορισμού του τύπου λογικής συνάρτησης – εκφρασμένης σε αθροίσματα όρων ελαχίστου – η οποία αντιστοιχεί σε δεδομένο πίνακα αλήθειας:

- Για κάθε συνδυασμό μεταβλητών του πίνακα αλήθειας για τον οποίο η λογική συνάρτηση παίρνει την τιμή 1 βρίσκουμε τον αντίστοιχο όρο ελαχίστου (το γινόμενο των κατάλληλα συμπληρωμένων μεταβλητών το οποίο παίρνει την τιμή 1 για τον συγκεκριμένο συνδυασμό).
- Αθροίζουμε όλους τους όρους ελαχίστου του προηγούμενου βήματος, προκειμένου να πάρουμε τη ζητούμενη έκφραση της λογικής συνάρτησης.

#### ■ Παράδειγμα 4.4.

Θα βρούμε την έκφραση της λογικής συνάρτησης η οποία συνδέει την έξοδο  $F$  ενός συνδυαστικού κυκλώματος με τις εισόδους του  $A$ ,  $B$ , και  $C$ , σύμφωνα με τον πίνακα αλήθειας του Πίνακα 4.8.

Εργαζόμενοι με τους συνδυασμούς μεταβλητών για τους οποίους η συνάρτηση επιστρέφει τη λογική μονάδα, προσδιορίζουμε τους αντίστοιχους όρους ελαχίστου, κατά τον τρόπο που υποδεικνύει ο Πίνακας 4.8. Η ζητούμενη έκφραση της λογικής συνάρτησης θα προκύψει από το άθροισμα των όρων ελαχίστου, και άρα θα είναι  $F(A, B, C) = \bar{A}\bar{B}\bar{C} + \bar{A}B\bar{C} + \bar{A}BC + ABC$ .

#### ● Άσκηση 4.6.

Να βρείτε την έκφραση της λογικής συνάρτησης η οποία συνδέει την έξοδο  $F$  ενός συνδυαστικού κυκλώματος με τις εισόδους του  $A$ ,  $B$ , και

<sup>6</sup>Όχι απαραίτητα της απλούστερης.

Πίνακας 4.8 Πίνακας αλήθειας για το κύκλωμα του Παραδείγματος 4.4

A	B	C	F	όροι ελαχίστου
0	0	0	1	$\leftarrow \bar{A} \bar{B} \bar{C}$
0	0	1	0	
0	1	0	1	$\leftarrow \bar{A} B \bar{C}$
0	1	1	1	$\leftarrow \bar{A} B C$
1	0	0	0	
1	0	1	0	
1	1	0	1	$\leftarrow A B \bar{C}$
1	1	1	0	

Πίνακας 4.9 Πίνακας αλήθειας για το κύκλωμα της Άσκησης 4.6

A	B	C	F
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

C, σύμφωνα με τον πίνακα αλήθειας του Πίνακα 4.9.

**Άσκηση 4.7.**

Σκοπός μας είναι να κατασκευάσουμε ένα ψηφιακό κύκλωμα με τρεις εισόδους (A, B, και C) και μία έξοδο (Y), το οποίο να λειτουργεί ως εξής: Όταν οι εισόδους A και B παίρνουν την ίδια τιμή και η είσοδος C παίρνει τιμή διαφορετική των A και B, η έξοδος θα παίρνει τιμή ίση με τη λογική μονάδα. Σε όλες τις άλλες περιπτώσεις η έξοδος θα μηδενίζεται.

Να προσδιορίσετε τον πίνακα αλήθειας του κυκλώματος και να βρείτε την έκφραση της εξόδου του σε σχέση με τις εισόδους του σε μορφή αθροίσματος όρων ελαχίστου.

Πίνακας 4.10 Πίνακας όρων μεγίστου (δύο μεταβλητών)

A	B	$\bar{A} + \bar{B}$	$\bar{A} + B$	$A + \bar{B}$	$A + B$
0	0	1	1	1	0
0	1	1	1	0	1
1	0	1	0	1	1
1	1	0	1	1	1

#### 4.2.2.2 Όροι μεγίστου (maxterms)

Έστω το σύνολο των λογικών συναρτήσεων δύο μεταβλητών ( $A, B$ ). Από αυτές, θα κρατήσουμε εκείνες οι οποίες λαμβάνουν τιμή ίση με το λογικό μηδέν για μόνο έναν συνδυασμό των μεταβλητών  $A$  και  $B$ , ενώ λαμβάνουν τιμή ίση με τη λογική μονάδα σε όλες τις άλλες περιπτώσεις, όπως φαίνεται στις στήλες 3 έως 6 του Πίνακα 4.10. Θα ονομάζουμε τις συναρτήσεις αυτές *όρους μεγίστου* (maxterms) δύο μεταβλητών, και θα αποδείξουμε πως οποιαδήποτε λογική συνάρτηση δύο μεταβλητών μπορεί να γραφεί ως το γινόμενο (η λογική σύζευξη) κατάλληλων όρων μεγίστου. Η ονομασία *όροι μεγίστου* προέρχεται από την παρατήρηση πως οι συγκεκριμένες συναρτήσεις αντιστοιχούν σε *αθροίσματα* μεταβλητών ή συμπληρωμάτων τους. Όμως η πράξη της πρόσθεσης (της λογικής διάζευξης) στην άλγεβρα Boole μπορεί να θεωρηθεί ισοδύναμη με την πράξη του *μεγίστου* (*max*) αν θεωρήσουμε τις τιμές των δυαδικών μεταβλητών ως φυσικούς αριθμούς αφού  $\max(0, 0) = 0 = 0 + 0$ ,  $\max(0, 1) = 1 = 0 + 1$ ,  $\max(1, 0) = 1 = 1 + 0$  και  $\max(1, 1) = 1 = 1 + 1$ . Οι όροι μεγίστου αποτελούν *δουική* μορφή των αντίστοιχων όρων ελαχίστου, σύμφωνα με όσα εκτέθηκαν σχετικά με την αρχή του δεισμού στο Κεφάλαιο 2.

Ας υποθέσουμε πως θέλουμε να προσδιορίσουμε την έκφραση του όρου μεγίστου δύο μεταβλητών ο οποίος λαμβάνει τιμή ίση με τη λογική μονάδα σε όλες τις περιπτώσεις συνδυασμών των μεταβλητών του πλην του  $A = 0$  και  $B = 1$ . Για να ισχύει αυτό θα πρέπει να πάρουμε το συμπλήρωμα της μεταβλητής  $B$ , δεδομένου πως η ζητούμενη έκφραση θα είναι το *άθροισμα* (το μέγιστο) των δύο μεταβλητών. Έτσι θα προκύπτει  $0 + \bar{1} = 0 + 0 = 0$ . Επομένως, η έκφραση του ζητούμενου όρου μεγίστου είναι  $A + \bar{B}$ , για την οποία μπορούμε εύκολα να επιβεβαιώσουμε πως επιστρέφει τη λογική μονάδα για όλους τους συνδυασμούς μεταβλητών, πλην του  $A = 0$  και  $B = 1$ .

Γενικεύοντας, μπορούμε να διατυπώσουμε το ακόλουθο συμπέρασμα το οποίο ισχύει και για όρους μεγίστου με περισσότερες από δύο μεταβλητές:

#### ■ Συμπέρασμα

Η έκφραση ενός όρου μεγίστου ο οποίος παίρνει τιμή ίση με το λογικό μηδέν για συγκεκριμένο (μοναδικό) συνδυασμό τιμών μεταβλητών προκύπτει από το άθροισμα όλων των μεταβλητών, λαμβάνοντας τα

Πίνακας 4.11 Έκφραση λογικής συνάρτησης δύο μεταβλητών ως γινομένου όρων μεγίστου

A	B	$A + \bar{B}$	$\bar{A} + B$	$F = (A + \bar{B}) \cdot (\bar{A} + B)$
0	0	1	1	1
0	1	0	1	0
1	0	1	1	1
1	1	1	0	0

συμπληρώματα εκείνων για τις οποίες οι αντίστοιχες τιμές είναι ίσες με τη λογική μονάδα.

■ Παράδειγμα 4.5.

Θα βρούμε την έκφραση του όρου μεγίστου τριών μεταβλητών  $A$ ,  $B$  και  $C$  ο οποίος παίρνει τιμή ίση με το λογικό μηδέν όταν  $A = 0$ ,  $B = 1$  και  $C = 0$ .

Η ζητούμενη έκφραση θα είναι άθροισμα της μορφής  $A + B + C$ . Επιπλέον, επειδή στον συνδυασμό τιμών των μεταβλητών ο οποίος μας ενδιαφέρει η μεταβλητή  $B$  είναι ίση με τη λογική μονάδα, η έκφραση του όρου μεγίστου θα περιλαμβάνει το συμπλήρωμα της μεταβλητής αυτής. Η ζητούμενη έκφραση θα είναι, επομένως,  $A + \bar{B} + C$ .

● Άσκηση 4.8.

Να βρεθεί η έκφραση του όρου μεγίστου τεσσάρων μεταβλητών  $A$ ,  $B$ ,  $C$  και  $D$  ο οποίος παίρνει τιμή ίση με το λογικό μηδέν όταν  $A = 1$ ,  $B = 0$ ,  $C = 0$  και  $D = 1$ .

Κάθε λογική συνάρτηση δυο μεταβλητών η οποία λαμβάνει τιμή ίση με το λογικό μηδέν για έναν μοναδικό συνδυασμό τιμών των μεταβλητών αντιστοιχεί, προφανώς, σε όρο μεγίστου.

Ας θεωρήσουμε τη λογική συνάρτηση  $F(A, B)$  που περιγράφεται από τον πίνακα αλήθειας του Πίνακα 4.11, και η οποία δεν εμπίπτει στην προηγούμενη περίπτωση καθώς γίνεται ίση με το λογικό μηδέν σε δύο περιπτώσεις συνδυασμών των τιμών της. Παρόλα αυτά, μπορούμε να παρατηρήσουμε με τη βοήθεια του Πίνακα 4.11 πως η συγκεκριμένη συνάρτηση μπορεί να γραφεί ως το γινόμενο (λογική σύζευξη) δύο όρων μεγίστου, και μάλιστα εκείνων οι οποίοι αντιστοιχούν στους συνδυασμούς τιμών των μεταβλητών της για τους οποίους η συνάρτηση επιστρέφει το λογικό μηδέν. Η προηγούμενη παρατήρηση ισχύει και για συναρτήσεις με περισσότερες από δύο μεταβλητές, και μπορεί να γενικευτεί στη μορφή του εξής συμπεράσματος:

### ■ Συμπέρασμα

Οποιαδήποτε λογική συνάρτηση δύο ή περισσότερων μεταβλητών μπορεί να εκφραστεί ως γινόμενο όρων μεγίστου (αθροισμάτων). Οι όροι αυτοί αντιστοιχούν στους συνδυασμούς τιμών των μεταβλητών για τους οποίους η λογική συνάρτηση επιστρέφει τιμή ίση με το λογικό μηδέν.

Το προηγούμενο συμπέρασμα μας δίνει τη δυνατότητα προσδιορισμού της έκφρασης<sup>7</sup> μιας λογικής συνάρτησης η οποία αντιστοιχεί σε δεδομένο πίνακα αλήθειας. Συνοψίζοντας τα μέχρι στιγμής συμπεράσματά μας, μπορούμε να καταλήξουμε στην ακόλουθη γενική μεθοδολογία προσδιορισμού του τύπου λογικής συνάρτησης – εκφρασμένης σε γινόμενα όρων μεγίστου – η οποία αντιστοιχεί σε δεδομένο πίνακα αλήθειας:

- Για κάθε συνδυασμό μεταβλητών του πίνακα αλήθειας για τον οποίο η λογική συνάρτηση παίρνει την τιμή 0 βρίσκουμε τον αντίστοιχο όρο μεγίστου (το άθροισμα των κατάλληλα συμπληρωμένων μεταβλητών το οποίο παίρνει την τιμή 0 για τον συγκεκριμένο συνδυασμό).
- Πολλαπλασιάζουμε όλους τους όρους μεγίστου του προηγούμενου βήματος, προκειμένου να πάρουμε τη ζητούμενη έκφραση της λογικής συνάρτησης.

### ■ Παράδειγμα 4.6.

Θα βρούμε την έκφραση της λογικής συνάρτησης η οποία συνδέει την έξοδο  $F$  ενός συνδυαστικού κυκλώματος με τις εισόδους του  $A$ ,  $B$ , και  $C$ , σύμφωνα με τον πίνακα αλήθειας του Πίνακα 4.12.

Εργαζόμενοι με τους συνδυασμούς μεταβλητών για τους οποίους η συνάρτηση επιστρέφει το λογικό μηδέν, προσδιορίζουμε τους αντίστοιχους όρους μεγίστου, κατά τον τρόπο που υποδεικνύει ο Πίνακας 4.12. Η ζητούμενη έκφραση της λογικής συνάρτησης θα προκύψει από το γινόμενο των όρων μεγίστου, και άρα θα είναι  $F(A, B, C) = (A + B + \overline{C}) \cdot (\overline{A} + B + C) \cdot (\overline{A} + B + \overline{C}) \cdot (\overline{A} + \overline{B} + \overline{C})$ .

### ● Άσκηση 4.9.

Να βρείτε την έκφραση της λογικής συνάρτησης η οποία συνδέει την έξοδο  $F$  ενός συνδυαστικού κυκλώματος με τις εισόδους του  $A$ ,  $B$ , και  $C$ , σύμφωνα με τον πίνακα αλήθειας του Πίνακα 4.13. Εργαστείτε με γινόμενα όρων μεγίστου.

<sup>7</sup>Όχι απαραίτητα της απλούστερης.

Πίνακας 4.12 Πίνακας αλήθειας για το κύκλωμα του Παραδείγματος 4.6

A	B	C	F	όροι μεγίστου
0	0	0	1	
0	0	1	0	$\leftarrow A + B + \bar{C}$
0	1	0	1	
0	1	1	1	
1	0	0	0	$\leftarrow \bar{A} + B + C$
1	0	1	0	$\leftarrow \bar{A} + B + \bar{C}$
1	1	0	1	
1	1	1	0	$\leftarrow \bar{A} + \bar{B} + \bar{C}$

Πίνακας 4.13 Πίνακας αλήθειας για το κύκλωμα της Άσκησης 4.6

A	B	C	F
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

**Άσκηση 4.10.**

Να βρείτε την έκφραση της εξόδου του κυκλώματος της Άσκησης 4.7 σε σχέση με τις εισόδους του σε μορφή γινομένων όρων μεγίστου.

Η έκφραση μιας λογικής συνάρτησης η οποία περιγράφει την έξοδο ενός συνδυαστικού κυκλώματος ως άθροισμα όρων ελαχίστου είναι, προφανώς, ισοδύναμη με την αντίστοιχη έκφρασή της με γινόμενα όρων μεγίστου. Παρόλα αυτά, αν σκοπός μας είναι για δεδομένη λογική συνάρτηση να πάρουμε την απλούστερη από τις δύο εκφράσεις, θα προτιμήσουμε εκείνη με τους όρους ελαχίστου αν η πλειοψηφία των συνδυασμών των μεταβλητών εισόδου δίνει τιμή εξόδου ίση με τη λογική μονάδα. Αντίθετα, αν η πλειοψηφία των συνδυασμών των μεταβλητών εισόδου δίνει τιμή εξόδου ίση με το λογικό μηδέν, τότε θα προτιμήσουμε την έκφραση με τους όρους μεγίστου, όπως θα διαφανεί στο επόμενο παράδειγμα.

Πίνακας 4.14 Πίνακας αλήθειας για το κύκλωμα του Παραδείγματος 4.7

A	B	C	F	όροι ελαχίστου	όροι μεγίστου
0	0	0	1	$\bar{A}\bar{B}\bar{C}$	
0	0	1	0		$A + B + \bar{C}$
0	1	0	0		$A + \bar{B} + C$
0	1	1	0		$A + \bar{B} + \bar{C}$
1	0	0	0		$\bar{A} + B + C$
1	0	1	0		$\bar{A} + B + \bar{C}$
1	1	0	0		$\bar{A} + \bar{B} + C$
1	1	1	1	$ABC$	

### ■ Παράδειγμα 4.7.

Θα βρούμε την έκφραση της λογικής συνάρτησης η οποία συνδέει την έξοδο  $F$  ενός συνδυαστικού κυκλώματος με τις εισόδους του  $A$ ,  $B$ , και  $C$ , σύμφωνα με τον πίνακα αλήθειας του Πίνακα 4.14, τόσο στη μορφή αθροίσματος όρων ελαχίστου όσο και στη μορφή γινομένου όρων μεγίστου.

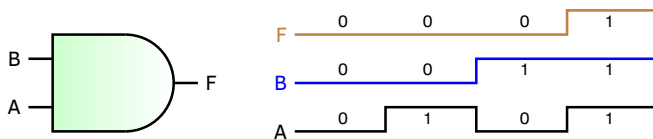
Εργαζόμενοι με τους συνδυασμούς μεταβλητών για τους οποίους η συνάρτηση επιστρέφει τη λογική μονάδα, προσδιορίζουμε τους αντίστοιχους όρους ελαχίστου, κατά τον τρόπο που υποδεικνύει ο Πίνακας 4.14. Η ζητούμενη έκφραση της λογικής συνάρτησης θα προκύψει από το άθροισμα των όρων ελαχίστου, και άρα θα είναι  $F(A, B, C) = \bar{A}\bar{B}\bar{C} + ABC$ .

Εργαζόμενοι, παρόμοια, με τους συνδυασμούς μεταβλητών για τους οποίους η συνάρτηση επιστρέφει το λογικό μηδέν, προσδιορίζουμε τους αντίστοιχους όρους μεγίστου, κατά τον τρόπο που υποδεικνύει ο ίδιος πίνακας. Η ζητούμενη έκφραση της λογικής συνάρτησης θα προκύψει από το γινόμενο των όρων μεγίστου, και άρα θα είναι  $F(A, B, C) = (A + B + \bar{C}) \cdot (A + \bar{B} + C) \cdot (A + \bar{B} + \bar{C}) \cdot (\bar{A} + B + C) \cdot (\bar{A} + B + \bar{C}) \cdot (\bar{A} + \bar{B} + C)$ .

Είναι φανερό πως η έκφραση στη μορφή αθροίσματος όρων ελαχίστου είναι απλούστερη από την αντίστοιχη έκφραση ως γινομένου όρων μεγίστου, επειδή οι όροι μεγίστου πλειοψηφούν έναντι των όρων ελαχίστου.

#### 4.2.2.3 Χάρτης Karnaugh

Ο χάρτης Karnaugh αποτελεί μέθοδο απλοποίησης λογικών συναρτήσεων, ο οποίος μπορεί να χρησιμοποιηθεί για τον προσδιορισμό της απλούστερης έκφρασης μιας λογικής συνάρτησης αν είναι γνωστός ο πίνακας αλήθειας ο οποίος την περιγράφει. Εκτενής περιγραφή της συγκεκριμένης μεθόδου θα γίνει στο επόμενο κεφάλαιο.



Σχήμα 4.6 Διάγραμμα χρονισμού πύλης AND δύο εισόδων

### 4.2.3 Διαγράμματα χρονισμού

Αν και η χρήση τους είναι περισσότερη συχνή στην περιγραφή της συμπεριφοράς ακολουθιακών κυκλωμάτων, τα *διαγράμματα χρονισμού* μπορούν επίσης να χρησιμοποιηθούν ως εναλλακτικός εποπτικός τρόπος για την περιγραφή συνδυαστικών κυκλωμάτων. Όπως υποδηλώνει και η ονομασία του, ένα διάγραμμα χρονισμού απεικονίζει τη χρονική εξέλιξη των σημάτων εισόδου και εξόδου ενός ψηφιακού κυκλώματος ή, με άλλα λόγια, τη συσχέτιση των κυματομορφών εξόδου προς τις κυματομορφές εισόδου.

Ας θεωρήσουμε το διάγραμμα χρονισμού του Σχήματος 4.6 το οποίο αντιστοιχεί σε μια πύλη AND δύο εισόδων. Στο διάγραμμα αυτό ο οριζόντιος άξονας αντιστοιχεί στον χρόνο, ενώ ο κατακόρυφος στις λογικές στάθμες των εισόδων ή της εξόδου<sup>8</sup>. Αξίζει να παρατηρήσουμε πως οι συχνότητες των σημάτων εισόδου επιλέγονται κατά τέτοιο τρόπο ώστε με τις μεταβολές τους να απεικονίζονται όλοι οι δυνατοί συνδυασμοί τιμών τους. Πιο συγκεκριμένα, η παρατήρηση του διαγράμματος του Σχήματος 4.6 δείχνει πως αν η συχνότητα του σήματος A είναι ίση με  $f$ , τότε η συχνότητα του σήματος B θα πρέπει να είναι υποδιπλάσια, δηλαδή  $f/2$ .

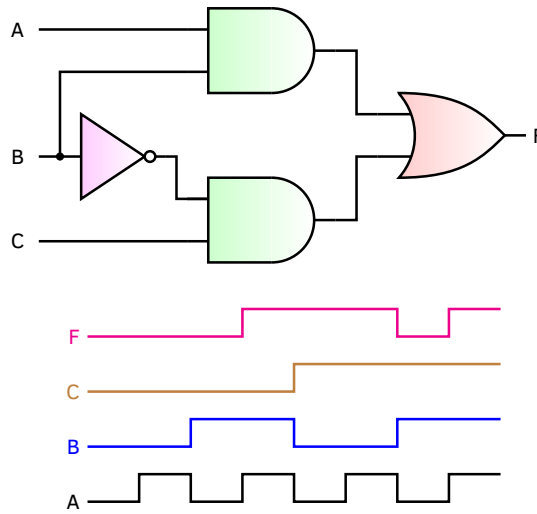
Τα διαγράμματα χρονισμού συνθετότερων συνδυαστικών κυκλωμάτων σχεδιάζονται με παρόμοιο τρόπο. Ας θεωρήσουμε το παράδειγμα του Σχήματος 4.7 το οποίο αφορά συνδυαστικό κύκλωμα τριών εισόδων (A, B και C) και μιας εξόδου (F). Στη συγκεκριμένη περίπτωση, αν  $f$  είναι η συχνότητα του σήματος A τότε η συχνότητα του σήματος B θα πρέπει να είναι  $f/2$ , ενώ η συχνότητα του σήματος C θα πρέπει να επιλεγεί υποτετραπλάσια ( $f/4$ ) προκειμένου να καλύπτονται όλοι οι δυνατοί συνδυασμοί τιμών των εισόδων.

Στα διαγράμματα χρονισμού οι αδιάφορες τιμές των εισόδων συμβολίζονται με σκιασμένες περιοχές, όπως φαίνεται στο παράδειγμα του Σχήματος 4.8. Με τον ίδιο τρόπο συμβολίζονται και οι αδιάφορες ή οι απροσδιόριστες τιμές των εξόδων.

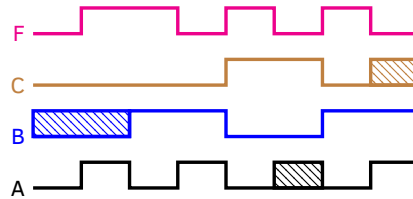
#### ● Άσκηση 4.11.

Δίνεται το κύκλωμα του Σχήματος 4.9. Να σχεδιάσετε διάγραμμα χρονισμού το οποίο να περιγράφει τη λειτουργία του.

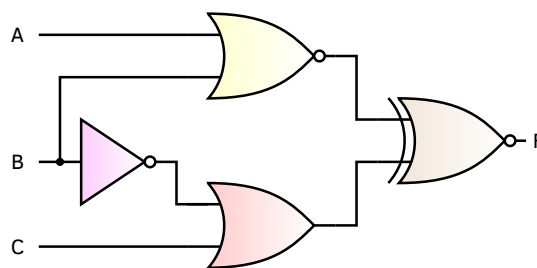
<sup>8</sup>Στο συγκεκριμένο διάγραμμα σημειώνονται και οι τιμές των λογικών σταθμών προκειμένου να είναι ευκολότερη η κατανόησή του, αν και κάτι τέτοιο δεν συνηθίζεται στην πράξη.



Σχήμα 4.7 Συνδυαστικό κύκλωμα και το διάγραμμα χρονισμού του



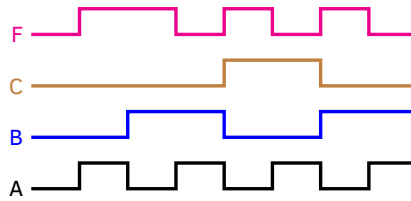
Σχήμα 4.8 Παράδειγμα διαγράμματος χρονισμού με αδιάφορες τιμές των εισόδων A, B και C



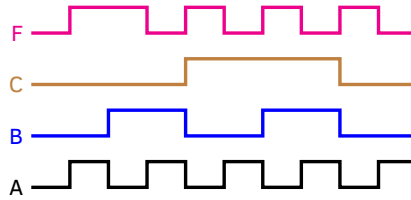
Σχήμα 4.9 Συνδυαστικό κύκλωμα του οποίου ζητείται το διάγραμμα χρονισμού

### Ερώτηση 4.2.

Δίνεται το διάγραμμα χρονισμού του Σχήματος 4.10 το οποίο περιγράφει τη λειτουργία συνδυαστικού κυκλώματος τριών εισόδων (A,



Σχήμα 4.10 Παράδειγμα διαγράμματος χρονισμού



Σχήμα 4.11 Παράδειγμα διαγράμματος χρονισμού

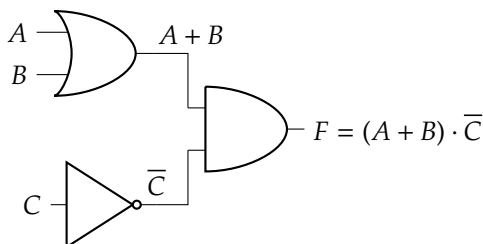
B και C) και μιας εξόδου (F). Επαρκεί το συγκεκριμένο διάγραμμα για την περιγραφή του κυκλώματος;

**Ερώτηση 4.3.**  
 Δίνεται το διάγραμμα χρονισμού του Σχήματος 4.11 το οποίο περιγράφει τη λειτουργία συνδυαστικού κυκλώματος τριών εισόδων (A, B και C) και μιας εξόδου (F). Είναι έγκυρο το συγκεκριμένο διάγραμμα χρονισμού;

**Άσκηση 4.12.**  
 Έστω συνδυαστικό κύκλωμα  $N$  εισόδων και μίας εξόδου. Αν στο διάγραμμα χρονισμού του συγκεκριμένου κυκλώματος το βραδύτερο σήμα εισόδου εναλλάσσεται με συχνότητα  $f$ , να βρεθεί η συχνότητα εναλλαγής του ταχύτερου σήματος εισόδου.

### 4.3 Ανάλυση συνδυαστικών κυκλωμάτων

Η *ανάλυση* ενός κυκλώματος είναι έννοια γενική, και αναφέρεται στον προσδιορισμό της συμπεριφοράς (δηλαδή, του τρόπου λειτουργίας) ενός δεδομένου κυκλώματος. Στην περίπτωση συνδυαστικών ψηφιακών κυκλωμάτων, η ανάλυση ενός συγκεκριμένου κυκλώματος αποσκοπεί στην εύρεση



Σχήμα 4.12 Συνδυαστικό κύκλωμα για το Παράδειγμα 4.8

είτε των λογικών συναρτήσεων οι οποίες περιγράφουν τις εξόδους του κυκλώματος, είτε των αντίστοιχων πινάκων αλήθειας, ή ακόμα και των ισοδύναμων διαγραμμάτων χρονισμού.

### 4.3.1 Από το κύκλωμα στη λογική συνάρτηση

Αν και η μεθοδολογία προσδιορισμού της λογικής συνάρτησης η οποία συνδέει τις τιμές εξόδου ενός συνδυαστικού κυκλώματος με τις αντίστοιχες τιμές εισόδου παρουσιάστηκε στην παράγραφο 2.4.4.2, είναι σκόπιμο να την υπενθυμίσουμε με τη βοήθεια ενός παραδείγματος.

#### ■ Παράδειγμα 4.8.

Για το συνδυαστικό κύκλωμα του Σχήματος 4.12 θα βρούμε την έκφραση της λογικής συνάρτησης η οποία συνδέει την έξοδο  $F$  με τις εισόδους του  $A$ ,  $B$ , και  $C$ .

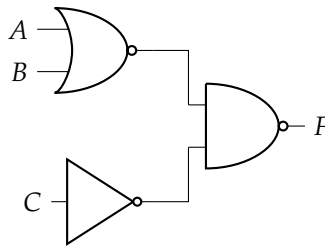
Εργαζόμενοι με φορά από τις εισόδους του κυκλώματος προς την έξοδό του, προσδιορίζουμε τις λογικές συναρτήσεις εξόδου κάθε λογικής πύλης, καταλήγοντας στην έκφραση  $F = (A + B) \cdot \bar{C}$  όπως υποδεικνύει το σχήμα.

#### ● Άσκηση 4.13.

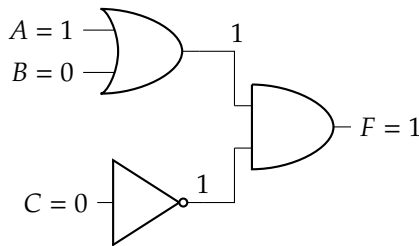
Έστω το συνδυαστικό κύκλωμα του Σχήματος 4.13. Να βρεθεί λογική συνάρτηση η οποία να περιγράφει την έξοδο  $F$ .

### 4.3.2 Από το κύκλωμα στον πίνακα αλήθειας

Ο προσδιορισμός του πίνακα αλήθειας ο οποίος περιγράφει την έξοδο ενός συνδυαστικού κυκλώματος μπορεί να γίνει έμμεσα, με τον προσδιορισμό της αντίστοιχης λογικής συνάρτησης και, από αυτήν, του πίνακα αλήθειας όπως έχουμε ήδη εξηγήσει. Μπορεί να γίνει όμως και άμεσα, με τη διαδοχική εφαρμογή στις εισόδους του κυκλώματος όλων των δυνατών συνδυασμών τιμών τους, και τη *διάδοση* των τιμών αυτών προς την έξοδο, όπως θα δείξουμε στο επόμενο παράδειγμα.



Σχήμα 4.13 Συνδυαστικό κύκλωμα για τις Ασκήσεις 4.13 και 4.14



Σχήμα 4.14 Συνδυαστικό κύκλωμα για το Παράδειγμα 4.9

#### ■ Παράδειγμα 4.9.

Για το συνδυαστικό κύκλωμα του Σχήματος 4.14 θα βρούμε τον πίνακα αλήθειας ο οποίος περιγράφει την έξοδο  $F$ .

Εφαρμόζουμε διαδοχικά όλους τους δυνατούς συνδυασμούς τιμών των εισόδων και, εργαζόμενοι με φορά από τις εισόδους του κυκλώματος προς την έξοδό του, προσδιορίζουμε την τιμή εξόδου κάθε λογικής πύλης, καταλήγοντας στην τιμή εξόδου του κυκλώματος, όπως υποδεικνύει το σχήμα για ενδεικτικό συνδυασμό τιμών εισόδου. Μπορούμε, συνεπώς, να καταλήξουμε στον πίνακα αλήθειας του Πίνακα 4.15.

#### ● Άσκηση 4.14.

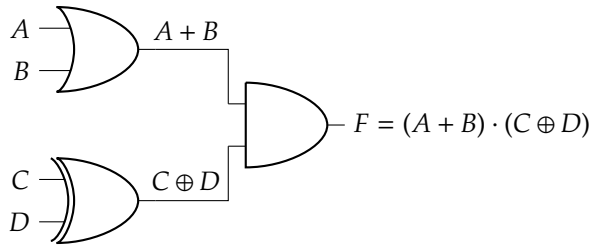
Για το συνδυαστικό κύκλωμα του Σχήματος 4.13 να βρεθεί ο πίνακας αλήθειας ο οποίος περιγράφει την έξοδο  $F$ .

### 4.4 Σύνθεση συνδυαστικών κυκλωμάτων

Η *σύνθεση* ενός συνδυαστικού ψηφιακού κυκλώματος αναφέρεται στη διαδικασία προσδιορισμού κατάλληλης τοπολογίας (συνδεσμολογίας λογικών πυλών) η οποία να υλοποιεί είτε συγκεκριμένη λογική συνάρτηση, είτε δοσμένο πίνακα αλήθειας, ή ακόμα και το αντίστοιχο διάγραμμα χρονισμού.

Πίνακας 4.15 Πίνακας αλήθειας για το κύκλωμα του Παραδείγματος 4.9

A	B	C	F
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0



Σχήμα 4.15 Συνδυαστικό κύκλωμα για το Παράδειγμα 4.10

Η διαδικασία της *σύνθεσης* ενός συνδυαστικού κυκλώματος είναι, προφανώς, αντίστροφη της διαδικασίας της *ανάλυσης*.

#### 4.4.1 Από τη λογική συνάρτηση στο κύκλωμα

Η διαδικασία προσδιορισμού μιας τοπολογίας κυκλώματος το οποίο να υλοποιεί συγκεκριμένη λογική συνάρτηση παρουσιάστηκε στην παράγραφο 2.4.4.1. Είναι σκόπιμο να την επαναλάβουμε, με συντομία, με τη βοήθεια ενός παραδείγματος.

##### ■ Παράδειγμα 4.10.

Θα προσδιορίσουμε τοπολογία συνδυαστικού κυκλώματος το οποίο να υλοποιεί τη λογική συνάρτηση  $F = (A + B) \cdot (C \oplus D)$ .

Ο τύπος της δοσμένης συνάρτησης περιλαμβάνει τις λογικές πράξεις της σύζευξης ( $\cdot$ ), της διάζευξης ( $+$ ) και της αποκλειστικής διάζευξης ( $\oplus$ ). Θα χρειαστούμε, επομένως, τις αντίστοιχες λογικές πύλες, δηλαδή AND, OR και XOR. Η συνδεσμολογία των πυλών αυτών θα προκύψει από τον τύπο της λογικής συνάρτησης, λαμβάνοντας υπόψη την προτεραιότητα των πράξεων. Μπορούμε, επομένως, να καταλήξουμε στο κύκλωμα του Σχήματος 4.15.

Πίνακας 4.16 Πίνακας αλήθειας για το κύκλωμα του Παραδείγματος 4.11

A	B	C	F
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	0

### 4.4.2 Από τον πίνακα αλήθειας στο κύκλωμα

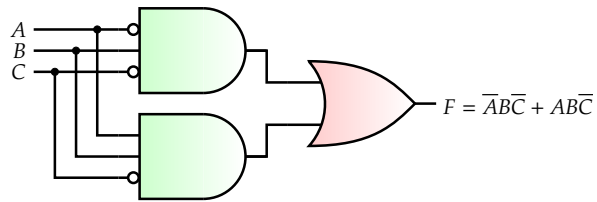
Στη συντριπτική πλειοψηφία των πρακτικών περιπτώσεων είναι ευκολότερο για τον σχεδιαστή να αποτυπώσει την επιθυμητή λειτουργία ενός συνδυαστικού κυκλώματος μέσω πίνακα αλήθειας, παρά μέσω των αντίστοιχων λογικών συναρτήσεων, ιδιαίτερα στις περιπτώσεις πολύπλοκων κυκλωμάτων. Έχοντας καταλήξει στον πίνακα αλήθειας, είναι εύκολο να προσδιοριστούν οι τύποι λογικών συναρτήσεων για κάθε έξοδο του ζητούμενου κυκλώματος, εφαρμόζοντας τις μεθοδολογίες που αναλύθηκαν στην παράγραφο 4.2.2, όπως π.χ. τη μεθοδολογία των όρων ελαχίστου. Δεδομένων των εκφράσεων των λογικών συναρτήσεων, η τοπολογία του ζητούμενου λογικού κυκλώματος μπορεί να προκύψει ακολουθώντας τη διαδικασία της προηγούμενης παραγράφου.

#### ■ Παράδειγμα 4.11.

Θα προσδιορίσουμε τοπολογία συνδυαστικού κυκλώματος το οποίο περιγράφεται από τον πίνακα αλήθειας του Πίνακα 4.16, όπου  $A$ ,  $B$  και  $C$  οι είσοδοι του ζητούμενου κυκλώματος και  $F$  η έξοδός του.

Θα επιλέξουμε, ενδεικτικά, τον προσδιορισμό της λογικής συνάρτησης της εξόδου με τη βοήθεια όρων ελαχίστου. Ακολουθώντας τη μεθοδολογία η οποία παρουσιάστηκε στην παράγραφο 4.2.2.1, είναι εύκολο να δείξουμε πως μια έκφραση για την έξοδο  $F$  είναι της μορφής  $F = \overline{A}BC + A\overline{B}C$ . Δεδομένης της τελευταίας, μπορούμε να εφαρμόσουμε τη διαδικασία της προηγούμενης παραγράφου ώστε να καταλήξουμε στην τοπολογία του Σχήματος 4.16<sup>9</sup>.

<sup>9</sup>Υπενθυμίζεται πως ο κύκλος αναστροφής στις εισόδους των λογικών πυλών υποδηλώνει την πράξη του συμπληρώματος και υποκρύπτει, επομένως, την παρουσία των αντίστοιχων πυλών NOT.



Σχήμα 4.16 Τοπολογία συνδυαστικού κυκλώματος για το Παράδειγμα 4.11

● **Άσκηση 4.15.**

Να σχεδιάσετε τοπολογία η οποία να υλοποιεί το συνδυαστικό κύκλωμα της Άσκησης 4.7.



## ΑΠΛΟΠΟΙΗΣΗ ΣΥΝΔΥΑΣΤΙΚΩΝ ΚΥΚΛΩΜΑΤΩΝ

**Η** πολυπλοκότητα ενός ψηφιακού συνδυαστικού κυκλώματος αποτιμάται με βάση το πλήθος των λογικών πυλών οι οποίες απαιτούνται για την υλοποίησή του. Όπως θα εξηγήσουμε αναλυτικότερα στη συνέχεια, η αυξημένη πολυπλοκότητα ενός ψηφιακού κυκλώματος συνεπάγεται επιβάρυνση του όγκου, των επιδόσεών του, της κατανάλωσης ηλεκτρικής ισχύος, της αξιοπιστίας του και, τελικά, του κόστους του<sup>1</sup>. Γίνεται, επομένως, φανερό πως βασική επιδίωξη του σχεδιαστή ενός συνδυαστικού κυκλώματος αποτελεί η κατά το δυνατόν μεγαλύτερη μείωση της πολυπλοκότητάς του, χωρίς βέβαια να αλλοιωθεί η λειτουργικότητά του.

### 5.1 Συνέπειες της αυξημένης πολυπλοκότητας

#### 5.1.1 Όγκος/επιφάνεια

Είτε κατασκευάζονται στη μορφή ολοκληρωμένου κυκλώματος είτε στη μορφή τυπωμένης πλακέτας, τα ηλεκτρονικά κυκλώματα ακολουθούν συνήθως επίπεδη διάταξη, με τα στοιχεία τους να αναπτύσσονται στην επιφάνεια ενός ημιαγωγού στην πρώτη περίπτωση<sup>2</sup>, ή να τοποθετούνται στην επιφάνεια επίπεδης πλακέτας, στη δεύτερη. Γίνεται, επομένως, κατανοητό πως ένα κύκλωμα με μεγαλύτερο αριθμό στοιχείων (λογικών πυλών στην περίπτωση συνδυαστικού ψηφιακού κυκλώματος) θα είναι ογκωδέστερο σε σχέση με κάποιο άλλο με μικρότερο αριθμό στοιχείων. Το γεγονός αυτό είναι συχνά ανεπιθύμητο, ιδιαίτερα για εφαρμογές φορητών ηλεκτρονικών συσκευών όπου η μείωση του όγκου και του βάρους αποτελούν καθοριστικές απαιτήσεις.

<sup>1</sup>Σε γενικές γραμμές, το ίδιο ισχύει και για οποιοδήποτε ηλεκτρονικό κύκλωμα.

<sup>2</sup>Με βασικό στόχο τη μείωση του όγκου, η σύγχρονη τεχνολογία τείνει να στραφεί σε τρισδιάστατες (3D) υλοποιήσεις ολοκληρωμένων κυκλωμάτων [34].

### 5.1.2 Επιδόσεις

Η κυριότερη, ίσως, από τις επιδόσεις ενός ψηφιακού κυκλώματος είναι η *ταχύτητα*, η οποία σχετίζεται με τη μέγιστη *συχνότητα λειτουργίας* στην οποία το κύκλωμα μπορεί να ανταποκριθεί, χωρίς να διακυβεύεται η εγκυρότητα των τιμών των εξόδων του. Κάθε λογική πύλη εισάγει μια συγκεκριμένη *χρονική καθυστέρηση* (ή *καθυστέρηση διάδοσης*) η οποία αντιστοιχεί στο διάστημα το οποίο μεσολαβεί μεταξύ της χρονικής στιγμής κατά την οποία εφαρμόζεται στις εισόδους της συνδυασμός τιμών ο οποίος θα οδηγήσει στη μεταβολή της τιμής εξόδου της, μέχρι τη χρονική στιγμή όπου η μετάβαση της εξόδου στη νέα της τιμή θα έχει ολοκληρωθεί. Για ψηφιακά κυκλώματα τα οποία περιέχουν αλυσίδες λογικών πυλών συνδεδεμένων σε σειρά, είναι φανερό πως η συνολική καθυστέρηση διάδοσης μεταξύ των εισόδων και των εξόδων τους θα είναι ίση με το άθροισμα των επιμέρους καθυστερήσεων των πυλών που συνδέονται σε σειρά.

Για τους πιο πάνω λόγους, επιδιώκεται ο περιορισμός του μήκους τέτοιων αλυσίδων, πράγμα που μπορεί να εξασφαλισθεί, γενικά, με τον περιορισμό του συνολικού αριθμού των πυλών οι οποίες απαρτίζουν ένα ψηφιακό κύκλωμα.

### 5.1.3 Κατανάλωση ηλεκτρικής ισχύος

Ακόμα και για τις λιγότερο ενεργοβόρες τεχνολογίες λογικών πυλών, όπως η τεχνολογία CMOS, κάθε λογική πύλη καταναλώνει ένα συγκεκριμένο ποσό ηλεκτρικής ισχύος. Στην περίπτωση των ψηφιακών κυκλωμάτων CMOS το μεγαλύτερο μέρος της συγκεκριμένης ισχύος καταναλώνεται κατά τη διάρκεια των μεταβάσεων των εξόδων των πυλών από τη μία λογική στάθμη στην άλλη και αναφέρεται ως *δυναμική* κατανάλωση ισχύος. Η δυναμική κατανάλωση ισχύος παρέχεται από τη σχέση  $P = C_L \cdot V_{dd}^2 \cdot f$ , όπου  $C_L$  η χωρητικότητα φόρτου της πύλης,  $V_{dd}$  η τάση τροφοδοσίας και  $f$  η συχνότητα λειτουργίας [33]. Για συνδυαστικό κύκλωμα το οποίο απαρτίζεται από  $N$  λογικές πύλες, η συνολική δυναμική κατανάλωση ισχύος θα είναι  $P_{tot} = N \cdot C_L \cdot V_{dd}^2 \cdot f$ , από την οποία γίνεται φανερό πως ένα κύκλωμα το οποίο υλοποιείται με μεγάλο αριθμό πυλών είναι περισσότερο ενεργοβόρο από ένα μικρότερο.

### 5.1.4 Αξιοπιστία

Με τον όρο *αξιοπιστία* ενός ηλεκτρονικού κυκλώματος, ή και γενικότερα ενός συστήματος, εννοούμε την ικανότητά του να λειτουργεί σύμφωνα με τις *προδιαγραφές* του, και μάλιστα σε βάθος χρόνου. Η εκτενής ανάλυση των παραγόντων οι οποίοι επηρεάζουν την αξιοπιστία ενός ψηφιακού κυκλώματος ή των τεχνικών οι οποίες χρησιμοποιούνται για την εξασφάλιση της ανοχής του σε βλάβες και ελαττώματα βρίσκεται εκτός των σκοπών αυ-

τού του βιβλίου<sup>3</sup>. Παρόλα αυτά, έχει ενδιαφέρον να αναφέρουμε πως, γενικά, η αξιοπιστία ενός συστήματος και η πολυπλοκότητά του είναι μεγέθη αντιστρόφως ανάλογα. Για να δώσουμε ένα ακραίο, αλλά ενδεικτικό, παράδειγμα από τη μηχανική, είναι προφανές πως το πλήθος αλλά και η φύση των βλαβών τις οποίες μπορεί να εμφανίσει ένα διαστημόπλοιο είναι πολύ μεγαλύτερο από το πλήθος των βλαβών ενός ποδηλάτου<sup>4</sup>.

Στην περίπτωση των ηλεκτρονικών κυκλωμάτων, η αυξημένη πολυπλοκότητα έχει και δευτερογενή επίπτωση στην αξιοπιστία τους λόγω του φαινομένου της *υπερθέρμανσης*. Όπως εξηγήσαμε στην προηγούμενη παράγραφο, ένα πολύπλοκο ηλεκτρονικό κύκλωμα είναι, κατά κανόνα, περισσότερο ενεργοβόρο σε σχέση με ένα απλούστερο (αν υποθέσουμε, φυσικά, κοινά τεχνικά χαρακτηριστικά και λειτουργικότητα). Είναι γνωστό, όμως, πως η καταναλισκόμενη ηλεκτρική ισχύς αποδίδεται τελικά στη μορφή θερμότητας. Αν συνδυάσουμε την τελευταία παρατήρηση με το γεγονός ότι τα ηλεκτρονικά εξαρτήματα καταπονούνται υπό την επίδραση σχετικά υψηλών θερμοκρασιών, μπορούμε να συμπεράνουμε πως η αξιοπιστία ενός ηλεκτρονικού κυκλώματος μειώνεται και λόγω της μείωσης της αξιοπιστίας των επιμέρους εξαρτημάτων του η οποία προκαλείται εξαιτίας της υπερθέρμανσης.

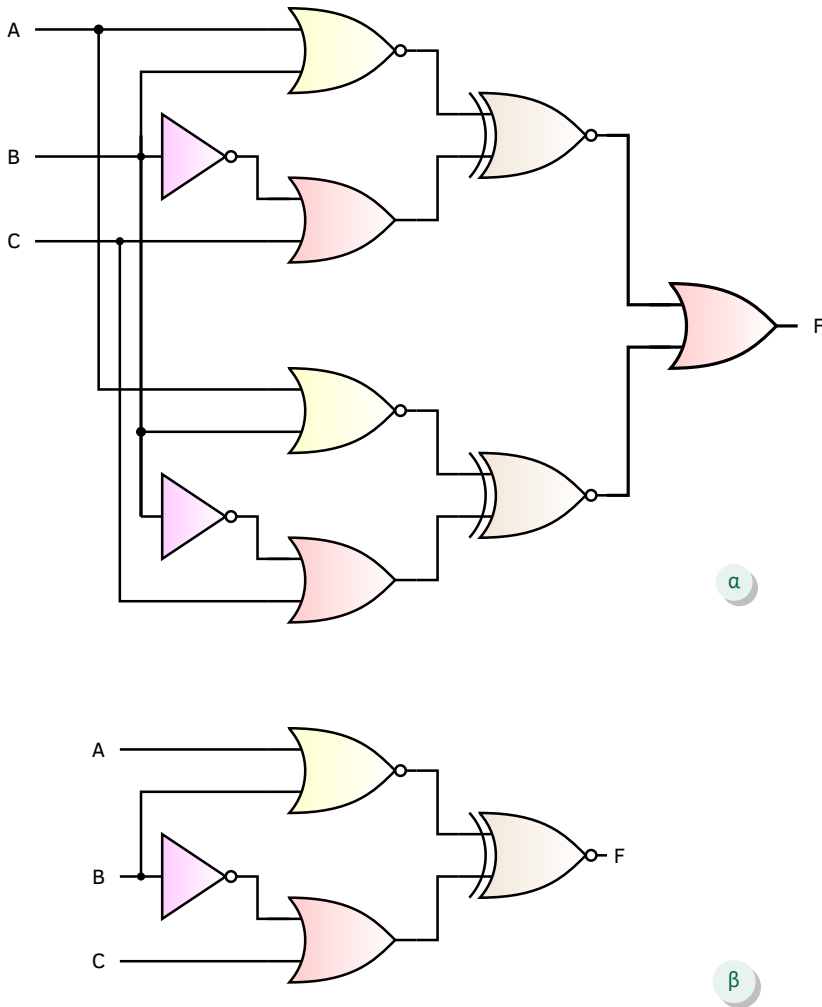
## 5.2 Η έννοια της απλοποίησης συνδυαστικού κυκλώματος

*Απλοποίηση* ενός συνδυαστικού κυκλώματος ονομάζεται η διαδικασία με την οποία μπορούμε να μειώσουμε τον αριθμό των λογικών πυλών με τις οποίες υλοποιείται το συγκεκριμένο κύκλωμα, χωρίς να αλλοιώσουμε τη λειτουργία του.

Στο Σχήμα 5.1 παρουσιάζονται δύο συνδυαστικά κυκλώματα τα οποία υλοποιούν την ίδια λογική συνάρτηση  $F$ . Δεδομένου ότι ο αριθμός των λογικών πυλών του κυκλώματος του Σχήματος 5.1(β) είναι μικρότερος εκείνου του Σχήματος 5.1(α), θα λέμε πως το δεύτερο αποτελεί *απλοποιημένη* μορφή του πρώτου. Η διαδικασία απλοποίησης ενός συνδυαστικού κυκλώματος ισοδυναμεί με την απλοποίηση του τύπου της συνάρτησης η οποία περιγράφει τη σχέση της εξόδου του κυκλώματος με τις εισόδους του. Επομένως, στο εξής, όταν θα αναφερόμαστε στην απλοποίηση ενός κυκλώματος θα εννοούμε την απλοποίηση της αντίστοιχης λογικής συνάρτησης.

<sup>3</sup>Για περισσότερες λεπτομέρειες σχετικά με την αξιοπιστία και την ανοχή έναντι σφαλμάτων των ψηφιακών κυκλωμάτων ο αναγνώστης μπορεί να ανατρέξει στη σχετική βιβλιογραφία [27].

<sup>4</sup>Αναφερόμενοι στο ίδιο χρονικό διάστημα μετά τη χρονική στιγμή κατασκευής και υποθέτοντας πως και τα δύο κατασκευάζονται από εξαρτήματα της ίδιας αξιοπιστίας (δηλαδή με την ίδια ποιότητα κατασκευής και κοινό ρυθμό φθοράς). Θα πρέπει, επίσης, να υποθέσουμε πως οι μηχανισμοί οι οποίοι προκαλούν βλάβες είναι παρόμοιοι, και να αγνοήσουμε την επίδραση εξωτερικών παραγόντων (οι οποίοι είναι, προφανώς, εντελώς διαφορετικοί για κάθε περίπτωση).



Σχήμα 5.1 Συνδυαστικό κύκλωμα (α) και απλούστερο ισοδύναμό του (β)

**Άσκηση 5.1.**

Να αποδείξετε ότι τα συνδυαστικά κυκλώματα του Σχήματος 5.1 υλοποιούν την ίδια λογική συνάρτηση  $F$ .

**5.3 Μέθοδοι απλοποίησης συνδυαστικών κυκλωμάτων**

Για να μπορεί να απλοποιηθεί, ένα συνδυαστικό κύκλωμα δεν θα πρέπει να βρίσκεται ήδη στην απλούστερη δυνατή μορφή του. Επομένως, οι μέθοδοι απλοποίησης στις οποίες θα αναφερθούμε στη συνέχεια αναφέρονται

σε *απλοποιήσιμα* κυκλώματα<sup>5</sup>.

Υπάρχουν διάφορες μέθοδοι για την απλοποίηση συνδυαστικών κυκλωμάτων.

#### ■ **Αλγεβρική μέθοδος**

Στην αλγεβρική μέθοδο προσδιορίζονται οι λογικές συναρτήσεις των εξόδων του κυκλώματος και απλοποιούνται χρησιμοποιώντας τους κανόνες της άλγεβρας Boole. Η συγκεκριμένη μέθοδος είναι πρακτική για κυκλώματα μικρής πολυπλοκότητας.

#### ■ **Μέθοδος του χάρτη Karnaugh**

Στην εποπτική αυτή μέθοδο προσδιορίζεται ο πίνακας αλήθειας ο οποίος περιγράφει τη λειτουργία του κυκλώματος και μεταγράφεται στη μορφή ενός νέου πίνακα, ο οποίος έχει καθιερωθεί να ονομάζεται *χάρτης Karnaugh*. Ο χάρτης αυτός καταστρώνεται με τέτοιο τρόπο ώστε να διευκολύνει την απλοποίηση, ενώ η χρήση του είναι πρακτική για κυκλώματα με μικρό αριθμό εισόδων.

#### ■ **Αλγόριθμος Quine–McCluskey**

Υλοποιεί τη μεθοδολογία του χάρτη Karnaugh σε μορφή πινάκων, και μπορεί να υλοποιηθεί εύκολα και αποδοτικά υπό μορφή λογισμικού. Χρησιμοποιείται για την απλοποίηση κυκλωμάτων πολύ μεγάλης πολυπλοκότητας, αποτελώντας βασικό μέρος των συστημάτων αυτόματου σχεδιασμού ψηφιακών ηλεκτρονικών κυκλωμάτων (electronic design automation, EDA).

Η εκτενής παρουσίαση του αλγορίθμου Quine–McCluskey βρίσκεται εκτός του σκοπού αυτού του βιβλίου. Στις παραγράφους που ακολουθούν θα περιγράψουμε αναλυτικά τις μεθόδους της αλγεβρικής απλοποίησης και της απλοποίησης με τη βοήθεια του χάρτη Karnaugh.

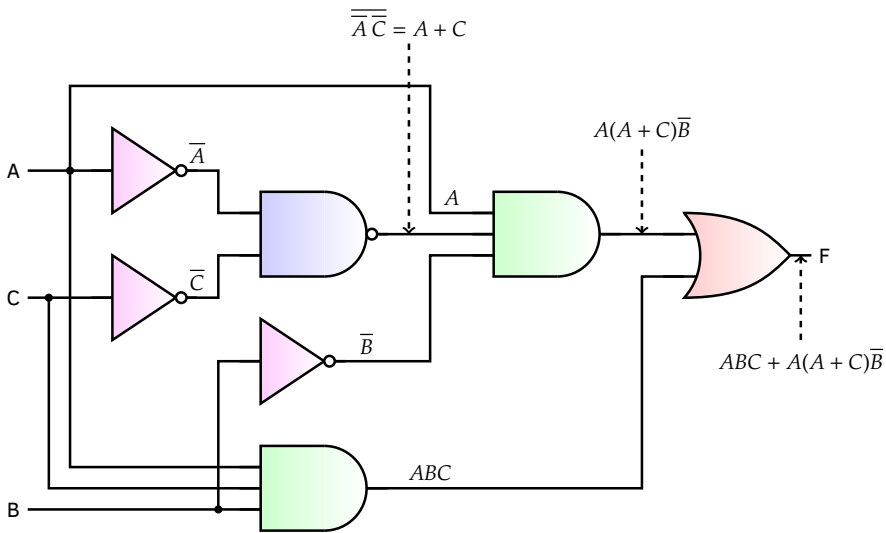
### 5.3.1 Αλγεβρική μέθοδος

Δεδομένης της τοπολογίας ενός συνδυαστικού κυκλώματος, η αλγεβρική απλοποίησή του έγκειται, αρχικά, στον προσδιορισμό του τύπου της λογικής συνάρτησης η οποία περιγράφει τη λειτουργία του κυκλώματος (σύμφωνα με τη μεθοδολογία της παραγράφου 4.3.1) και, στη συνέχεια, στην απλοποίηση της συνάρτησης χρησιμοποιώντας τους κανόνες της άλγεβρας Boole. Τελικά, η απλοποιημένη μορφή του αρχικού κυκλώματος μπορεί να προκύψει από την απλοποιημένη μορφή της λογικής συνάρτησης με βάση τη μεθοδολογία την οποία περιγράψαμε στις παραγράφους 2.4.4.1 και 4.4.1.

#### ■ **Παράδειγμα 5.1.**

Θα απλοποιήσουμε αλγεβρικά το κύκλωμα του σχήματος 5.2.

<sup>5</sup>Μπορούμε να πούμε πως *μη απλοποιήσιμο* είναι κάθε κύκλωμα για το οποίο η διαδικασία απλοποίησης οδηγεί στο ίδιο το κύκλωμα.



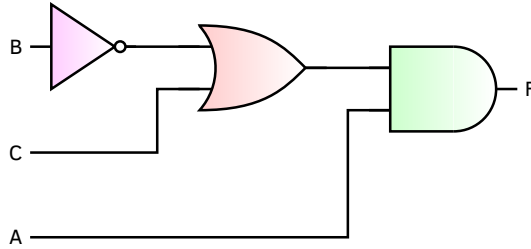
Σχήμα 5.2 Συνδυαστικό κύκλωμα για το Παράδειγμα 5.1

Όπως προκύπτει από την τοπολογία του σχήματος, το κύκλωμα υλοποιεί τη συνάρτηση με τύπο  $F = ABC + A(A + C)\bar{B}$ . Ο τύπος της λογικής συνάρτησης μπορεί να γραφεί, ισοδύναμα, ως εξής:

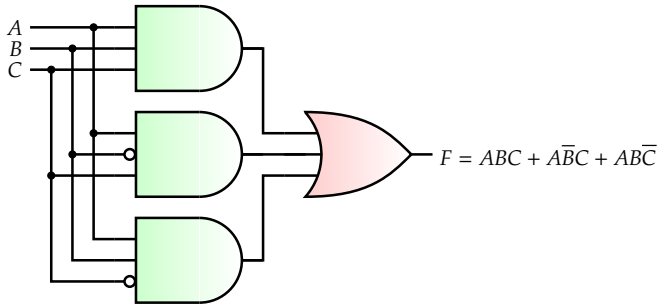
$$\begin{aligned}
 F &= ABC + A(A + C)\bar{B} = \\
 &= ABC + A\bar{A}\bar{B} + AC\bar{B} = && \text{(επιμεριστική ιδιότητα)} \\
 &= \color{blue}{ABC} + \bar{A}\bar{B} + \color{blue}{AC\bar{B}} = && (A \cdot A = A) \\
 &= AC(B + \bar{B}) + \bar{A}\bar{B} = && \text{(κοινός παράγοντας)} \\
 &= AC + \bar{A}\bar{B} = && (B + \bar{B} = 1) \\
 &= A(C + \bar{B}) && \text{(κοινός παράγοντας)}
 \end{aligned}$$

Καταλήξαμε, επομένως, στην απλοποιημένη σχέση  $F = A(C + \bar{B})$ , η οποία αντιστοιχεί στο κύκλωμα του Σχήματος 5.3.

Έχει ενδιαφέρον να προσέξουμε πως η εξαγωγή κοινού παράγοντα στο τελευταίο βήμα της αλγεβρικής απλοποίησης οδηγεί στην εξοικονόμηση μιας λογικής πύλης. Πράγματι, η έκφραση  $F = AC + \bar{A}\bar{B}$  εμπεριέχει τέσσερις λογικές πράξεις (ένα συμπλήρωμα, δύο συζεύξεις και μία διάζευξη), σε αντίθεση με την έκφραση  $F = A(C + \bar{B})$  η οποία εμπεριέχει μόνο τρεις (ένα συμπλήρωμα, μία σύζευξη και μία διάζευξη). Μπορούμε, επομένως, να καταλήξουμε στην ακόλουθη χρήσιμη παρατήρηση.



Σχήμα 5.3 Απλοποιημένη μορφή του κυκλώματος του Σχήματος 5.2



Σχήμα 5.4 Συνδυαστικό κύκλωμα για το Παράδειγμα 4.2

### ■ Παρατήρηση

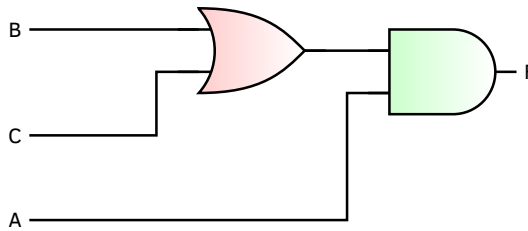
Κατά την αλγεβρική απλοποίηση ενός συνδυαστικού κυκλώματος η εξαγωγή κοινών παραγόντων μπορεί να οδηγήσει στην εξοικονόμηση λογικών πυλών.

### ■ Παράδειγμα 5.2.

Θα απλοποιήσουμε αλγεβρικά το κύκλωμα του Σχήματος 5.4 και θα υπολογίσουμε το ποσοστό εξοικονόμησης λογικών πυλών το οποίο προκύπτει από την απλοποίηση.

Όπως προκύπτει από την τοπολογία του σχήματος, το κύκλωμα υλοποιεί τη συνάρτηση με τύπο  $F = ABC + \bar{A}BC + A\bar{B}C$ . Ο τύπος της λογικής συνάρτησης μπορεί να γραφεί, ισοδύναμα, ως εξής:

$$\begin{aligned}
 F &= ABC + \bar{A}BC + A\bar{B}C = \\
 &= \color{blue}{ABC} + \color{red}{ABC} + \color{blue}{A\bar{B}C} + \color{red}{A\bar{B}C} = && (ABC = ABC + ABC) \\
 &= AC(B + \bar{B}) + AB(C + \bar{C}) = && (\text{παραγοντοποίηση σε ομάδες}) \\
 &= AC + AB = && (B + \bar{B} = C + \bar{C} = 1) \\
 &= A(C + B) && (\text{κοινός παράγοντας})
 \end{aligned}$$



Σχήμα 5.5 Απλοποιημένη μορφή του κυκλώματος του Σχήματος 5.4

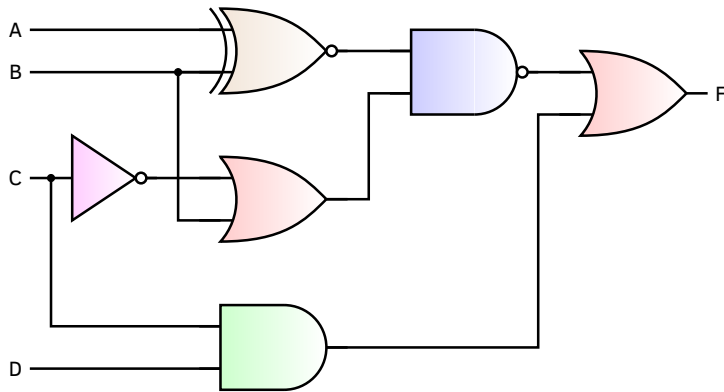
Καταλήξαμε, επομένως, στην απλοποιημένη σχέση  $F = A(C + B)$ , η οποία αντιστοιχεί στο κύκλωμα του Σχήματος 5.5.

Αξίζει να παρατηρήσουμε πως, κατά τη διάρκεια της διαδικασίας αλγεβρικής απλοποίησης, οι ενδιαμέσες εκφράσεις της λογικής συνάρτησης ενδέχεται να είναι συνθετότερες από την αρχική της έκφραση, όπως στο δεύτερο βήμα του συγκεκριμένου παραδείγματος. Παρόλα αυτά, μια τέτοια επιλογή είναι χρήσιμη γιατί επιτρέπει την περαιτέρω απλοποίηση (π.χ. μέσω της εξαγωγής κοινών παραγόντων) σε επόμενα βήματα. Δυστυχώς, η διαδικασία της αλγεβρικής απλοποίησης δεν είναι δυνατόν να τυποποιηθεί και βασίζεται στην διαίσθηση και την εμπειρία, γεγονός το οποίο αποτελεί και το κυριότερο μειονέκτημά της. Γι' αυτόν τον λόγο, άλλωστε, επινοήθηκε η μέθοδος του χάρτη Karnaugh ο οποίος, αν και στηρίζεται στις ίδιες αρχές, μπορεί να τυποποιηθεί, διευκολύνοντας την απλοποίηση των λογικών συναρτήσεων.

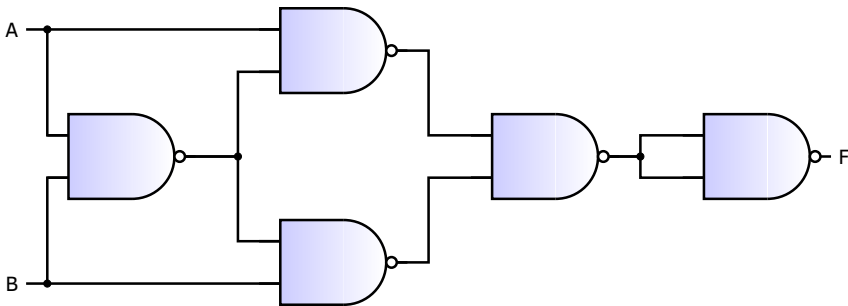
Κλείνοντας την παρουσίαση του παραδείγματος, μπορούμε να υπολογίσουμε την ποσοστιαία εξοικονόμηση λογικών πυλών ( $\varepsilon$ ) με τη βοήθεια της σχέσης  $\varepsilon = \frac{N_a - N_t}{N_a} \cdot 100\%$ , όπου  $N_a$  ο αριθμός των πυλών στο αρχικό κύκλωμα του Σχήματος 5.4 και  $N_t$  ο αριθμός των πυλών στο τελικό απλοποιημένο κύκλωμα του Σχήματος 5.5. Είναι, επομένως,  $\varepsilon = \frac{N_a - N_t}{N_a} \cdot 100\% = \frac{6 - 2}{6} \cdot 100\% \approx 66.67\%$ , όπου στον υπολογισμό λάβαμε υπόψη μας πως οι κύκλοι του συμπληρώματος ( $\circ$ ) στις εισόδους των λογικών πυλών AND αντιστοιχούν σε πύλες NOT.

### ● Άσκηση 5.2.

Να απλοποιηθεί αλγεβρικά το συνδυαστικό κύκλωμα του Σχήματος 5.6.



Σχήμα 5.6 Συνδυαστικό κύκλωμα για την Άσκηση 5.2



Σχήμα 5.7 Συνδυαστικό κύκλωμα για την Άσκηση 5.3

### ● Άσκηση 5.3.

Να απλοποιηθεί αλγεβρικά το συνδυαστικό κύκλωμα του Σχήματος 5.7.

## 5.3.2 Μέθοδος του χάρτη Karnaugh

### 5.3.2.1 Μορφή χάρτη Karnaugh

Ο χάρτης Karnaugh ενός συνδυαστικού κυκλώματος περιέχει την ίδια πληροφορία που περιέχει και ο αντίστοιχος πίνακας αλήθειας, με διαφορετική ωστόσο διάταξη ώστε να διευκολύνεται η διαδικασία απλοποίησης.

#### ■ Χάρτης δύο μεταβλητών

Έστω λογική συνάρτηση  $F(A, B)$  δύο μεταβλητών  $A$  και  $B$  η οποία περιγράφει τη λειτουργία συνδυαστικού κυκλώματος δύο εισόδων σύμφωνα με τον πίνακα αλήθειας του Πίνακα 5.1(α).

Πίνακας 5.1 Πίνακας αλήθειας (α) και χάρτης Karnaugh (β) κυκλώματος δύο εισόδων

A	B	F
0	0	$F(0,0)$
0	1	$F(0,1)$
1	0	$F(1,0)$
1	1	$F(1,1)$

α

	B	0	1
A		0	1
0		$F(0,0)$	$F(0,1)$
1		$F(1,0)$	$F(1,1)$

β

Πίνακας 5.2 Αντιστοιχία μεταξύ πίνακα αλήθειας (α) και χάρτη Karnaugh (β) κυκλώματος δύο εισόδων

A	B	F
0	0	1
0	1	2
1	0	3
1	1	4

α

	B	0	1
A		0	1
0		1	2
1		3	4

β

Ο χάρτης Karnaugh για τη συνάρτηση αυτή είναι ένας πίνακας  $2 \times 2$ , οι γραμμές του οποίου αντιστοιχούν στις διαφορετικές τιμές της μεταβλητής  $A$ , ενώ οι στήλες του αντιστοιχούν στις διαφορετικές τιμές της μεταβλητής  $B$  (ή αντίστροφα). Κάθε στοιχείο του χάρτη Karnaugh περιλαμβάνει την τιμή της συνάρτησης  $F$  η οποία αντιστοιχεί στην τιμή της μεταβλητής  $A$  η οποία καθορίζεται από τη γραμμή όπου ανήκει το στοιχείο, και στην τιμή της μεταβλητής  $B$  η οποία καθορίζεται από την αντίστοιχη στήλη, όπως φαίνεται στον Πίνακα 5.1(β).

Στον Πίνακα 5.2 παρουσιάζεται με πιο εποπτικό τρόπο η αντιστοιχία της θέσης των τιμών της συνάρτησης  $F$  στον πίνακα αλήθειας με τις αντίστοιχες θέσεις τους στον χάρτη Karnaugh, όπου οι αριθμοί υποδηλώνουν τους συνδυασμούς των μεταβλητών  $A$  και  $B$  κατά αύξουσα σειρά ως προς τη θέση τους στον πίνακα αλήθειας της συνάρτησης.

■ Παράδειγμα 5.3.

Θα βρούμε τον χάρτη Karnaugh της λογικής συνάρτησης  $F$  η οποία περιγράφεται από τον πίνακα αλήθειας του Πίνακα 5.3(α).

Με βάση την αντιστοιχία που υποδεικνύει ο Πίνακας 5.2 μπορούμε να συμπληρώσουμε τον χάρτη Karnaugh του Πίνακα 5.3(β).

Πίνακας 5.3 Πίνακας αλήθειας (α) και χάρτης Karnaugh (β) για το κύκλωμα του Παραδείγματος 5.3

α
---

A	B	F
0	0	0
0	1	1
1	0	0
1	1	1

	B	0	1
A			
0		0	1
1		0	1

β
---

Πίνακας 5.4 Πίνακας αλήθειας (α) και χάρτης Karnaugh (β) κυκλώματος τριών εισόδων

α
---

A	B	C	F
0	0	0	$F(0,0,0)$
0	0	1	$F(0,0,1)$
0	1	0	$F(0,1,0)$
0	1	1	$F(0,1,1)$
1	0	0	$F(1,0,0)$
1	0	1	$F(1,0,1)$
1	1	0	$F(1,1,0)$
1	1	1	$F(1,1,1)$

	BC	00	01	11	10
A					
0		$F(0,0,0)$	$F(0,0,1)$	$F(0,1,1)$	$F(0,1,0)$
1		$F(1,0,0)$	$F(1,0,1)$	$F(1,1,1)$	$F(1,1,0)$

β
---

**Άσκηση 5.4.**  
 Δίνεται η λογική συνάρτηση  $F(A, B) = A + \bar{B}$ . Να καταστρώσετε τον χάρτη Karnaugh της συνάρτησης.

**■ Χάρτης τριών μεταβλητών**

Έστω λογική συνάρτηση  $F(A, B, C)$  τριών μεταβλητών  $A, B$  και  $C$  η οποία περιγράφει τη λειτουργία συνδυαστικού κυκλώματος τριών εισόδων σύμφωνα με τον πίνακα αλήθειας του Πίνακα 5.4(α).

Ο χάρτης Karnaugh για τη συνάρτηση αυτή είναι ένας πίνακας  $2 \times 4$ , οι γραμμές του οποίου αντιστοιχούν στις διαφορετικές τιμές της μεταβλητής  $A$ , ενώ οι στήλες του αντιστοιχούν στους διαφορετικούς συνδυασμούς τι-

μών των μεταβλητών  $B$  και  $C$ , όπως φαίνεται στον Πίνακα 5.4(β)<sup>6</sup>. Κάθε στοιχείο του χάρτη Karnaugh περιλαμβάνει την τιμή της συνάρτησης  $F$  η οποία αντιστοιχεί στην τιμή της μεταβλητής  $A$  η οποία καθορίζεται από τη γραμμή όπου ανήκει το στοιχείο, και τις τιμές των μεταβλητών  $B$  και  $C$  οι οποίες καθορίζονται από την αντίστοιχη στήλη, όπως φαίνεται στον Πίνακα 5.4(β).

Μια πολύ σημαντική παρατήρηση αφορά τον κώδικα ο οποίος χρησιμοποιείται για την διάταξη των συνδυασμών των τιμών των μεταβλητών σε έναν χάρτη Karnaugh. Όπως μπορούμε να παρατηρήσουμε από τον Πίνακα 5.4(β), η διάταξη αυτή διαφέρει σε σχέση με εκείνη στον πίνακα αλήθειας [βλπ Πίνακα 5.4(α)]. Στη δεύτερη περίπτωση χρησιμοποιείται η διάταξη που ακολουθεί τη φυσική δυαδική αναπαράσταση. Αντίθετα, στην περίπτωση του χάρτη Karnaugh η διάταξη ακολουθεί τον κώδικα Gray (βλπ παράγραφο 1.3.3) κατά τρόπο ώστε συνδυασμοί μεταβλητών που αντιστοιχούν σε εφάπτομενα κελιά του χάρτη να διαφέρουν μεταξύ τους μόνο κατά ένα δυαδικό ψηφίο<sup>7</sup>.

Η προηγούμενη προϋπόθεση, η οποία συνοψίζεται στην ακόλουθη παρατήρηση, είναι ουσιώδης προκειμένου να είναι δυνατή η απλοποίηση με τη βοήθεια του χάρτη Karnaugh, για τους λόγους που θα εξηγήσουμε αναλυτικά στη συνέχεια.

### ■ Παρατήρηση

Στον χάρτη Karnaugh οι συνδυασμοί των τιμών των μεταβλητών διατάσσονται με βάση τον κώδικα Gray, ώστε δύο γειτονικοί συνδυασμοί να διαφέρουν μόνο κατά ένα δυαδικό ψηφίο.

Στον Πίνακα 5.5 παρουσιάζεται με πιο εποπτικό τρόπο η αντιστοιχία της θέσης των τιμών της συνάρτησης  $F$  στον πίνακα αλήθειας με τις αντίστοιχες θέσεις τους στον χάρτη Karnaugh, όπου οι αριθμοί υποδηλώνουν τους συνδυασμούς των μεταβλητών  $A$ ,  $B$  και  $C$  κατά αύξουσα σειρά ως προς τη θέση τους στον πίνακα αλήθειας της συνάρτησης. Αξίζει να προσέξουμε την αντιστροφή της διάταξης των τιμών της συνάρτησης στις δύο τελευταίες στήλες του χάρτη Karnaugh, ως αποτέλεσμα της εφαρμογής του κώδικα Gray.

### ■ Παράδειγμα 5.4.

Θα βρούμε τον χάρτη Karnaugh της λογικής συνάρτησης  $F$  η οποία περιγράφεται από τον πίνακα αλήθειας του Πίνακα 5.6(α).

Με βάση την αντιστοιχία που υποδεικνύει ο Πίνακας 5.5 μπορούμε να συμπληρώσουμε τον χάρτη Karnaugh του Πίνακα 5.6(β).

<sup>6</sup>Ισοδύναμα, θα μπορούσαμε να εναλλάξουμε τις γραμμές του χάρτη με τις στήλες του, παίρνοντας έναν πίνακα διαστάσεων  $4 \times 2$  ο οποίος θα αντιστοιχούσε σε έγκυρο χάρτη Karnaugh. Επίσης, θα μπορούσαμε να πάρουμε έναν έγκυρο χάρτη Karnaugh ομαδοποιώντας οποιοδήποτε ζεύγος μεταβλητών (π.χ. τις  $A$  και  $C$ , αντί των  $B$  και  $C$ ).

<sup>7</sup>Η παρατήρηση ισχύει και για την περίπτωση του χάρτη Karnaugh δύο μεταβλητών, αν και δεν είναι εμφανής καθώς ο μονοψήφιος κώδικας Gray ταυτίζεται με τον μονοψήφιο φυσικό τρόπο δυαδικής αναπαράστασης.

Πίνακας 5.5 Αντιστοιχία μεταξύ πίνακα αλήθειας (α) και χάρτη Karnaugh (β) κυκλώματος τριών εισόδων

α

A	B	C	F
0	0	0	1
0	0	1	2
0	1	0	3
0	1	1	4
1	0	0	5
1	0	1	6
1	1	0	7
1	1	1	8

β

BC \ A	00	01	11	10
0	1	2	4	3
1	5	6	8	7

Πίνακας 5.6 Πίνακας αλήθειας (α) και χάρτης Karnaugh (β) για το Παράδειγμα 5.4

α

A	B	C	F
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	1

β

BC \ A	00	01	11	10
0	0	0	0	1
1	1	1	1	0

**Άσκηση 5.5.**

Δίνεται η λογική συνάρτηση  $F(A, B, C) = AC + \bar{B}$ . Να καταστρώσετε τον χάρτη Karnaugh της συνάρτησης.

Πίνακας 5.7 Πίνακας αλήθειας (α) και χάρτης Karnaugh (β) κυκλώματος τεσσάρων εισόδων

α

A	B	C	D	F
0	0	0	0	$F(0,0,0,0)$
0	0	0	1	$F(0,0,0,1)$
0	0	1	0	$F(0,0,1,0)$
0	0	1	1	$F(0,0,1,1)$
0	1	0	0	$F(0,1,0,0)$
0	1	0	1	$F(0,1,0,1)$
0	1	1	0	$F(0,1,1,0)$
0	1	1	1	$F(0,1,1,1)$
1	0	0	0	$F(1,0,0,0)$
1	0	0	1	$F(1,0,0,1)$
1	0	1	0	$F(1,0,1,0)$
1	0	1	1	$F(1,0,1,1)$
1	1	0	0	$F(1,1,0,0)$
1	1	0	1	$F(1,1,0,1)$
1	1	1	0	$F(1,1,1,0)$
1	1	1	1	$F(1,1,1,1)$

β

CD \ AB	00	01	11	10
00	$F(0,0,0,0)$	$F(0,0,0,1)$	$F(0,0,1,1)$	$F(0,0,1,0)$
01	$F(0,1,0,0)$	$F(0,1,0,1)$	$F(0,1,1,1)$	$F(0,1,1,0)$
11	$F(1,1,0,0)$	$F(1,1,0,1)$	$F(1,1,1,1)$	$F(1,1,1,0)$
10	$F(1,0,0,0)$	$F(1,0,0,1)$	$F(1,0,1,1)$	$F(1,0,1,0)$

■ Χάρτης τεσσάρων μεταβλητών

Έστω λογική συνάρτηση  $F(A, B, C, D)$  τεσσάρων μεταβλητών  $A, B, C$  και  $D$  η οποία περιγράφει τη λειτουργία συνδυαστικού κυκλώματος τεσσάρων εισόδων σύμφωνα με τον πίνακα αλήθειας του Πίνακα 5.7(α).

Ο χάρτης Karnaugh για τη συνάρτηση αυτή είναι ένας πίνακας  $4 \times 4$ , οι γραμμές του οποίου αντιστοιχούν στους διαφορετικούς συνδυασμούς τιμών των μεταβλητών  $A$  και  $B$ , ενώ οι στήλες του αντιστοιχούν στους διαφορετικούς συνδυασμούς τιμών των μεταβλητών  $C$  και  $D$ , όπως φαίνεται στον Πίνακα 5.7(β)<sup>8</sup>. Κάθε στοιχείο του χάρτη Karnaugh περιλαμβάνει την τιμή

<sup>8</sup>Ισοδύναμα, θα μπορούσαμε να πάρουμε έναν έγκυρο χάρτη Karnaugh ομαδοποιώντας οποιαδήποτε ζεύγη μεταβλητών (π.χ. χρησιμοποιώντας τα ζεύγη  $A - C$  και  $B - D$ , αντί των  $A - B$  και  $C - D$ ).

Πίνακας 5.8 Αντιστοιχία μεταξύ πίνακα αλήθειας (α) και χάρτη Karnaugh (β) κυκλώματος τεσσάρων εισόδων

α

β

A	B	C	D	F
0	0	0	0	1
0	0	0	1	2
0	0	1	0	3
0	0	1	1	4
0	1	0	0	5
0	1	0	1	6
0	1	1	0	7
0	1	1	1	8
1	0	0	0	9
1	0	0	1	10
1	0	1	0	11
1	0	1	1	12
1	1	0	0	13
1	1	0	1	14
1	1	1	0	15
1	1	1	1	16

CD \ AB	00	01	11	10
00	1	2	4	3
01	5	6	8	7
11	13	14	16	15
10	9	10	12	11

της συνάρτησης  $F$  η οποία αντιστοιχεί στις τιμές των μεταβλητών  $A$  και  $B$  οι οποίες καθορίζονται από τη γραμμή όπου ανήκει το στοιχείο, και τις τιμές των μεταβλητών  $C$  και  $D$  οι οποίες καθορίζονται από την αντίστοιχη στήλη, όπως φαίνεται στον Πίνακα 5.7(β).

Κι εδώ θα πρέπει να τονισθεί πως ο κώδικα ο οποίος χρησιμοποιείται για την διάταξη των συνδυασμών των τιμών των μεταβλητών είναι ο κώδικας Gray, κατά τρόπο ώστε συνδυασμοί μεταβλητών που αντιστοιχούν σε εφαιπτόμενα κελιά του χάρτη να διαφέρουν μεταξύ τους μόνο κατά ένα δυαδικό ψηφίο.

Στον Πίνακα 5.8 παρουσιάζεται η αντιστοιχία της θέσης των τιμών της

Πίνακας 5.9 Πίνακας αλήθειας (α) και χάρτης Karnaugh (β) για το Παράδειγμα 5.5

α

A	B	C	D	F
0	0	0	0	0
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

β

CD \ AB	00	01	11	10
00	0	0	0	1
01	1	1	1	0
11	0	0	0	0
10	1	1	1	1

συνάρτησης  $F$  στον πίνακα αλήθειας με τις αντίστοιχες θέσεις τους στον χάρτη Karnaugh, όπου οι αριθμοί υποδηλώνουν τους συνδυασμούς των μεταβλητών  $A, B, C$  και  $D$  κατά αύξουσα σειρά ως προς τη θέση τους στον πίνακα αλήθειας της συνάρτησης. Αξίζει να προσέξουμε την αντιστροφή της διάταξης των τιμών της συνάρτησης στις δύο τελευταίες στήλες του χάρτη Karnaugh, όσο και την εναλλαγή των δύο τελευταίων γραμμών του, ως συνέπεια της εφαρμογής του κώδικα Gray.

■ Παράδειγμα 5.5.

Θα βρούμε τον χάρτη Karnaugh της λογικής συνάρτησης  $F$  η οποία περιγράφεται από τον πίνακα αλήθειας του Πίνακα 5.9(α).

Με βάση την αντιστοιχία που υποδεικνύει ο Πίνακας 5.8 μπορούμε να συμπληρώσουμε τον χάρτη Karnaugh του Πίνακα 5.9(β).

Πίνακας 5.10 Χάρτης Karnaugh για τη λογική συνάρτηση  $F = \overline{A}B + AB$ 

	B	0	1
A	0	0	1
1	0	1	1

### ● Άσκηση 5.6.

Δίνεται η λογική συνάρτηση  $F(A, B, C) = AC + \overline{B}D$ . Να καταστρώσετε τον χάρτη Karnaugh της συνάρτησης.

### ■ Χάρτης για περισσότερες από τέσσερις μεταβλητές

Για την απλοποίηση συναρτήσεων με περισσότερες από τέσσερις μεταβλητές χρησιμοποιούνται περισσότεροι του ενός χάρτες Karnaugh, γεγονός που αποδυναμώνει το εποπτικό της μεθόδου. Στο βιβλίο αυτό θα χρησιμοποιούμε χάρτες Karnaugh έως και τεσσάρων μεταβλητών. Για την περιγραφή των αντίστοιχων χαρτών για μεγαλύτερο αριθμό μεταβλητών, ο αναγνώστης ανατρέξει στη σχετική βιβλιογραφία (π.χ. στο [23]).

#### 5.3.2.2 Απλοποίηση μέσω χάρτη Karnaugh

Πριν προχωρήσουμε στη διατύπωση της γενικής μεθοδολογίας με την οποία μπορούμε να επιτύχουμε την απλοποίηση ενός συνδυαστικού κυκλώματος μέσω χάρτη Karnaugh, είναι χρήσιμο να κατανοήσουμε τις αρχές στις οποίες αυτή βασίζεται.

Ας θεωρήσουμε τον χάρτη Karnaugh του Πίνακα 5.10, ο οποίος αντιστοιχεί στη λογική συνάρτηση  $F = \overline{A}B + AB$ . Η συνάρτηση  $F$  απλοποιείται αλγεβρικά ως εξής:  $F = \overline{A}B + AB = B(\overline{A} + A) = B$ . Παρατηρώντας τον χάρτη Karnaugh του Πίνακα 5.10, μπορούμε να διαπιστώσουμε πως η απλοποίηση προκύπτει από το ζεύγος των γειτονικών μονάδων<sup>9</sup>, έχοντας υπόψη πως η μεταβλητή η οποία λαμβάνει όλες τις δυνατές τιμές της απλοποιείται (στη συγκεκριμένη περίπτωση, η μεταβλητή  $A$ ), ενώ η μεταβλητή η οποία διατηρεί σταθερή τιμή και για τα δύο μέλη του ζεύγους (εδώ η μεταβλητή  $B$ ) παραμένει. Με άλλα λόγια, η μεταβλητή που διατηρεί σταθερή τιμή αντιπροσωπεύει τον κοινό παράγοντα ο οποίος μπορεί να εξαχθεί μεταξύ των όρων οι οποίοι αντιστοιχούν στις μονάδες του ζεύγους. Επειδή, δε, η μεταβλητή που αλλάζει μπορεί να πάρει όλες τις δυνατές τιμές της (συμπλη-

<sup>9</sup>Στον χάρτη Karnaugh σημειώνονται σε πλαίσιο.

Πίνακας 5.11 Χάρτης Karnaugh για τη λογική συνάρτηση  $F = \overline{A}\overline{B} + A\overline{B}$

	<b>B</b>	<b>0</b>	<b>1</b>
<b>A</b>			
<b>0</b>		<b>1</b>	<b>0</b>
<b>1</b>		<b>1</b>	<b>0</b>

Πίνακας 5.12 Χάρτης Karnaugh για τη λογική συνάρτηση  $F = \overline{A}\overline{B}\overline{C} + \overline{A}\overline{B}C + \overline{A}B\overline{C} + \overline{A}BC$

	<b>BC</b>	<b>00</b>	<b>01</b>	<b>11</b>	<b>10</b>
<b>A</b>					
<b>0</b>		<b>1</b>	<b>1</b>	<b>1</b>	<b>1</b>
<b>1</b>		<b>0</b>	<b>0</b>	<b>0</b>	<b>0</b>

ρωμένη και ασυμπλήρωτη) απλοποιείται, όπως συνέβη στο τελευταίο βήμα της αλγεβρικής απλοποίησης της συγκεκριμένης περίπτωσης.

Ας θεωρήσουμε τον χάρτη Karnaugh του Πίνακα 5.11, ο οποίος αντιστοιχεί στη λογική συνάρτηση  $F = \overline{A}\overline{B} + A\overline{B}$ . Η συνάρτηση  $F$  απλοποιείται αλγεβρικά ως εξής:  $F = \overline{A}\overline{B} + A\overline{B} = \overline{B}(\overline{A} + A) = \overline{B}$ . Παρατηρώντας τον χάρτη Karnaugh του Πίνακα 5.11, μπορούμε να διαπιστώσουμε πως η απλοποίηση προκύπτει από το ζεύγος των γειτονικών μονάδων οι οποίες σημειώνονται σε πλαίσιο, έχοντας υπόψη πως η μεταβλητή η οποία λαμβάνει όλες τις δυνατές τιμές της απλοποιείται (στη συγκεκριμένη περίπτωση, η μεταβλητή  $A$ ), ενώ η μεταβλητή η οποία διατηρεί σταθερή τιμή και για τα δύο μέλη του ζεύγους (εδώ η μεταβλητή  $B$ ) παραμένει. Επειδή, όμως, η τιμή της μεταβλητής  $B$  η οποία αντιστοιχεί στη στήλη όπου ανήκει το ζεύγος των μονάδων το οποίο είναι υπεύθυνο για την απλοποίηση είναι μηδενική, θα θεωρήσουμε το συμπλήρωμα της αντίστοιχης έκφρασης ( $\overline{B}$ ), το οποίο και αντιστοιχεί στην απλοποιημένη μορφή της λογικής συνάρτησης την οποία εξετάζουμε.

Ας θεωρήσουμε τον χάρτη Karnaugh του Πίνακα 5.12, ο οποίος αντιστοιχεί στη λογική συνάρτηση  $F = \overline{A}\overline{B}\overline{C} + \overline{A}\overline{B}C + \overline{A}B\overline{C} + \overline{A}BC$ . Η συνάρτηση  $F$  απλοποιείται αλγεβρικά ως εξής:

$$F = \overline{A}\overline{B}\overline{C} + \overline{A}\overline{B}C + \overline{A}B\overline{C} + \overline{A}BC = \overline{A}(\overline{B}\overline{C} + \overline{B}C + B\overline{C} + BC) = \overline{A}[\overline{B}(\overline{C} + C) + B(C + \overline{C})] = \overline{A}(\overline{B} \cdot 1 + B \cdot 1) = \overline{A}(\overline{B} + B) = \overline{A} \cdot 1 = \overline{A}$$

Πίνακας 5.13 Χάρτης Karnaugh για τη λογική συνάρτηση  $F = \overline{A}\overline{B}C + \overline{A}BC + A\overline{B}C + ABC$

BC \ A	00	01	11	10
0	0	1	1	0
1	0	1	1	0

Και σε αυτή την περίπτωση μπορούμε να παρατηρήσουμε πως η απλοποίηση προκύπτει από την ομάδα των γειτονικών μονάδων η οποία σημειώνεται στον χάρτη, λαμβάνοντας υπόψη πως κάθε μεταβλητή η οποία λαμβάνει όλες τις δυνατές τιμές της απλοποιείται (στη συγκεκριμένη περίπτωση οι μεταβλητές  $B$  και  $C$ ), ενώ κάθε μεταβλητή η οποία διατηρεί σταθερή τιμή για όλα τα μέλη της ομάδας (εδώ η μεταβλητή  $A$ ) παραμένει (ως ο κοινός παράγοντας), ασυμπλήρωτη αν η σταθερή της τιμή είναι ίση με τη λογική μονάδα, και συμπληρωμένη αν είναι μηδενική.

Έστω, τώρα, ο χάρτης Karnaugh του Πίνακα 5.13, ο οποίος αντιστοιχεί στη λογική συνάρτηση  $F = \overline{A}\overline{B}C + \overline{A}BC + A\overline{B}C + ABC$ . Η συνάρτηση  $F$  απλοποιείται αλγεβρικά ως εξής:

$$\begin{aligned}
 F &= \overline{A}\overline{B}C + \overline{A}BC + A\overline{B}C + ABC = \overline{A}C(\overline{B} + B) + AC(\overline{B} + B) = \\
 &= \overline{A}C + AC = (\overline{A} + A)C = C
 \end{aligned}$$

Η διαδικασία αλγεβρικής απλοποίησης αναδεικνύει τη διαδοχική απλοϊφή των μεταβλητών  $B$  και  $A$  οι οποίες μεταβάλλονται για τα μέλη της ομάδας η οποία σημειώνεται στον χάρτη. Παραμένει, τελικά, η μεταβλητή  $C$  η οποία διατηρείται σταθερή μεταξύ των διαδοχικών στηλών τις οποίες καταλαμβάνει η συγκεκριμένη ομάδα.

### Ερώτηση 5.1.

Αν η διάταξη των συνδυασμών των τιμών των μεταβλητών σε έναν χάρτη Karnaugh δεν ακολουθούσε τον κώδικα Gray, θα ήταν δυνατό να λειτουργήσει η διαδικασία της απλοποίησης;

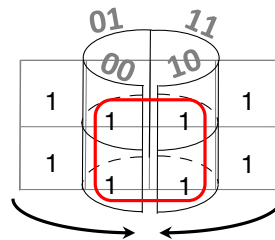
Θα αναδείξουμε μια σημαντική ιδιότητα του χάρτη Karnaugh, εξετάζοντας ένα ακόμη παράδειγμα. Έστω ο χάρτης του Πίνακα 5.14, ο οποίος αντιστοιχεί στη λογική συνάρτηση  $F = \overline{A}\overline{B}\overline{C} + \overline{A}B\overline{C} + A\overline{B}\overline{C} + ABC$ . Η συνάρτηση  $F$  απλοποιείται αλγεβρικά ως εξής:

$$\begin{aligned}
 F &= \overline{A}\overline{B}\overline{C} + \overline{A}B\overline{C} + A\overline{B}\overline{C} + ABC = \overline{A}\overline{C}(\overline{B} + B) + A\overline{C}(\overline{B} + B) = \\
 &= \overline{A}\overline{C} + A\overline{C} = (\overline{A} + A)\overline{C} = \overline{C}
 \end{aligned}$$

Πίνακας 5.14 Χάρτης Karnaugh για τη λογική συνάρτηση  $F = \overline{A}B\overline{C} + \overline{A}B\overline{C} + \overline{A}B\overline{C} + \overline{A}B\overline{C}$

	BC	00	01	11	10
A		00	01	11	10
0		1	0	0	1
1		1	0	0	1

	BC	00	01	11	10
A		00	01	11	10
0		1	0	0	1
1		1	0	0	1



Σχήμα 5.8 'Αναδίπλωση' του χάρτη Karnaugh

Αν θεωρήσουμε την ομάδα μη μηδενικών στοιχείων του Πίνακα 5.14, και εργαστούμε όπως στις προηγούμενες περιπτώσεις, μπορούμε να παρατηρήσουμε πως η απλοποιημένη έκφραση της λογικής συνάρτησης προκύπτει από τη μεταβλητή C η οποία διατηρείται σταθερή μεταξύ των στηλών τις οποίες καταλαμβάνει η συγκεκριμένη ομάδα και η οποία λαμβάνεται συμπληρωμένη επειδή η σταθερή τιμή της είναι μηδενική.

Είναι ενδιαφέρον να προσέξουμε πως, εξαιτίας της κωδικοποίησης Gray η οποία χρησιμοποιείται για τη διάταξη των συνδυασμών τιμών των μεταβλητών, οι στήλες της συγκεκριμένης ομάδας μπορούν να θεωρηθούν γειτονικές. Γενικά, για το σχηματισμό των ομάδων οι οποίες καθορίζουν την απλοποίηση μπορούμε να θεωρούμε πως ο χάρτης Karnaugh είναι 'κλειστός' ή 'αναδιπλούμενος', κατά την έννοια που υποδεικνύει το Σχήμα 5.8.

Ας θεωρήσουμε τη λογική συνάρτηση F, ο χάρτης Karnaugh της οποίας μπορεί να αναλυθεί στους αντίστοιχους χάρτες των συναρτήσεων F<sub>1</sub> και F<sub>2</sub>, σύμφωνα με το Σχήμα 5.9. Με άλλα λόγια, ο χάρτης Karnaugh της F μπορεί να προκύψει ως το άθροισμα (η λογική διάζευξη) των αντίστοιχων χαρτών των συναρτήσεων F<sub>1</sub> και F<sub>2</sub>. Έχει ενδιαφέρον να παρατηρήσουμε πως υπάρχουν ορισμένα μη μηδενικά στοιχεία τα οποία είναι κοινά μεταξύ των χαρτών Karnaugh των συναρτήσεων F<sub>1</sub> και F<sub>2</sub>. Εργαζόμενοι με τους επιμέρους χάρτες Karnaugh μπορούμε να βρούμε πως η λογική συνάρτηση F<sub>1</sub> απλοποιείται στη μορφή F<sub>1</sub> = C, καθώς για την τετράδα μη μηδενικών στοιχείων του αντίστοιχου χάρτη παραμένει σταθερή η μεταβλητή C. Παρόμοια, η συνάρτηση F<sub>2</sub> απλοποιείται στη μορφή F<sub>2</sub> = A, καθώς για την τετράδα μη

$F = F_1 + F_2 = C + A$

BC \ A	00	01	11	10
0	0	1	1	0
1	1	1	1	1

$F_1 = C$

BC \ A	00	01	11	10
0	0	1	1	0
1	0	1	1	0

$F_2 = A$

BC \ A	00	01	11	10
0	0	0	0	0
1	1	1	1	1

Σχήμα 5.9 Ανάλυση χάρτη Karnaugh σε δύο επιμέρους χάρτες

μηδενικών στοιχείων του αντίστοιχου χάρτη παραμένει σταθερή η μεταβλητή  $A$ . Αθροίζοντας τις απλοποιημένες εκφράσεις των συναρτήσεων  $F_1$  και  $F_2$  μπορούμε να καταλήξουμε στον απλοποιημένο τύπο της συνάρτησης  $F$ :  $F = F_1 + F_2 = C + A$ .

Συνοψίζοντας, στα προηγούμενα παραδείγματα είδαμε πώς η απλοποίηση μιας λογικής συνάρτησης μπορεί να προκύψει από την ομαδοποίηση μηδενικών στοιχείων του αντίστοιχου χάρτη Karnaugh. Λαμβάνοντας υπόψη την αντιστοιχία του πίνακα αλήθειας μιας λογικής συνάρτησης και του χάρτη Karnaugh, αυτά τα μη μηδενικά στοιχεία αντιστοιχούν σε *όρους ελαχίστου*, σύμφωνα με όσα αναφέρθηκαν στην παράγραφο 4.2.2.1. Όπως θα δούμε στη συνέχεια, θα μπορούσαμε να εργαστούμε, ισοδύναμα, με τα μηδενικά στοιχεία του χάρτη και, επομένως, με τους αντίστοιχους *όρους μεγίστου*.

Ανεξάρτητα από τη χρήση όρων ελαχίστου ή μεγίστου, η διαδικασία απλοποίησης μιας λογικής συνάρτησης ή του αντίστοιχου συνδυαστικού κυκλώματος με τη βοήθεια του χάρτη Karnaugh ακολουθεί τα εξής γενικά βήματα:

### ■ Απλοποίηση με χάρτη Karnaugh

1. Καταστρώνουμε τον χάρτη Karnaugh ο οποίος περιγράφει το συνδυαστικό κύκλωμα ή τη λογική συνάρτηση
2. Ομαδοποιούμε εφαπτόμενα στοιχεία του χάρτη (*μονάδες* αν εργαζόμαστε με όρους ελαχίστου και *μηδενικά* αν εργαζόμαστε με όρους μεγίστου) σε ομάδες με αριθμό μελών ίσο με δυνά-

		Σωστό			
		00	01	11	10
A	BC				
0		0	0	0	0
1		0	1	1	0

		Λάθος			
		00	01	11	10
A	BC				
0		0	0	1	0
1		0	1	1	0

Σχήμα 5.10 Παράδειγμα σωστής και λανθασμένης ομάδας

μεις του 2, επιδιώκοντας την ένταξη όσο το δυνατόν περισσότερων στοιχείων του χάρτη σε ομάδες με τον μεγαλύτερο δυνατό αριθμό μελών.

3. Για κάθε ομάδα προσδιορίζουμε την έκφραση (στη μορφή όρων ελαχίστου ή μεγίστου) η οποία αντιστοιχεί στη μεταβλητή ή στις μεταβλητές οι οποίες παραμένουν σταθερές για όλα τα στοιχεία της ομάδας.
4. Βρίσκουμε την απλοποιημένη έκφραση ως το *άθροισμα* των εκφράσεων οι οποίες προέκυψαν από κάθε ομάδα στοιχείων αν εργαζόμαστε με όρους *ελαχίστου*, ή ως το *γινόμενο* τους αν εργαζόμαστε με όρους *μεγίστου*.

### 5.3.2.3 Κανόνες ομαδοποίησης στοιχείων στον χάρτη Karnaugh

Στην παράγραφο αυτή θα αναφέρουμε ‘καλές πρακτικές’ για τον σχηματισμό ομάδων στοιχείων σε έναν χάρτη Karnaugh. Στα παραδείγματα που θα χρησιμοποιήσουμε θα δουλεύουμε με ομάδες μη μηδενικών στοιχείων (μονάδων), παρόλα αυτά, οι ίδιοι κανόνες ισχύουν και για την ομαδοποίηση μη μηδενικών στοιχείων.

**■ 1ος Κανόνας**  
 Οι ομάδες περιλαμβάνουν *όμοια* στοιχεία.

Στο Σχήμα 5.10 φαίνεται παράδειγμα ορθής εφαρμογής του προηγούμενου κανόνα, καθώς και παράδειγμα παραβίασής του.

**■ 2ος Κανόνας**  
 Η ομαδοποίηση στοιχείων επιτρέπεται κατά την *οριζόντια* ή την *κατακόρυφη* έννοια και όχι κατά τη *διαγώνια*.

Στο Σχήμα 5.11 φαίνεται παράδειγμα ορθής εφαρμογής του προηγούμενου κανόνα, καθώς και παράδειγμα παραβίασής του.

		Σωστό			
		00	01	11	10
A	BC				
0		0	0	0	0
1		0	1	1	0

		Λάθος			
		00	01	11	10
A	BC				
0		0	0	1	0
1		0	1	0	0

Σχήμα 5.11 Παράδειγμα σωστής και λανθασμένης κατεύθυνσης σχηματισμού ομάδων

		Σωστό			
		00	01	11	10
A	BC				
0		0	0	0	1
1		0	1	1	0

		Λάθος			
		00	01	11	10
A	BC				
0		0	0	0	0
1		1	1	1	0

Σχήμα 5.12 Παράδειγμα σωστού και λανθασμένου πλήθους στοιχείων μιας ομάδας

**■ 3ος Κανόνας**  
 Το πλήθος των μελών μιας ομάδας μπορεί να είναι ίσο με *δύναμη του 2*, συμπεριλαμβανομένης και της μηδενικής δύναμης.

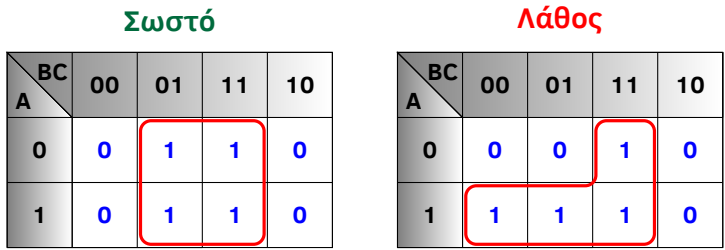
Στο Σχήμα 5.12 φαίνεται παράδειγμα ορθής εφαρμογής του προηγούμενου κανόνα, καθώς και παράδειγμα παραβίασής του.

**■ 4ος Κανόνας**  
 Το περίγραμμα μιας ομάδας επιτρέπεται να είναι μόνο *κυρτό τετράπλευρο*.

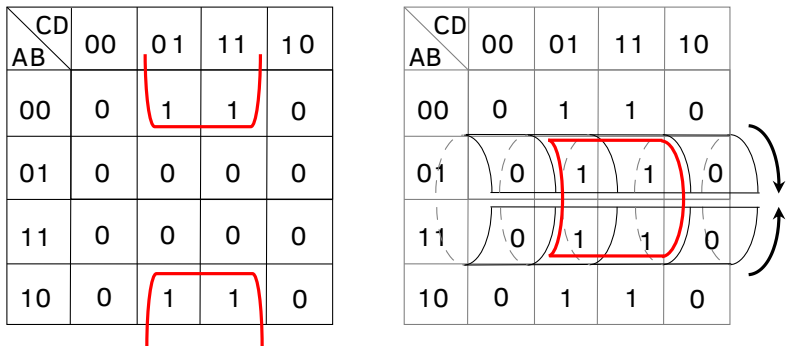
Στο Σχήμα 5.13 φαίνεται παράδειγμα ορθής εφαρμογής του προηγούμενου κανόνα, καθώς και παράδειγμα παραβίασής του.

**■ 5ος Κανόνας**  
 Για τον σχηματισμό ομάδων ο χάρτης Karnaugh μπορεί να *αναδιπλώνεται*.

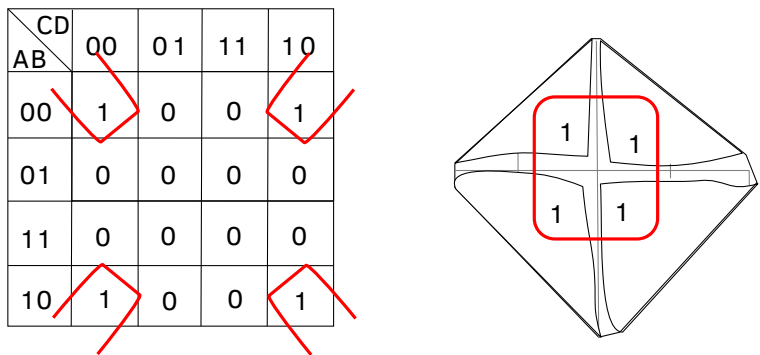
Στα Σχήματα 5.14 και 5.15 φαίνονται ενδεικτικά παραδείγματα.



Σχήμα 5.13 Παράδειγμα σωστού και λανθασμένου σχήματος μιας ομάδας



Σχήμα 5.14 Παράδειγμα 'αναδίπλωσης' του χάρτη Karnaugh



Σχήμα 5.15 Παράδειγμα 'αναδίπλωσης' του χάρτη Karnaugh

**6ος Κανόνας**  
 Δημιουργούμε ομάδες με το μεγαλύτερο δυνατό πλήθος στοιχείων.

Στο Σχήμα 5.16 παρουσιάζεται παράδειγμα ορθής εφαρμογής του προηγούμενου κανόνα, καθώς και παράδειγμα παραβίασής του. Θα πρέπει να

A \ BC	00	01	11	10
0	0	1	1	0
1	0	1	1	0

A \ BC	00	01	11	10
0	0	1	1	0
1	0	1	1	0

Σχήμα 5.16 Παράδειγμα κατακερματισμού ομάδων

A \ BC	00	01	11	10
0	0	1	0	0
1	1	1	1	1

A \ BC	00	01	11	10
0	0	1	0	0
1	1	1	1	1

Σχήμα 5.17 Παράδειγμα χρήσης κοινών στοιχείων

τονισθεί πως στην περίπτωση κατακερματισμού μεγάλων ομάδων σε μικρότερες, η απλοποίηση η οποία προκύπτει δεν είναι η καλύτερη δυνατή, όπως υποδηλώνει το παράδειγμα του ίδιου σχήματος.

**■ 7ος Κανόνας**

Ένα στοιχείο επιτρέπεται να ανήκει σε δύο (ή και περισσότερες) διαφορετικές ομάδες, αρκεί καμία από τις ομάδες αυτές να μην είναι υποσύνολο της άλλης.

Στο Σχήμα 5.17 παρουσιάζεται παράδειγμα ορθής εφαρμογής του προηγούμενου κανόνα, καθώς και παράδειγμα παραβίασής του. Θα πρέπει να τονισθεί πως σκοπός της ομαδοποίησης των στοιχείων του χάρτη Karnaugh είναι η ένταξη όσο το δυνατόν περισσότερων στοιχείων σε όσο το δυνατό λιγότερες και ευρύτερες ομάδες.

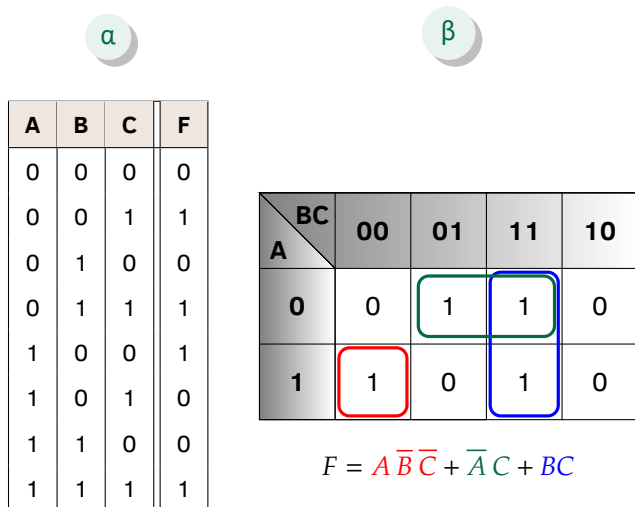
### 5.3.2.4 Παραδείγματα απλοποίησης Karnaugh με όρους ελαχίστου

**■ Παράδειγμα 5.6.**

Θα απλοποιήσουμε τη λογική συνάρτηση  $F = A\bar{B}\bar{C} + \bar{A}\bar{B}C + \bar{A}BC + ABC$ .

Ο πίνακας αλήθειας της συνάρτησης παρουσιάζεται στον Πίνακα 5.15(α) και μπορεί να προκύψει είτε από την αντικατά-

Πίνακας 5.15 Πίνακας αλήθειας (α) και χάρτης Karnaugh (β) για τη λογική συνάρτηση του Παραδείγματος 5.6



σταση όλων των δυνατών συνδυασμών τιμών των μεταβλητών στον τύπο της συνάρτησης, είτε από την παρατήρηση πως ο τύπος περιέχει αποκλειστικά όρους ελαχίστου, οι οποίοι αντιστοιχούν στις μη μηδενικές τιμές της συνάρτησης στον πίνακα αλήθειας της.

Σύμφωνα με την αντιστοιχία που υποδεικνύει ο Πίνακας 5.5, μπορούμε να συμπληρώσουμε τον χάρτη Karnaugh του Πίνακα 5.15(β) με βάση τον πίνακα αλήθειας της συνάρτησης.

Στη συνέχεια, ομαδοποιούμε τα μη μηδενικά στοιχεία του χάρτη Karnaugh στις τρεις ομάδες που υποδεικνύει ο Πίνακας 5.15(β) και προσδιορίζουμε την έκφραση η οποία αντιστοιχεί σε κάθε ομάδα με βάση τις μεταβλητές των οποίων οι τιμές παραμένουν σταθερές για όλα τα μέλη της συγκεκριμένης ομάδας.

Καταλήγουμε, τελικά, στην απλοποιημένη έκφραση  $F = A\bar{B}\bar{C} + \bar{A}C + BC$ .

**Άσκηση 5.7.**

Να αποδείξετε, χρησιμοποιώντας πίνακες αλήθειας, πως η αρχική και η απλοποιημένη έκφραση της λογικής συνάρτησης του προηγούμενου παραδείγματος είναι ισοδύναμες.

Πίνακας 5.16 Πίνακας αλήθειας (α) και χάρτης Karnaugh (β) για τη λογική συνάρτηση του Παραδείγματος 5.7

α

A	B	C	F
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

β

	BC	00	01	11	10
A		0	0	1	1
0	0	0	0	1	1
1	1	1	0	1	1

$F = A\bar{C} + B$

**Άσκηση 5.8.**

Να αποδείξετε, αλγεβρικά, πως η αρχική και η απλοποιημένη έκφραση της λογικής συνάρτησης του προηγούμενου παραδείγματος είναι ισόδυναμες.

**Παράδειγμα 5.7.**

Θα απλοποιήσουμε τη λογική συνάρτηση η οποία περιγράφεται από τον πίνακα αλήθειας του Πίνακα 5.16(α).

Σύμφωνα με την αντιστοιχία που υποδεικνύει ο Πίνακας 5.5, μπορούμε να συμπληρώσουμε τον χάρτη Karnaugh του Πίνακα 5.16(β) με βάση τον πίνακα αλήθειας της συνάρτησης.

Στη συνέχεια, ομαδοποιούμε τα μη μηδενικά στοιχεία του χάρτη Karnaugh στις δύο ομάδες που υποδεικνύει ο Πίνακας 5.16(β) και προσδιορίζουμε την έκφραση η οποία αντιστοιχεί σε κάθε ομάδα με βάση τις μεταβλητές των οποίων οι τιμές παραμένουν σταθερές για όλα τα μέλη της συγκεκριμένης ομάδας.

Καταλήγουμε, τελικά, στην απλοποιημένη έκφραση  $F = A\bar{C} + B$ .

**Άσκηση 5.9.**

Ξεκινώντας από τον πίνακα αλήθειας του προηγούμενου παραδείγματος, να βρείτε έκφραση για τη συνάρτηση  $F$  σε μορφή αθροίσματος όρων ελαχίστου, και να αποδείξετε αλγεβρικά πως η έκφραση αυτή

Πίνακας 5.17 Χάρτης Karnaugh για την Άσκηση 5.11

A \ BC	00	01	11	10
0	1	1	1	1
1	1	0	1	1

Πίνακας 5.18 Χάρτης Karnaugh για την Άσκηση 5.12

A \ BC	00	01	11	10
0	0	1	1	0
1	0	0	1	1

είναι ισοδύναμη της απλοποιημένης έκφρασης  $F = A\bar{C} + B$  στην οποία καταλήξαμε με τη μέθοδο του χάρτη Karnaugh.

● **Άσκηση 5.10.**

Να απλοποιήσετε τη λογική συνάρτηση  $F = AB + \bar{A}B$  με τη μέθοδο του χάρτη Karnaugh χρησιμοποιώντας όρους ελαχίστου.

● **Άσκηση 5.11.**

Έστω λογική συνάρτηση  $F$  της οποίας ο χάρτης Karnaugh φαίνεται στον Πίνακα 5.17. Να απλοποιήσετε τη λογική συνάρτηση  $F$  με τη μέθοδο του χάρτη Karnaugh χρησιμοποιώντας όρους ελαχίστου.

● **Άσκηση 5.12.**

Έστω λογική συνάρτηση  $F$  της οποίας ο χάρτης Karnaugh φαίνεται στον Πίνακα 5.18. Να απλοποιήσετε τη λογική συνάρτηση  $F$  με τη μέθοδο του χάρτη Karnaugh χρησιμοποιώντας όρους ελαχίστου.

Πίνακας 5.19 Χάρτης Karnaugh για το Παράδειγμα 5.8

BC \ A	00	01	11	10
0	0	1	1	0
1	0	X=1	1	X=0

$$F = C$$

Πίνακας 5.20 Χάρτης Karnaugh για το Παράδειγμα 5.8 (διαφορετική επιλογή τιμών των αδιάφορων όρων)

BC \ A	00	01	11	10
0	0	1	1	0
1	0	X=0	1	X=0

$$F = \overline{A}C + BC$$

■ Παράδειγμα 5.8.

Θα απλοποιήσουμε τη λογική συνάρτηση της οποίας ο χάρτης Karnaugh φαίνεται στον Πίνακα 5.19, όπου X αδιάφοροι όροι.

Μπορούμε να επιλέξουμε κατάλληλες τιμές για τους αδιάφορους όρους προκειμένου να επιτύχουμε τη μεγαλύτερη δυνατή απλοποίηση. Οι τιμές αυτές φαίνονται στον χάρτη του Πίνακα 5.19, όπου ο σχηματισμός τετραμελούς ομάδας μη μηδενικών στοιχείων οδηγεί στην απλοποιημένη έκφραση  $F = C$ .

Ας υποθέσουμε διαφορετική επιλογή τιμών για τους αδιάφορους όρους, όπως υποδεικνύει ο χάρτης Karnaugh του Πίνακα 5.20. Στην περίπτωση αυτή, θα καταλήγαμε στην πιο σύνθετη έκφραση  $F = \overline{A}C + CB$ , η οποία προκύπτει από τα δύο ζεύγη μη μηδενικών στοιχείων του χάρτη, σύμφωνα με τον ίδιο πίνακα.

Μπορούμε, επομένως, να καταλήξουμε στην ακόλουθη χρήσιμη παρατήρηση.

■ Παρατήρηση

Η ύπαρξη αδιάφορων όρων στον πίνακα αλήθειας μιας λογικής συ-

Πίνακας 5.21 Χάρτης Karnaugh για το Παράδειγμα 5.9

CD \ AB	00	01	11	10
00	0	1	1	0
01	1	1	1	0
11	0	1	1	0
10	1	1	1	1

$$F = \bar{A}B\bar{C} + A\bar{B} + D$$

νάρτησης διευκολύνει, γενικά, την απλοποίησή της, αρκεί η επιλογή τιμών των όρων αυτών να είναι κατάλληλη.

■ **Παράδειγμα 5.9.**

Θα απλοποιήσουμε τη λογική συνάρτηση της οποίας ο χάρτης Karnaugh φαίνεται στον Πίνακα 5.21.

Ομαδοποιούμε τα μη μηδενικά στοιχεία του χάρτη Karnaugh στις τρεις ομάδες που υποδεικνύει ο Πίνακας 5.21 και προσδιορίζουμε την έκφραση η οποία αντιστοιχεί σε κάθε ομάδα με βάση τις μεταβλητές των οποίων οι τιμές παραμένουν σταθερές για όλα τα μέλη της συγκεκριμένης ομάδας.

Καταλήγουμε, τελικά, στην απλοποιημένη έκφραση  $F = \bar{A}B\bar{C} + A\bar{B} + D$ .

● **Άσκηση 5.13.**

Έστω λογική συνάρτηση  $F$  της οποίας ο χάρτης Karnaugh φαίνεται στον Πίνακα 5.22. Να απλοποιήσετε τη λογική συνάρτηση  $F$  με τη μέθοδο του χάρτη Karnaugh χρησιμοποιώντας όρους ελαχίστου.

● **Άσκηση 5.14.**

Έστω λογική συνάρτηση  $F$  της οποίας ο χάρτης Karnaugh φαίνεται στον Πίνακα 5.23. Να απλοποιήσετε τη λογική συνάρτηση  $F$  με τη μέθοδο του χάρτη Karnaugh χρησιμοποιώντας όρους ελαχίστου.

Πίνακας 5.22 Χάρτης Karnaugh για την Άσκηση 5.13

CD AB	00	01	11	10
00	1	1	1	0
01	1	0	1	1
11	1	1	0	0
10	0	0	0	1

Πίνακας 5.23 Χάρτης Karnaugh για την Άσκηση 5.14

CD AB	00	01	11	10
00	0	0	1	0
01	1	1	1	0
11	0	1	1	0
10	0	0	1	0

### 5.3.2.5 Παραδείγματα απλοποίησης Karnaugh με όρους μεγίστου

Η απλοποίηση με τη βοήθεια χάρτη Karnaugh κάνοντας χρήση *όρων μεγίστου* ακολουθεί την ίδια διαδικασία την οποία παρουσιάσαμε στα παραδείγματα που προηγήθηκαν, λαμβάνοντας υπόψη την ιδιότητα του δυισμού στην άλγεβρα Boole. Στη συνέχεια θα παρουσιάσουμε ενδεικτικά παραδείγματα και θα αποδείξουμε πως οι απλοποιημένες λογικές εκφράσεις οι οποίες προκύπτουν με τη χρήση όρων μεγίστου ή ελαχίστου είναι ισοδύναμες.

#### ■ Παράδειγμα 5.10.

Έστω ο χάρτης Karnaugh του Πίνακα 5.24, όπου παρουσιάζεται και το αποτέλεσμα της απλοποίησης με τη χρήση όρων ελαχίστου.

Στον Πίνακα 5.25 παρουσιάζεται η αντίστοιχη διαδικασία απλοποίησης με τη χρήση όρων μεγίστου. Στην περίπτωση αυτή σχηματίζουμε ομάδες *μηδενικών* στοιχείων, καταλήγοντας στο ζεύγος

Πίνακας 5.24 Χάρτης Karnaugh για το Παράδειγμα 5.10 (απλοποίηση με όρους ελαχίστου)

BC \ A	00	01	11	10
0	0	1	1	0
1	1	1	1	1

$$F = A + C$$

Πίνακας 5.25 Χάρτης Karnaugh για το Παράδειγμα 5.10 (απλοποίηση με όρους μεγίστου)

BC \ A	00	01	11	10
0	0	1	1	0
1	1	1	1	1

$$F = A + C$$

που σημειώνεται στον ίδιο πίνακα<sup>10</sup>. Για το συγκεκριμένο ζεύγος οι μεταβλητές  $A$  και  $C$  διατηρούν σταθερή τιμή, ενώ η μεταβλητή  $B$  λαμβάνει όλες τις δυνατές τιμές της και, επομένως, απλοποιείται. Οι μεταβλητές  $A$  και  $C$  διατηρούν και οι δύο σταθερή και μηδενική τιμή και, άρα, θα λάβουμε υπόψη μας τις μη συμπληρωμένες μορφές τους. Τελικά, θα καταλήξουμε σε έναν όρο μεγίστου της μορφής  $A + C$ , ο οποίος και θα αντιστοιχεί στην απλοποιημένη έκφραση της λογικής συνάρτησης.

Μπορούμε να παρατηρήσουμε πως, τόσο η χρήση όρων ελαχίστου όσο και η χρήση όρων μεγίστου απέδωσαν τον ίδιο τύπο για την απλοποιημένη λογική συνάρτηση.

■ Παράδειγμα 5.11.

Έστω η λογική συνάρτηση του Παραδείγματος 5.6 για την οποία η μέθοδος απλοποίησης με τον χάρτη Karnaugh και με τη χρήση όρων ελαχίστου έδωσε τον απλοποιημένο τύπο  $F = A\bar{B}\bar{C} + \bar{A}C + BC$ .

<sup>10</sup> Ας θυμηθούμε την ιδιότητα της 'αναδίπλωσης' ενός χάρτη Karnaugh.

Πίνακας 5.26 Χάρτης Karnaugh για το Παράδειγμα 5.11 (απλοποίηση με όρους μεγίστου)

BC \ A	00	01	11	10
0	0	1	1	0
1	1	0	1	0

$$F = (\bar{A} + B + \bar{C}) \cdot (A + C) \cdot (\bar{B} + C)$$

Στον Πίνακα 5.26 φαίνεται η αντίστοιχη απλοποίηση όπως προκύπτει θεωρώντας όρους μεγίστου. Μπορούμε να σχηματίσουμε τρεις ομάδες μηδενικών στοιχείων (από τις οποίες η μία περιέχει ένα και μόνο στοιχείο), οι οποίες αποδίδουν τους όρους που υποδεικνύει ο ίδιος πίνακας. Τελικά, η απλοποιημένη έκφραση της λογικής συνάρτησης αντιστοιχεί στο γινόμενο των όρων που προκύπτουν από κάθε ομάδα. Καταλήγουμε, λοιπόν, στην έκφραση  $F = (\bar{A} + B + \bar{C}) \cdot (A + C) \cdot (\bar{B} + C)$ .

Θα αποδείξουμε ότι οι δύο εκφράσεις που προέκυψαν χρησιμοποιώντας όρους ελαχίστου και όρους μεγίστου είναι ισοδύναμες. Για τον σκοπό αυτό θα καταφύγουμε στην αλγεβρική μέθοδο απόδειξης. Ξεκινώντας από το γινόμενο των όρων μεγίστου, έχουμε:

$$F = (\bar{A} + B + \bar{C}) \cdot (A + C) \cdot (\bar{B} + C) = (\bar{A} + B + \bar{C}) \cdot (A\bar{B} + AC + C\bar{B} + CC) = (\bar{A} + B + \bar{C}) \cdot (A\bar{B} + AC + C\bar{B} + C) = (\bar{A} + B + \bar{C}) \cdot [A\bar{B} + AC + C(\bar{B} + 1)] = (\bar{A} + B + \bar{C}) \cdot (A\bar{B} + AC + C) = (\bar{A} + B + \bar{C}) \cdot [A\bar{B} + C(A + 1)] = (\bar{A} + B + \bar{C}) \cdot (A\bar{B} + C) = A\bar{A}\bar{B} + \bar{A}C + A\bar{B}\bar{B} + BC + A\bar{B}\bar{C} + C\bar{C} = 0 + \bar{A}C + 0 + BC + A\bar{B}\bar{C} + 0 = \bar{A}C + BC + A\bar{B}\bar{C} = A\bar{B}\bar{C} + \bar{A}C + BC$$

Καταλήξαμε, επομένως, στην έκφραση που βρήκαμε εργαζόμενοι με αθροίσματα όρων ελαχίστου.

● **Άσκηση 5.15.**

Να απλοποιήσετε τη λογική συνάρτηση του Παραδείγματος 5.9 με τη μέθοδο του χάρτη Karnaugh χρησιμοποιώντας όρους μεγίστου.

● **Άσκηση 5.16.**

Να απλοποιήσετε τις λογικές συναρτήσεις των Ασκήσεων 5.13 και 5.14 με τη μέθοδο του χάρτη Karnaugh χρησιμοποιώντας όρους μεγίστου.

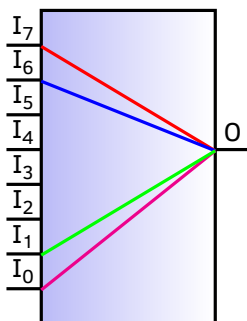


## ΠΟΛΥΠΛΕΚΤΕΣ/ΑΠΟΠΟΛΥΠΛΕΚΤΕΣ

**Μ**ε αρχή από αυτό το μάθημα και μέχρι και τα δύο επόμενα θα παρουσιάσουμε εφαρμογές ψηφιακών συνδυαστικών κυκλωμάτων με ιδιαίτερη πρακτική σημασία. Τέτοια κυκλώματα είναι οι πολυπλέκτες και οι αποπολυπλέκτες (οι οποίοι και αποτελούν το αντικείμενο αυτού του κεφαλαίου), οι κωδικοποιητές και οι αποκωδικοποιητές, καθώς και οι αθροιστές και οι αφαιρέτες. Αλλά, πέρα από την πρακτική τους χρησιμότητα, η μελέτη των κυκλωμάτων αυτών παρουσιάζει ιδιαίτερο ενδιαφέρον επειδή η σχεδίασή τους αποτελεί εφαρμογή των μεθοδολογιών σύνθεσης και απλοποίησης συνδυαστικών κυκλωμάτων τις οποίες περιγράψαμε στα προηγούμενα κεφάλαια. Επιπλέον, εξαιτίας του μεγάλου πλήθους των εισόδων ή των εξόδων που μπορεί να έχουν τα κυκλώματα αυτά, θα μας δοθεί η δυνατότητα να δούμε πώς μπορούμε να εργαζόμαστε με *συνεπτυγμένες* μορφές των πινάκων αλήθειας προκειμένου να προσδιορίζουμε τις τοπολογίες των αντίστοιχων συνδυαστικών κυκλωμάτων τα οποία τους υλοποιούν.

Στην συντριπτική πλειοψηφία των περιπτώσεων, ένας *πολυπλέκτης* (multiplexer ή, σε συντομογραφία, mux) συνοδεύεται από τον αντίστοιχο *αποπολυπλέκτη* (demultiplexer ή, σε συντομογραφία, demux). Όπως θα δούμε αναλυτικά στη συνέχεια, κύριος σκοπός ενός ζεύγους πολυπλέκτη / αποπολυπλέκτη είναι η διακίνηση ενός αριθμού διαφορετικών σημάτων πάνω από το ίδιο μέσο. Η λειτουργία που επιτελεί ένα ζεύγος πολυπλέκτη / αποπολυπλέκτη ονομάζεται *πολυπλεξία* (multiplexing) και πρόκειται για γενικότερο όρο ο οποίος καλύπτει μεγάλο εύρος εφαρμογών οι οποίες εκτείνονται τόσο στον τομέα της πληροφορικής όσο και στον τομέα των τηλεπικοινωνιών.

Ένα κριτήριο για τη διάκριση των πολυπλεκτών / αποπολυπλεκτών αφορά το μέσο μετάδοσης το οποίο διαχειρίζονται. Με βάση τη διάκριση αυτή μπορούμε να αναφερόμαστε σε *ηλεκτρονικούς* πολυπλέκτες / αποπολυπλέκτες, σαν κι αυτούς που θα εξετάσουμε στο παρόν κεφάλαιο, αλλά



Σχήμα 6.1 Αρχή λειτουργίας πολυπλέκτη

και σε αντίστοιχα συστήματα εντελώς διαφορετικής τεχνολογίας, όπως οι *οπτικοί* πολυπλέκτες / αποπολυπλέκτες [5].

Μια άλλη διάκριση αφορά τη φύση του σήματος το οποίο διακινείται μέσω ενός πολυπλέκτη / αποπολυπλέκτη. Με βάση το συγκεκριμένο κριτήριο, έχουμε *αναλογικούς* πολυπλέκτες / αποπολυπλέκτες, οι οποίοι διακινούν αναλογικά σήματα, και *ψηφιακούς* οι οποίοι διακινούν ψηφιακά σήματα. Επιπλέον, οι όροι ‘πολυπλέκτης’ και ‘αποπολυπλέκτης’ αναφέρονται, συχνά, και σε συνθετότερα πρακτικά τηλεπικοινωνιακά συστήματα, τα οποία – αν και βασικός τους ρόλος είναι να επιτελούν τη λειτουργία της πολυπλεξίας – ενσωματώνουν και μια σειρά από άλλες λειτουργίες<sup>1</sup> οι οποίες αφορούν το έλεγχο μιας ψηφιακής τηλεπικοινωνιακής ζεύξης [21].

Στο κεφάλαιο αυτό θα αναφερόμαστε σε ψηφιακούς ηλεκτρονικούς πολυπλέκτες / αποπολυπλέκτες, οι οποίοι υλοποιούνται ως απλά συνδυαστικά κυκλώματα, όπως θα δούμε αναλυτικά στη συνέχεια.

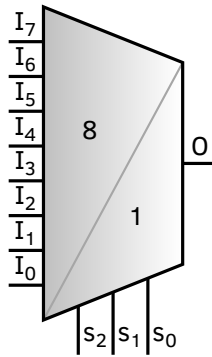
## 6.1 Πολυπλέκτες

### 6.1.1 Η έννοια του πολυπλέκτη

Ο πολυπλέκτης είναι ψηφιακό κύκλωμα  $n$  εισόδων (συνήθως,  $n$  είναι δύναμη του 2) και μιας εξόδου. Θα αναφερόμαστε σε ένα τέτοιο κύκλωμα ως ‘ $n$  σε ένα’ και θα το συμβολίζουμε ως ‘ $n:1$ ’. Σκοπός ενός πολυπλέκτη  $n:1$  είναι η *επιλογή* μιας εκ των  $n$  εισόδων του κάθε φορά, και η δρομολόγησή της προς τη (μοναδική) έξοδο του κυκλώματος.

Έστω το σύστημα του Σχήματος 6.1, η αρχή λειτουργίας του οποίου επιβάλλει την επιλογή μιας από τις οκτώ εισόδους του ( $I_0, I_1, \dots, I_7$ ) και τη δρομολόγησή της προς την έξοδο ( $O$ ). Είναι προφανές ότι, για να είναι δυνατή η ζητούμενη επιλογή, θα πρέπει να προβλεφθεί μηχανισμός μέσω του οποίου θα καθορίζεται η επιλεγόμενη είσοδος. Ο μηχανισμός αυτός θα πρέπει να

<sup>1</sup> Σε αυτές τις λειτουργίες μπορεί να περιλαμβάνεται ο συγχρονισμός, ο έλεγχος λαθών, η διακίνηση πληροφορίας σηματοδοσίας, κ.λπ.



Σχήμα 6.2 Σύμβολο πολυπλέκτη (περίπτωση 8:1)

είναι *δυναμικός*, ώστε να παρέχεται η δυνατότητα επιλογής οποιασδήποτε εισόδου, οποτεδήποτε αυτό απαιτηθεί από τον χρήστη του συστήματος.

Είναι, επομένως, κατανοητό πως για την επιλογή, κάθε φορά, της εισόδου η οποία θα δρομολογείται προς την έξοδο ενός πολυπλέκτη, απαιτείται αριθμός σημάτων επιλογής (select). Πρόκειται για ψηφιακά σήματα, το πλήθος των οποίων εξαρτάται από τον αριθμό των εισόδων του πολυπλέκτη, όπως θα εξηγήσουμε στη συνέχεια.

Στο Σχήμα 6.2 απεικονίζεται το κυκλωματικό σύμβολο ενός πολυπλέκτη (περίπτωση 8:1), όπου εκτός από τις οκτώ εισόδους του ( $I_0, I_1, \dots, I_7$ ) και την έξοδό του ( $O$ ) απεικονίζονται και τα απαιτούμενα σήματα επιλογής ( $s_0, s_1, s_2$ ).

Γενικά, το πλήθος<sup>2</sup> των σημάτων επιλογής καθορίζεται με βάση την ακόλουθη παρατήρηση:

### ■ Παρατήρηση

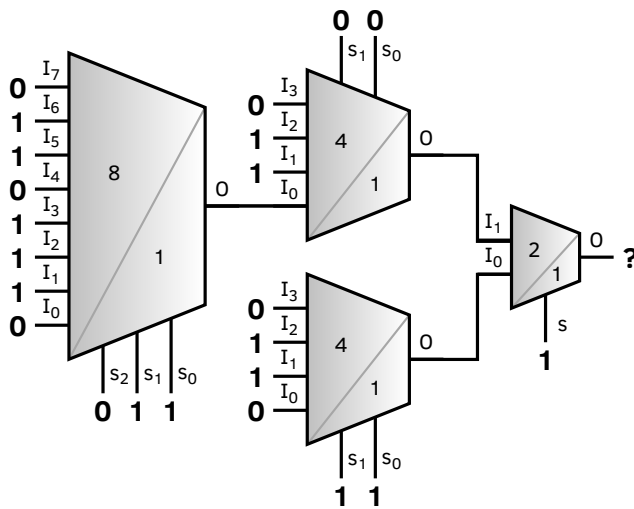
Το πλήθος των σημάτων επιλογής ενός πολυπλέκτη θα πρέπει να επαρκεί για την απαρίθμηση του συνόλου των εισόδων του κυκλώματος στο δυαδικό σύστημα.

Ισοδύναμα, μπορούμε να θεωρήσουμε τα σήματα επιλογής ως τα επιμέρους ψηφία ενός δυαδικού αριθμού ο οποίος αντιστοιχεί στον *δείκτη* κάθε εισόδου.

### ■ Παράδειγμα 6.1.

Έστω ο πολυπλέκτης 8:1 του Σχήματος 6.2. Θα προσδιορίσουμε την είσοδο του πολυπλέκτη η οποία επιλέγεται προκειμένου να

<sup>2</sup>Για την ακρίβεια, το *ελάχιστο* πλήθος των σημάτων επιλογής. Θεωρητικά, θα μπορούσε να χρησιμοποιηθεί και μεγαλύτερος αριθμός σημάτων επιλογής, αλλά αυτό θα ήταν πλεοναστικό και δεν συμβαίνει στην πράξη.



Σχήμα 6.3 Κύκλωμα για την Άσκηση 6.1

δρομολογηθεί στην έξοδο του κυκλώματος, αν οι τιμές των σημάτων επιλογής είναι  $s_0 = 0$ ,  $s_1 = 1$  και  $s_2 = 1$ .

Τα σήματα επιλογής αντιστοιχούν στον δυαδικό αριθμό 110 ( $s_0$  είναι το λιγότερο σημαντικό ψηφίο του αριθμού), ο οποίος αντιστοιχεί στον δεκαδικό αριθμό 6. Επομένως, θα επιλέγεται η είσοδος με τον αντίστοιχο δείκτη, δηλαδή η  $I_6$ .

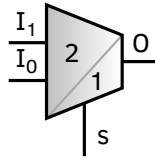
Θα πρέπει να αναφέρουμε πως η αντιστοίχιση των τιμών των σημάτων επιλογής με τους δείκτες των εισόδων ενός πολυπλέκτη μπορεί να είναι αυθαίρετη, και αποτελεί επιλογή του σχεδιαστή του κυκλώματος όπως θα δούμε σε επόμενη παράγραφο. Επειδή, όμως, οι εισοδοί ενός πολυπλέκτη είναι ισοδύναμες, μια αυθαίρετη επιλογή η οποία να παραβιάζει την άμεση σχέση της προαναφερθείσας αντιστοίχισης στερείται νοήματος, και δεν συνηθίζεται στην πράξη.

● **Άσκηση 6.1.**

Να βρεθεί η λογική στάθμη εξόδου του κυκλώματος του Σχήματος 6.3.

Έστω πολυπλέκτης  $n:1$ . Θα προσδιορίσουμε το πλήθος  $N$  των σημάτων επιλογής του πολυπλέκτη.

- Εάν το  $n$  είναι δύναμη του 2 (όπως συμβαίνει στις περισσότερες πρακτικές περιπτώσεις), τότε ο αριθμός  $N$  των σημάτων επιλογής θα είναι ίσος με τον αριθμό των δυαδικών ψηφίων τα οποία απαιτούνται για την αναπαράσταση των εισόδων του πολυπλέκτη στο δυαδικό σύστημα, δηλαδή, ισοδύναμα, ο αριθμός  $N$  θα είναι ίσος με τον αριθμό



Σχήμα 6.4 Σύμβολο πολυπλέκτη 2:1

των δυαδικών ψηφίων τα οποία χρειάζονται για την δυαδική αναπαράσταση των αριθμών 0 έως  $n - 1$ . Επομένως, θα ισχύει  $N = \log_2 n$ .

- Εάν το  $n$  δεν είναι δύναμη του 2, τότε θα ισχύει  $N = \lceil \log_2 n \rceil$ , όπου με  $\lceil x \rceil$  συμβολίζεται ο μικρότερος ακέραιος ο οποίος είναι μεγαλύτερος του  $x$ .

### Ερώτηση 6.1.

Πόσα σήματα επιλογής απαιτούνται για πολυπλέκτη δύο εισόδων και πόσα για πολυπλέκτη οκτώ εισόδων;

### Ερώτηση 6.2.

Πόσα σήματα επιλογής απαιτούνται για πολυπλέκτη δέκα εισόδων;

### Ερώτηση 6.3.

Κύκλωμα πολυπλέκτη 4:1 παρουσιάζει βλάβη στη μία από τις δύο εισόδους επιλογής, η οποία παραμένει μόνιμα στην τιμή 1. Μπορεί να χρησιμοποιηθεί ο συγκεκριμένος πολυπλέκτης ως πολυπλέκτης 2:1;

## 6.1.2 Υλοποίηση πολυπλεκτών

### 6.1.2.1 Πολυπλέκτης 2:1

Θα σχεδιάσουμε συνδυαστικό κύκλωμα το οποίο να υλοποιεί πολυπλέκτη 2:1, το σύμβολο του οποίου φαίνεται στο Σχήμα 6.4.

Δεδομένου ότι ο πολυπλέκτης θα διαθέτει δύο εισόδους, θα χρειαστούμε ένα σήμα επιλογής ( $s$ ) σύμφωνα με τα προηγούμενα. Υποθέτοντας πως για  $s = 0$  επιλέγεται η είσοδος  $I_0$ , ενώ για  $s = 1$  επιλέγεται η είσοδος  $I_1$ , ο πίνακας αλήθειας ο οποίος περιγράφει τη λειτουργία του πολυπλέκτη θα είναι εκείνος του Πίνακα 6.1. Πολλές φορές χρησιμοποιούνται, εναλλακτικά, και *συνεπτυγμένες* μορφές του πίνακα αλήθειας (βλπ. Πίνακα 6.2), οι οποίες είναι εποπτικότερες και βοηθούν στον ευκολότερο προσδιορισμό της λογικής

Πίνακας 6.1 Πίνακας αλήθειας πολυπλέκτη 2:1 (πλήρης)

$I_1$	$I_0$	$s$	$O$
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

Πίνακας 6.2 Συνεπτυγμένες μορφές πίνακα αλήθειας πολυπλέκτη 2:1

α

$I_1$	$I_0$	$s$	$O$
X	0	0	0
X	1	0	1
0	X	1	0
1	X	1	1

β

$s$	$O$
0	$I_0$
1	$I_1$

συνάρτησης η οποία περιγράφει την έξοδο του πολυπλέκτη, όπως θα δούμε στη συνέχεια.

Προκειμένου να προσδιορίσουμε την απλούστερη σχέση της εξόδου  $O$  του πολυπλέκτη με τις εισόδους του  $I_0$ ,  $I_1$  και  $s$ <sup>3</sup> μπορούμε να χρησιμοποιήσουμε τη μέθοδο του χάρτη Karnaugh. Εργαζόμενοι με όρους ελαχίστου, προκύπτει η απλοποιημένη έκφραση της εξόδου  $O = I_1s + I_0\bar{s}$ , σύμφωνα με τον Πίνακα 6.3.

Από την προηγούμενη έκφραση μπορούμε εύκολα να καταλήξουμε στο συνδυαστικό κύκλωμα του Σχήματος 6.5, το οποίο υλοποιεί πολυπλέκτη 2:1.

**Ερώτηση 6.4.**

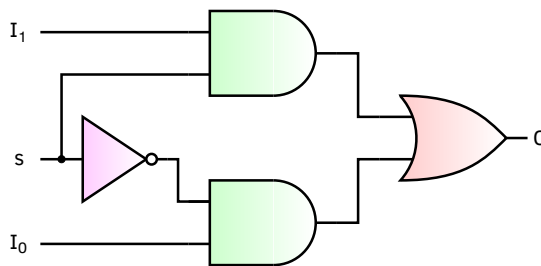
Εάν κατά τη σχεδίαση πολυπλέκτη 2:1 υποθέταμε πως για  $s = 0$  επιλέγεται η είσοδος  $I_1$  (αντί της  $I_0$ ), ενώ για  $s = 1$  επιλέγεται η είσοδος  $I_0$ , σε ποιο κύκλωμα θα καταλήγαμε, και γιατί;

<sup>3</sup> Αν και, συνήθως, δεν αναφερόμαστε σε αυτό ως είσοδο, το σήμα επιλογής  $s$  αποτελεί μία από τις εισόδους του συνδυαστικού κυκλώματος του πολυπλέκτη, αφού καθορίζει – μαζί με τις άλλες δύο εισόδους του – την τιμή εξόδου του κυκλώματος.

Πίνακας 6.3 Χάρτης Karnaugh πολυπλέκτη 2:1 (απλοποίηση με όρους ελαχίστου)

$I_0s$	00	01	11	10
$I_1$				
0	0	0	0	1
1	0	1	1	1

$$O = I_1s + I_0\bar{s}$$



Σχήμα 6.5 Κύκλωμα πολυπλέκτη 2:1

Συγκρίνοντας τη λογική έκφραση  $O = I_1s + I_0\bar{s}$  για την έξοδο του πολυπλέκτη με την συνεπτυγμένη μορφή του πίνακα αλήθειας η οποία παρουσιάζεται στον Πίνακα 6.2(β) μπορούμε να καταλήξουμε στο συμπέρασμα πως η λογική έκφραση της εξόδου μπορεί να προκύψει ως το άθροισμα των γινομένων των μεταβλητών εισόδου οι οποίες εμφανίζονται στη στήλη η οποία αντιπροσωπεύει την έξοδο του κυκλώματος, επί τον όρο ελαχίστου που αντιστοιχεί στη μεταβλητή επιλογής ( $s$ ). Η διαδικασία προσδιορισμού της λογικής συνάρτησης με βάση τον συνεπτυγμένο πίνακα αλήθειας συνοψίζεται στον Πίνακα 6.4, όπου με  $m$  συμβολίζονται οι όροι ελαχίστου οι οποίοι αντιστοιχούν στο σήμα επιλογής  $s$ .

Η προηγούμενη διαδικασία έχει ευρύτερη εφαρμογή στον προσδιορισμό του τύπου λογικών συναρτήσεων με βάση συνεπτυγμένους πίνακες αλήθειας, και συγκεκριμένα στην περίπτωση κατά την οποία η στήλη η οποία αντιστοιχεί στις τιμές της συνάρτησης περιλαμβάνει, εκτός από μηδενικά και μονάδες, τις ίδιες τις μεταβλητές εισόδου του κυκλώματος.

### 6.1.2.2 Πολυπλέκτης 4:1

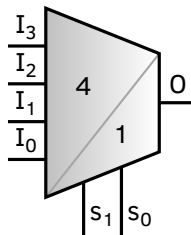
Θα σχεδιάσουμε συνδυαστικό κύκλωμα το οποίο να υλοποιεί πολυπλέκτη 4:1, το σύμβολο του οποίου φαίνεται στο Σχήμα 6.6.

Δεδομένου ότι ο πολυπλέκτης θα διαθέτει τέσσερις εισόδους, θα χρειαστούμε δύο σήματα επιλογής ( $s_0$  και  $s_1$ ) σύμφωνα με τα προηγούμενα. Επι-

Πίνακας 6.4 Προσδιορισμός της λογικής συνάρτησης της εξόδου (O) πολυπλέκτη 2:1 με βάση τον συνεπτυγμένο πίνακα αλήθειας (m οι όροι ελαχίστου οι οποίοι αντιστοιχούν στο σήμα επιλογής s)

s	m	O	m·O
0	$\bar{s}$	$I_0$	$\bar{s} \cdot I_0$
1	s	$I_1$	$s \cdot I_1$

$$O = \sum(m \cdot O) = \bar{s} \cdot I_0 + s \cdot I_1$$



Σχήμα 6.6 Σύμβολο πολυπλέκτη 4:1

Πίνακας 6.5 Πίνακας αλήθειας πολυπλέκτη 4:1 (συνεπτυγμένη μορφή)

s <sub>1</sub>	s <sub>0</sub>	O
0	0	$I_0$
0	1	$I_1$
1	0	$I_2$
1	1	$I_3$

πλέον, θα υποθέσουμε πως η επιλογή των εισόδων του πολυπλέκτη με βάση τις τιμές των σημάτων επιλογής ακολουθεί την αντιστοιχία η οποία υποδηλώνεται στον συνεπτυγμένο πίνακα αλήθειας του Πίνακα 6.5.

Ο πολυπλέκτης 4:1 είναι συνδυαστικό κύκλωμα 6 εισόδων (συμπεριλαμβανομένων και των εισόδων επιλογής του) και μίας εξόδου, επομένως ο πλήρης πίνακας αλήθειάς του θα έχει διαστάσεις  $2^6 \times (6 + 1)$  ή  $64 \times 7$ . Η διαδικασία σύνθεσης ενός συνδυαστικού κυκλώματος από έναν τόσο μακροσκελή πίνακα βρίσκεται εκτός των σκοπών αυτού του βιβλίου, καθώς η χρήση χάρτη Karnaugh τεσσάρων μεταβλητών δεν θα επαρκούσε. Εναλλακτικά, θα αναζητήσουμε τρόπο υλοποίησης μέσω του συνεπτυγμένου πίνακα αλήθειας, με τη βοήθεια της διαδικασίας την οποία περιγράψαμε στην προηγούμενη ενότητα. Επιπλέον, θα παρουσιάσουμε ισοδύναμη υλοποίηση με τη βοήθεια πολυπλεκτών της αμέσως κατώτερης τάξης, δηλαδή πολυπλεκτών 2:1.

**Πίνακας 6.6** Προσδιορισμός της λογικής συνάρτησης της εξόδου ( $O$ ) πολυπλέκτη 4:1 με βάση τον συνεπτυγμένο πίνακα αλήθειας ( $m$  οι όροι ελαχίστου οι οποίοι αντιστοιχούν στα σήματα επιλογής  $s_0$  και  $s_1$ )

$s_1$	$s_0$	$m$	$O$	$m \cdot O$
0	0	$\overline{s_1} \cdot \overline{s_0}$	$I_0$	$\overline{s_1} \cdot \overline{s_0} \cdot I_0$
0	1	$\overline{s_1} \cdot s_0$	$I_1$	$\overline{s_1} \cdot s_0 \cdot I_1$
1	0	$s_1 \cdot \overline{s_0}$	$I_2$	$s_1 \cdot \overline{s_0} \cdot I_2$
1	1	$s_1 \cdot s_0$	$I_3$	$s_1 \cdot s_0 \cdot I_3$

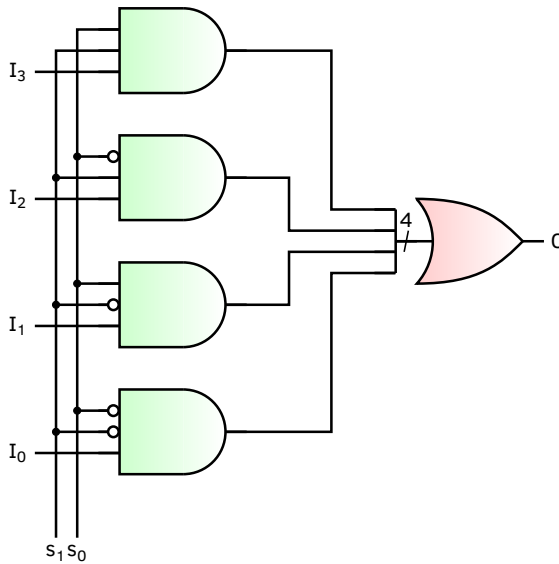
$$O = \sum(m \cdot O) = \overline{s_1} \cdot \overline{s_0} \cdot I_0 + \overline{s_1} \cdot s_0 \cdot I_1 + s_1 \cdot \overline{s_0} \cdot I_2 + s_1 \cdot s_0 \cdot I_3$$

**Υλοποίηση με λογικές πύλες** Ακολουθώντας τη διαδικασία προσδιορισμού του τύπου της λογικής συνάρτησης της εξόδου ( $O$ ) του πολυπλέκτη με βάση τον συνεπτυγμένο πίνακα αλήθειας, μπορούμε να καταλήξουμε στην έκφραση  $O = \overline{s_1} \cdot \overline{s_0} \cdot I_0 + \overline{s_1} \cdot s_0 \cdot I_1 + s_1 \cdot \overline{s_0} \cdot I_2 + s_1 \cdot s_0 \cdot I_3$ , σύμφωνα με τον Πίνακα 6.6, όπου με  $m$  συμβολίζονται οι όροι ελαχίστου οι οποίοι αντιστοιχούν στα σήματα επιλογής  $s_0$  και  $s_1$ .

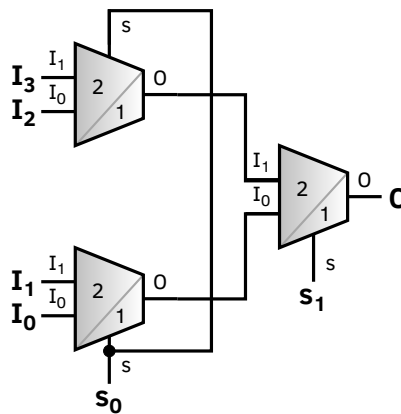
Από τον τύπο της λογικής συνάρτησης της εξόδου του πολυπλέκτη μπορούμε εύκολα να σχεδιάσουμε το αντίστοιχο συνδυαστικό κύκλωμα το οποίο την υλοποιεί, όπως φαίνεται στο Σχήμα 6.7. Θα πρέπει να υπενθυμίσουμε πως οι κύκλοι του συμπληρώματος ( $\odot$ ) στις εισόδους των πυλών AND υποκρύπτουν την παρουσία πυλών NOT. Αν ληφθεί υπόψη το τελευταίο, η αναλογία του κυκλώματος με το κύκλωμα του πολυπλέκτη 2:1 (Σχήμα 6.5) είναι εμφανής.

**Υλοποίηση με πολυπλέκτες 2:1** Αν θεωρήσουμε μόνο το σήμα επιλογής  $s_0$ , μπορούμε από τον συνεπτυγμένο πίνακα αλήθειας του Πίνακα 6.5 να δούμε πως το σήμα αυτό καθορίζει την επιλογή ενός μέλους από τα ζεύγη εισόδων  $I_0-I_1$  και  $I_2-I_3$ . Μπορούμε, επομένως, να χρησιμοποιήσουμε έναν πολυπλέκτη 2:1 για κάθε ζεύγος. Επιπλέον, ο ίδιος πίνακας αλήθειας αναδεικνύει πως η επιλογή ζεύγους εισόδων καθορίζεται από το σήμα επιλογής  $s_1$ . Θα χρειαστούμε, επομένως, έναν ακόμη πολυπλέκτη 2:1 ο οποίος θα είναι υπεύθυνος για τη συγκεκριμένη επιλογή. Συνοψίζοντας, μπορούμε να πάρουμε το κύκλωμα του Σχήματος 6.8, όπου θα πρέπει να προσέξουμε πως το σήμα  $s_0$  είναι κοινό για τους δύο πολυπλέκτες 2:1 οι εισόδους των οποίων αντιστοιχούν στις εισόδους του πολυπλέκτη 4:1.

Η αρχή σχεδίασης πολυπλεκτών ανώτερης τάξης (με μεγαλύτερο, δηλαδή, αριθμό εισόδων) με βάση κυκλώματα πολυπλεκτών κατώτερων τάξεων (με μικρότερο αριθμό εισόδων) αποτελεί γενικότερη αρχή η οποία οδηγεί σε *ιεραρχίες* πολυπλεκτών για τις οποίες ο αριθμός εισόδων των πολυπλεκτών μιας συγκεκριμένης τάξης είναι διπλάσιος σε σχέση με τα μέλη της αμέσως κατώτερης τάξης. Τέτοιες ιεραρχίες ψηφιακών πολυπλεκτών



Σχήμα 6.7 Κύκλωμα πολυπλέκτη 4:1 με λογικές πύλες

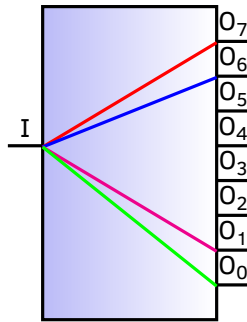


Σχήμα 6.8 Κύκλωμα πολυπλέκτη 4:1 αποτελούμενο από πολυπλέκτες 2:1

είναι ιδιαίτερα διαδεδομένες μεταξύ των συστημάτων μετάδοσης των σύγχρονων τηλεπικοινωνιακών δικτύων [21].

● **Άσκηση 6.2.**

Να σχεδιάσετε πολυπλέκτη 8:1 χρησιμοποιώντας αποκλειστικά πολυπλέκτες 2:1.



Σχήμα 6.9 Αρχή λειτουργίας αποπολυπλέκτη

**Άσκηση 6.3.**

Να σχεδιάσετε πολυπλέκτη 8:1 χρησιμοποιώντας αποκλειστικά πολυπλέκτες 4:1.

**Άσκηση 6.4.**

Να σχεδιάσετε πολυπλέκτη 8:1 χρησιμοποιώντας συνδυασμό πολυπλεκτών 4:1 και 2:1. Επιδιώκεται η χρήση του ελάχιστου δυνατού συνολικού αριθμού πολυπλεκτών.

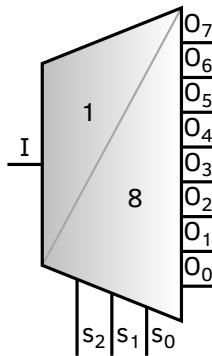
**Άσκηση 6.5.**

Να σχεδιάσετε διάγραμμα χρονισμού το οποίο να περιγράφει τη λειτουργία πολυπλέκτη 2:1.

**6.2 Αποπολυπλέκτες****6.2.1 Η έννοια του αποπολυπλέκτη**

Ο αποπολυπλέκτης είναι ψηφιακό κύκλωμα μιας εισόδου και  $n$  εξόδων (συνήθως,  $n$  είναι δύναμη του 2). Θα αναφερόμαστε σε ένα τέτοιο κύκλωμα ως 'ένα σε  $n$ ' και θα το συμβολίζουμε ως '1:n'. Σκοπός ενός αποπολυπλέκτη 1:n είναι η δρομολόγηση του σήματος εισόδου του σε μία εκ των  $n$  εξόδων του κάθε φορά.

Έστω το σύστημα του Σχήματος 6.9, η αρχή λειτουργίας του οποίου επιβάλλει την επιλογή μιας από τις οκτώ εξόδους του ( $O_0, O_1, \dots, O_7$ ) και τη δρομολόγηση προς αυτήν της εισόδου ( $I$ ). Όπως και στην περίπτωση του πολυπλέκτη, έτσι και στον αποπολυπλέκτη απαιτείται αριθμός ψηφιακών σημάτων επιλογής (select), το πλήθος των οποίων εξαρτάται από τον αριθμό των εξόδων του πολυπλέκτη.



Σχήμα 6.10 Σύμβολο αποπολυπλέκτη (περίπτωση 1:8)

Στο Σχήμα 6.10 απεικονίζεται το κυκλωματικό σύμβολο ενός αποπολυπλέκτη (περίπτωση 1:8), όπου εκτός από την είσοδό του ( $I$ ) και τις οκτώ εξόδους του ( $O_0, O_1, \dots, O_7$ ) απεικονίζονται και τα απαιτούμενα σήματα επιλογής ( $s_0, s_1, s_2$ )<sup>4</sup>. Όπως ακριβώς ισχύει και σε έναν πολυπλέκτη, το πλήθος των σημάτων επιλογής ενός αποπολυπλέκτη θα πρέπει να επαρκεί για την απαρίθμηση του συνόλου των εξόδων του κυκλώματος στο δυαδικό σύστημα. Ισοδύναμα, μπορούμε να θεωρήσουμε τα σήματα επιλογής ως τα επιμέρους ψηφία ενός δυαδικού αριθμού ο οποίος αντιστοιχεί στον δείκτη κάθε εξόδου. Η σχέση μεταξύ του αριθμού των εξόδων και του αριθμού των απαιτούμενων σημάτων επιλογής ενός αποπολυπλέκτη είναι αντίστοιχη της σχέσης η οποία συνδέει το πλήθος των εισόδων ενός πολυπλέκτη με το πλήθος των σημάτων επιλογής του.

### ■ Παράδειγμα 6.2.

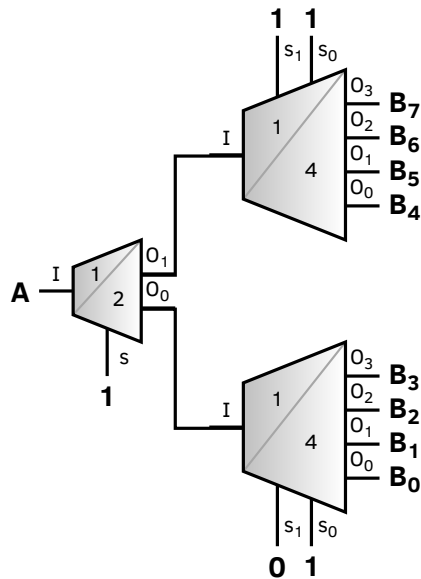
Έστω ο αποπολυπλέκτης 1:8 του Σχήματος 6.10. Θα προσδιορίσουμε την έξοδο του αποπολυπλέκτη η οποία επιλέγεται προκειμένου να δρομολογηθεί προς αυτήν η είσοδος ( $I$ ) του κυκλώματος, αν οι τιμές των σημάτων επιλογής είναι  $s_0 = 1, s_1 = 1$  και  $s_2 = 0$ .

Τα σήματα επιλογής αντιστοιχούν στον δυαδικό αριθμό 011 ( $s_0$  είναι το λιγότερο σημαντικό ψηφίο του αριθμού), ο οποίος αντιστοιχεί στον δεκαδικό αριθμό 3. Επομένως, θα επιλέγεται η έξοδος με τον αντίστοιχο δείκτη, δηλαδή η  $O_3$ .

### ● Άσκηση 6.6.

Δίνεται η συνδεσμολογία αποπολυπλεκτών του Σχήματος 6.11, όπου  $A$  η είσοδος της συνδεσμολογίας και  $B_0, B_1, \dots, B_7$  οι εξοδοί της. Να

<sup>4</sup>Το σύμβολο του αποπολυπλέκτη είναι παρόμοιο με το σύμβολο του πολυπλέκτη. Για την αποφυγή σύγχυσης τους θα πρέπει να συμβουλευόμαστε τα σύμβολα των εισόδων / εξόδων, ή/και τη φορά διακίνησης των αντίστοιχων σημάτων.



Σχήμα 6.11 Συνδεσμολογία για την Άσκηση 6.6

βρεθεί η έξοδος της συνδεσμολογίας προς την οποία δρομολογείται το σήμα εισόδου  $A$ .

### Ερώτηση 6.5.

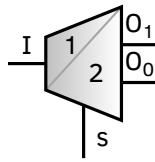
Πόσα σήματα επιλογής απαιτούνται για αποπολυπλέκτη οκτώ εξόδων και πόσα για αποπολυπλέκτη δεκαέξι εξόδων;

### Ερώτηση 6.6.

Πόσα σήματα επιλογής απαιτούνται για αποπολυπλέκτη δεκατριών εξόδων;

### Ερώτηση 6.7.

Με ποιον τρόπο μπορούμε να χρησιμοποιήσουμε έναν αποπολυπλέκτη 1:8 ως αποπολυπλέκτη 1:2;



Σχήμα 6.12 Σύμβολο αποπολυπλέκτη 2:1

Πίνακας 6.7 Πίνακας αλήθειας αποπολυπλέκτη 1:2 (πλήρης)

I	s	O <sub>0</sub>	O <sub>1</sub>
0	0	0	0
0	1	0	0
1	0	1	0
1	1	0	1

Πίνακας 6.8 Συνεπτυγμένη μορφή πίνακα αλήθειας αποπολυπλέκτη 1:2

s	O <sub>0</sub>	O <sub>1</sub>
0	I	0
1	0	I

### Ερώτηση 6.8.

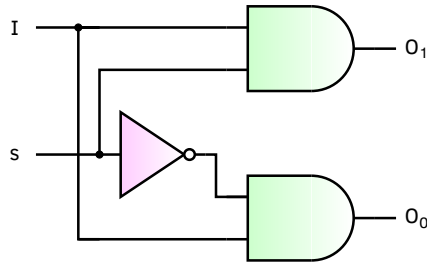
Είναι δυνατόν να χρησιμοποιήσουμε έναν αποπολυπλέκτη ως πολυπλέκτη; Τι ισχύει για το αντίστροφο;

## 6.2.2 Υλοποίηση αποπολυπλεκτών

### 6.2.2.1 Αποπολυπλέκτης 1:2

Θα σχεδιάσουμε συνδυαστικό κύκλωμα το οποίο να υλοποιεί αποπολυπλέκτη 1:2, το σύμβολο του οποίου φαίνεται στο Σχήμα 6.12.

Δεδομένου ότι ο αποπολυπλέκτης θα διαθέτει δύο εξόδους, θα χρειαστούμε ένα μόνο σήμα επιλογής ( $s$ ). Υποθέτοντας πως για  $s = 0$  επιλέγεται η έξοδος  $O_0$ , ενώ για  $s = 1$  επιλέγεται η έξοδος  $O_1$ , ο πίνακας αλήθειας ο οποίος περιγράφει τη λειτουργία του αποπολυπλέκτη θα είναι εκείνος του Πίνακα 6.7, ο οποίος μπορεί να πάρει τη συνεπτυγμένη μορφή του Πίνακα 6.8. Για τη συμπλήρωση του πίνακα αλήθειας υποθέσαμε πως κάθε μη επιλεγόμενη έξοδος παίρνει μηδενική τιμή. Θα πρέπει στο σημείο αυτό να παρατηρήσουμε πως, ουσιαστικά, αναφερόμαστε σε δύο πίνακες αλήθειας, έναν για κάθε έξοδο του αποπολυπλέκτη, οι οποίοι παρουσιάζονται σε ενιαία μορφή.



Σχήμα 6.13 Κύκλωμα αποπολυπλέκτη 1:2

Πίνακας 6.9 Πίνακας αλήθειας αποπολυπλέκτη 1:2 (με αδιάφορες τις τιμές των μη επιλεγόμενων εξόδων)

I	s	O <sub>0</sub>	O <sub>1</sub>
0	0	0	X=0
0	1	X=0	0
1	0	1	X=1
1	1	X=1	1

Εργαζόμενοι με οποιαδήποτε μέθοδο προσδιορισμού της λογικής συνάρτησης από τον πίνακα αλήθειας, είναι εύκολο να καταλήξουμε στις ακόλουθες σχέσεις, οι οποίες περιγράφουν τις δύο εξόδους του αποπολυπλέκτη:

$$O_0 = I \cdot \bar{s}$$

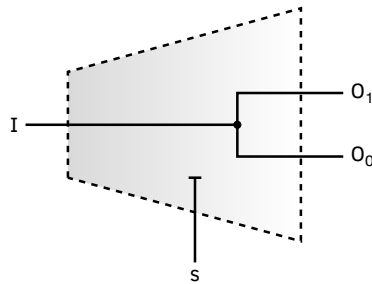
$$O_1 = I \cdot s$$

Με βάση τις προηγούμενες εκφράσεις μπορούμε να σχεδιάσουμε το συνδυαστικό κύκλωμα του Σχήματος 6.13, το οποίο υλοποιεί αποπολυπλέκτη 1:2<sup>5</sup>.

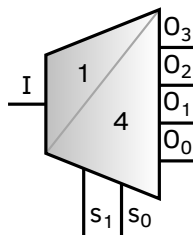
Για τη σχεδίαση του προηγούμενου κυκλώματος υποθέσαμε πως η τιμή κάθε μη επιλεγόμενης εξόδου του αποπολυπλέκτη είναι μηδενική. Έχει ενδιαφέρον να εξετάσουμε την περίπτωση κατά την οποία οι τιμές των μη επιλεγόμενων εξόδων είναι *αδιάφορες*. Στην περίπτωση αυτή, ο πίνακας αλήθειας του αποπολυπλέκτη μπορεί να πάρει τη μορφή του Πίνακα 6.9, από τον οποίο, με κατάλληλη επιλογή τιμών για τους αδιάφορους όρους, μπορούμε να καταλήξουμε στις σχέσεις  $O_0 = I$  και  $O_1 = I$  οι οποίες υποδηλώνουν πως οι τιμές και των δύο εξόδων ταυτίζονται με την τιμή της εισόδου. Αξίζει, μάλιστα, να παρατηρήσουμε πως το σήμα επιλογής  $s$  έχει απαλειφθεί, και είναι επομένως αδιάφορο για τη συγκεκριμένη υλοποίηση.

Αν επιχειρούσαμε να σχεδιάσουμε το αντίστοιχο 'κύκλωμα', θα παίρναμε την εκφυλισμένη τοπολογία του Σχήματος 6.14, η οποία πρακτικά αντιστοιχεί σε απλή ταυτόχρονη διακλάδωση της εισόδου στις δύο εξόδους.

<sup>5</sup>Πρόκειται, κι αυτό, για δύο κυκλώματα σχεδιασμένα στη μορφή ενός.



Σχήμα 6.14 Κύκλωμα αποπολυπλέκτη 1:2 (εκφυλισμένη περίπτωση)



Σχήμα 6.15 Σύμβολο αποπολυπλέκτη 1:4

### Ερώτηση 6.9.

Μπορείτε να αναφέρετε επιχειρήματα εναντίον της ‘εκφυλισμένης’ τοπολογίας αποπολυπλέκτη του Σχήματος 6.14;

#### 6.2.2.2 Αποπολυπλέκτης 1:4

Θα σχεδιάσουμε συνδυαστικό κύκλωμα το οποίο να υλοποιεί αποπολυπλέκτη 1:4, το σύμβολο του οποίου φαίνεται στο Σχήμα 6.15.

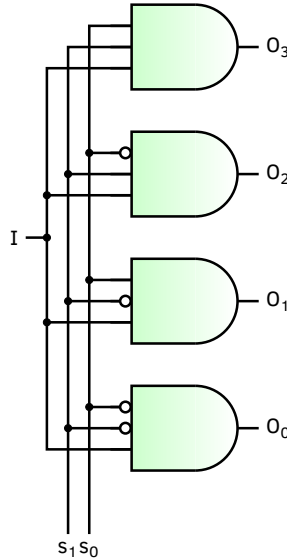
Δεδομένου ότι ο αποπολυπλέκτης θα διαθέτει τέσσερις εξόδους, θα χρειαστούμε δύο σήματα επιλογής ( $s_0$  και  $s_1$ ) σύμφωνα με τα προηγούμενα. Επιπλέον, θα υποθέσουμε πως η επιλογή των εξόδων του αποπολυπλέκτη με βάση τις τιμές των σημάτων επιλογής ακολουθεί την αντιστοιχία η οποία υποδηλώνεται στον συνεπτυγμένο πίνακα αλήθειας του Πίνακα 6.10<sup>6</sup>.

**Υλοποίηση με λογικές πύλες** Ακολουθώντας τη διαδικασία προσδιορισμού του τύπου μιας λογικής συνάρτησης με βάση τον συνεπτυγμένο πίνακα αλήθειας, μπορούμε να καταλήξουμε στους ακόλουθους τύπους για τις λογικές συναρτήσεις των εξόδων του αποπολυπλέκτη:

<sup>6</sup>Πρόκειται για τέσσερις συνεπτυγμένους πίνακες αλήθειας, καθένας από τους οποίους αντιστοιχεί σε μία έξοδο του αποπολυπλέκτη.

Πίνακας 6.10 Πίνακας αλήθειας αποπολυπλέκτη 1:4 (συνεπτυγμένη μορφή)

$s_1$	$s_0$	$O_3$	$O_2$	$O_1$	$O_0$
0	0	0	0	0	$I$
0	1	0	0	$I$	0
1	0	0	$I$	0	0
1	1	$I$	0	0	0



Σχήμα 6.16 Κύκλωμα αποπολυπλέκτη 1:4 με λογικές πύλες

$$O_0 = I \cdot \overline{s_1} \cdot \overline{s_0}$$

$$O_1 = I \cdot \overline{s_1} \cdot s_0$$

$$O_2 = I \cdot s_1 \cdot \overline{s_0}$$

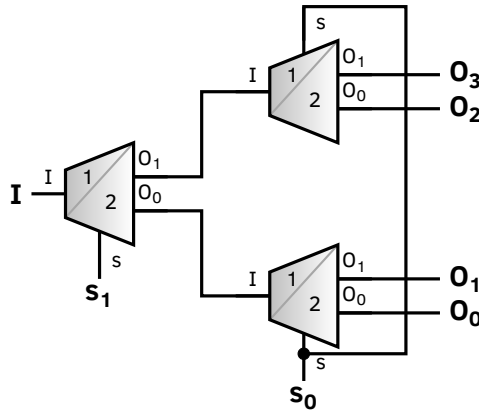
$$O_3 = I \cdot s_1 \cdot s_0$$

με τη βοήθεια των οποίων μπορούμε εύκολα να σχεδιάσουμε το αντίστοιχο συνδυαστικό κύκλωμα<sup>7</sup> το οποίο τις υλοποιεί, όπως φαίνεται στο Σχήμα 6.16<sup>8</sup>. Αξίζει να παρατηρήσουμε την ομοιότητα του κυκλώματος με το αντίστοιχο κύκλωμα πολυπλέκτη 4:1 του Σχήματος 6.7.

**Υλοποίηση με αποπολυπλέκτες 1:2** Αν θεωρήσουμε μόνο το σήμα επιλογής  $s_0$ , μπορούμε από τον συνεπτυγμένο πίνακα αλήθειας του Πίνακα 6.10

<sup>7</sup>Πρακτικά, τέσσερα κυκλώματα στη μορφή ενός.

<sup>8</sup>Θα πρέπει να υπενθυμίσουμε πως οι κύκλοι του συμπληρώματος (◊) στις εισόδους των πυλών AND υποκρύπτουν την παρουσία πυλών NOT.



Σχήμα 6.17 Κύκλωμα αποπολυπλέκτη 1:4 αποτελούμενο από αποπολυπλέκτες 1:2

να δούμε πως το σήμα αυτό καθορίζει την επιλογή ενός μέλους από τα ζεύγη εξόδων  $O_0-O_1$  και  $O_2-O_3$ . Μπορούμε, επομένως, να χρησιμοποιήσουμε έναν αποπολυπλέκτη 1:2 για κάθε ζεύγος. Επιπλέον, ο ίδιος πίνακας αλήθειας αναδεικνύει πως η επιλογή ζεύγους εξόδων καθορίζεται από το σήμα επιλογής  $s_1$ . Θα χρειαστούμε, επομένως, έναν ακόμη αποπολυπλέκτη 1:2 ο οποίος θα είναι υπεύθυνος για τη συγκεκριμένη επιλογή. Συνοψίζοντας, μπορούμε να πάρουμε το κύκλωμα του Σχήματος 6.17, όπου θα πρέπει να προσέξουμε πως το σήμα  $s_0$  είναι κοινό για τους δύο αποπολυπλέκτες 1:2 οι έξοδοι των οποίων αντιστοιχούν στις εξόδους του αποπολυπλέκτη 1:4.

### Άσκηση 6.7.

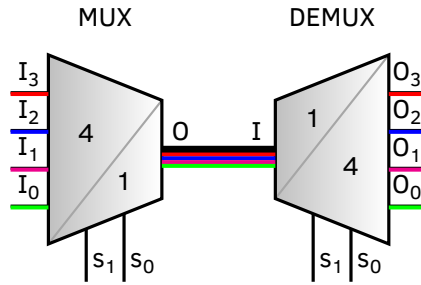
Να σχεδιάσετε αποπολυπλέκτη 1:8 χρησιμοποιώντας αποκλειστικά αποπολυπλέκτες 1:2.

### Άσκηση 6.8.

Να σχεδιάσετε αποπολυπλέκτη 1:8 χρησιμοποιώντας αποκλειστικά αποπολυπλέκτες 1:4.

### Άσκηση 6.9.

Να σχεδιάσετε αποπολυπλέκτη 1:8 χρησιμοποιώντας συνδυασμό αποπολυπλεκτών 1:4 και 1:2. Επιδιώκεται η χρήση του ελάχιστου δυνατού συνολικού αριθμού αποπολυπλεκτών.



Σχήμα 6.18 Αρχή πολυπλεξίας / αποπολυπλεξίας

### ● Άσκηση 6.10.

Να σχεδιάσετε διάγραμμα χρονισμού το οποίο να περιγράφει τη λειτουργία αποπολυπλέκτη 1:2.

## 6.3 Εφαρμογές

### 6.3.1 Πολυπλεξία

Συνδέοντας σε σειρά έναν πολυπλέκτη και έναν αποπολυπλέκτη, μπορούμε να χρησιμοποιήσουμε το ίδιο κανάλι διασύνδεσης προκειμένου να διακινήσουμε, μέσω αυτού, ψηφιακά δεδομένα από διαφορετικές πηγές. Πρόκειται για την τεχνική της *πολυπλεξίας*, η οποία παρουσιάζει εξαιρετική χρησιμότητα ιδιαίτερα σε εφαρμογές ψηφιακών τηλεπικοινωνιακών δικτύων ή/και δικτύων δεδομένων, επιτυγχάνοντας εξοικονόμηση ζεύξεων (‘γραμμών’) μεταξύ των κόμβων των σχετικών δικτύων.

Στο Σχήμα 6.18 παρουσιάζεται η αρχή στην οποία βασίζεται η τεχνική της πολυπλεξίας. Στο συγκεκριμένο παράδειγμα αξιοποιείται ένα ζεύγος πολυπλέκτη 4:1 και αποπολυπλέκτη 1:4, με το οποίο τέσσερις ψηφιακές ζεύξεις χρησιμοποιούν από κοινού το κοινό μέσο μετάδοσης το οποίο συνδέει την έξοδο του πολυπλέκτη με την είσοδο του αποπολυπλέκτη.

Κατά την ψηφιακή πολυπλεξία θα πρέπει να δίνεται ιδιαίτερη προσοχή στα εξής:

- Ο πολυπλέκτης και ο αποπολυπλέκτης θα πρέπει να είναι *συγχρονισμένοι*, δηλαδή τα σήματα επιλογής τους ( $s$ ) θα πρέπει να είναι όμοια.
- Τα σήματα επιλογής ( $s$ ) θα πρέπει να έχουν κατάλληλη συχνότητα (η οποία καθορίζεται από τη συχνότητα των “πηγών” των ψηφιακών δεδομένων), προκειμένου να μην έχουμε απώλεια πληροφορίας (δεδομένων).

- Τα σήματα στις εισόδους του πολυπλέκτη θα πρέπει να είναι ακέραια πολλαπλάσια της ίδιας βασικής συχνότητας και να είναι *συγχρονισμένα* μεταξύ τους.

### ● Ερώτηση 6.10.

Έστω ψηφιακή ζεύξη κατά την έννοια του Σχήματος 6.18. Αν τα σήματα επιλογής στον πολυπλέκτη και στον αποπολυπλέκτη διαφέρουν μεταξύ τους ως προς τη χρονική τους εξέλιξη, μπορείτε να αναφέρετε δυσλειτουργίες οι οποίες πιθανόν να ανακύψουν;

### ■ Παράδειγμα 6.3.

Στον πομπό συστήματος επικοινωνίας, τέσσερις ψηφιακές γραμμές πολυπλέκονται με τη βοήθεια πολυπλέκτη 4:1 και διαβιβάζονται μέσω κοινού τηλεπικοινωνιακού καναλιού προς τον δέκτη, όπου αποπολυπλέκονται με τη βοήθεια αποπολυπλέκτη 1:4. Αν ο ρυθμός μετάδοσης πληροφορίας στις ψηφιακές γραμμές του πομπού είναι  $1\text{kbps}$  ανά γραμμή, θα υπολογίσουμε την περίοδο των σημάτων επιλογής  $s_0$  και  $s_1$  στον πομπό και στον δέκτη, προκειμένου να μην παρατηρείται απώλεια δεδομένων κατά τη μετάδοση.

Αφού ο ρυθμός μετάδοσης πληροφορίας είναι  $1\text{kbps}$  ανά γραμμή, κάθε ψηφίο (bit) θα έχει διάρκεια  $T = 1/1\text{kbps} = 1\text{ms}$  (/bit). Προκειμένου να μην παρατηρείται απώλεια δεδομένων κατά τη μετάδοση, θα πρέπει στη διάρκεια αυτή ( $T$ ) να ολοκληρώνεται η επιλογή όλων κατά σειρά των εισόδων του πολυπλέκτη (και, όμοια, όλων των εξόδων του αποπολυπλέκτη). Δεδομένου ότι ο αριθμός των εισόδων του πολυπλέκτη είναι τέσσερις, συμπεραίνουμε πως η χρονική διάρκεια κατά την οποία παραμένει επιλεγμένη μια είσοδος του πολυπλέκτη είναι ίση με  $T_e = T/4 = 1\text{ms}/4 = 0.25\text{ms}$  (το ίδιο συμβαίνει και για τις εξόδους του αποπολυπλέκτη). Αν λάβουμε υπόψη μας πως το σήμα  $s_0$  εναλλάσσεται κάθε φορά που επιλέγεται διαφορετική είσοδος, ενώ το σήμα  $s_1$  εναλλάσσεται μία φορά ανά δύο συνεχόμενες επιλογές εισόδων, μπορούμε να συμπεράνουμε πως οι περίοδοι των δύο σημάτων είναι  $0.25\text{ms}$  και  $0.50\text{ms}$ , αντίστοιχα. Λόγω του συγχρονισμού μεταξύ πολυπλέκτη και αποπολυπλέκτη, οι τιμές που υπολογίσαμε ισχύουν τόσο για τον πομπό, όσο και για τον δέκτη.

### ● Άσκηση 6.11.

Στον πομπό συστήματος επικοινωνίας δύο ψηφιακές γραμμές πολυπλέκονται με τη βοήθεια πολυπλέκτη 2:1 και διαβιβάζονται μέσω κοινού τηλεπικοινωνιακού καναλιού προς τον δέκτη, όπου αποπολυπλέκονται με τη βοήθεια αποπολυπλέκτη 1:2. Αν ο ρυθμός μετάδοσης

πληροφορίας στις ψηφιακές γραμμές του πομπού είναι  $1\text{kbps}$  για την πρώτη γραμμή και  $10\text{kbps}$  για τη δεύτερη γραμμή, να βρεθεί η περίοδος του σήματος επιλογής  $s$  στον πομπό και στον δέκτη, προκειμένου να μην παρατηρείται απώλεια δεδομένων κατά τη μετάδοση.

### 6.3.2 Επιλογείς δεδομένων

Εξίσου σημαντικός είναι και ο ρόλος των πολυπλεκτών και των αποπολυπλεκτών στη σχεδίαση του *υλικού* (hardware) των ηλεκτρονικών υπολογιστικών, με χαρακτηριστική εφαρμογή στα κυκλώματα των *μνημών*. Οι μνήμες αποτελούνται από στοιχεία αποθήκευσης της πληροφορίας τα οποία διατάσσονται σε μορφή συστοιχίας (ή πίνακα – array). Επιπλέον, μια *δυναμική μνήμη* χρησιμοποιεί τις ίδιες *αρτηρίες* για τη διευθυνσιοδότηση τόσο των γραμμών όσο και των στηλών της αντίστοιχης συστοιχίας, για λόγους εξοικονόμησης των μεταλλικών αγωγών οι οποίοι διασυνδέουν τη μνήμη με το υπόλοιπο υπολογιστικό σύστημα. Η κατάλληλη επιλογή γραμμών / στηλών μιας μνήμης γίνεται δυνατή με τη βοήθεια πολυπλεκτών.

Στις εφαρμογές αυτού του τύπου ο πολυπλέκτης χαρακτηρίζεται, συνήθως, ως *επιλογέας δεδομένων* (data selector). Η εκτενέστερη περιγραφή των αντίστοιχων τεχνολογιών βρίσκεται έξω από τους στόχους του παρόντος βιβλίου. Για περισσότερες λεπτομέρειες ο αναγνώστης ενθαρρύνεται να ανατρέξει στη σχετική βιβλιογραφία [17, 29].

## 6.4 Καθολικότητα των πολυπλεκτών

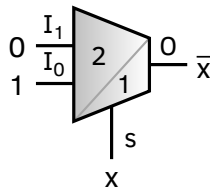
Όπως έχουμε ήδη αποδείξει για τις πύλες NAND και NOR, θα αποδείξουμε την *καθολικότητα* των πολυπλεκτών, δηλαδή τη δυνατότητα να υλοποιήσουμε οποιοδήποτε συνδυαστικό κύκλωμα χρησιμοποιώντας αποκλειστικά πολυπλέκτες. Θα δούμε, αρχικά, πώς μπορούμε να υλοποιήσουμε όλες τις βασικές πράξεις της άλγεβρας Boole, και στη συνέχεια θα αναπτύξουμε γενική μεθοδολογία για την υλοποίηση οποιασδήποτε λογικής συνάρτησης με τη βοήθεια πολυπλεκτών.

### 6.4.1 Υλοποίηση των βασικών πράξεων

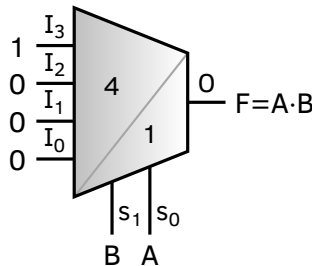
Για την απόδειξη της καθολικότητας του πολυπλέκτη αρκεί να αποδείξουμε πως μπορούμε να υλοποιήσουμε όλες τις στοιχειώδεις πράξεις της άλγεβρας Boole αποκλειστικά με πολυπλέκτες.

#### ■ Συμπλήρωμα (NOT)

Έστω ο πολυπλέκτης 2:1 του Σχήματος 6.19, οι είσοδοι του οποίου διατηρούνται σταθερές στις τιμές  $I_0 = 1$  και  $I_1 = 0$ . Εάν θέσουμε στην είσοδο επιλογής  $x$  μηδενική τιμή, τότε θα επιλέγεται η είσοδος  $I_0$  και άρα στην έξοδο του πολυπλέκτη θα εμφανίζεται η λογική μονάδα. Αντίθετα, εάν θέσουμε στην είσοδο επιλογής  $x$  τιμή ίση με τη λογική μονάδα, τότε θα επιλέγεται



Σχήμα 6.19 Υλοποίηση πύλης NOT μέσω πολυπλέκτη 2:1



Σχήμα 6.20 Υλοποίηση πύλης AND μέσω πολυπλέκτη 4:1

Πίνακας 6.11 Πίνακας αλήθειας πύλης AND η οποία υλοποιείται με πολυπλέκτη 4:1

$s_1=B$	$s_0=A$	$O=F$
0	0	$I_0=0$
0	1	$I_1=0$
1	0	$I_2=0$
1	1	$I_3=1$

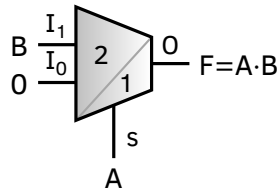
η είσοδος  $I_1$  και άρα στην έξοδο του πολυπλέκτη θα εμφανίζεται το λογικό μηδέν.

Είναι φανερό πως η συγκεκριμένη συνδεσμολογία συμπεριφέρεται σαν πύλη NOT, η είσοδος της οποίας αντιστοιχεί στην είσοδο επιλογής του πολυπλέκτη.

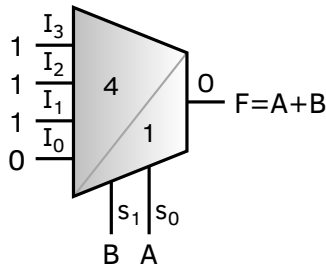
### ■ Σύζευξη (AND)

Έστω ο πολυπλέκτης 4:1 του Σχήματος 6.20, οι είσοδοι του οποίου διατηρούνται σταθερές στις τιμές  $I_0 = I_1 = I_2 = 0$  και  $I_3 = 1$ . Λαμβάνοντας υπόψη μας και τον πίνακα αλήθειας του Πίνακα 6.11, είναι εύκολο να διαπιστώσουμε πως ο πολυπλέκτης συμπεριφέρεται όπως μια πύλη AND αν θεωρήσουμε ως εισόδους της πύλης τους ακροδέκτες επιλογής του πολυπλέκτη.

Στο Σχήμα 6.21 παρουσιάζεται εναλλακτική υλοποίηση, αυτή τη φορά με πολυπλέκτη 2:1. Η λειτουργία του κυκλώματος έχει ως εξής: Όταν η είσοδος  $A$  έχει μηδενική τιμή, τότε επιλέγεται η επίσης μηδενική είσοδος  $I_0$  του



Σχήμα 6.21 Υλοποίηση πύλης AND μέσω πολυπλέκτη 2:1



Σχήμα 6.22 Υλοποίηση πύλης OR μέσω πολυπλέκτη 4:1

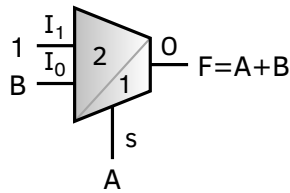
πολυπλέκτη, και επομένως η έξοδος του είναι κι αυτή μηδενική. Με άλλα λόγια, η τιμή της μεταβλητής  $B$  είναι *αδιάφορη* για τη συγκεκριμένη περίπτωση. Όταν η είσοδος  $A$  έχει τιμή ίση με τη λογική μονάδα, τότε επιλέγεται η είσοδος  $I_1$  του πολυπλέκτη, και επομένως η έξοδος του θα είναι ίση με  $B$ . Με άλλα λόγια, στη συγκεκριμένη περίπτωση η τιμή της εξόδου καθορίζεται αποκλειστικά από την τιμή της μεταβλητής  $B$ . Είναι προφανές πως η συμπεριφορά αυτή ανταποκρίνεται στη συμπεριφορά μιας πύλης AND, καθώς βασίζεται στις ταυτότητες  $0 \cdot B = 0$  και  $1 \cdot B = B$ . Αξίζει να παρατηρήσουμε πως, στη συγκεκριμένη υλοποίηση, μόνο η μία από τις δύο μεταβλητές εισόδου χρησιμοποιείται ως σήμα επιλογής του πολυπλέκτη, σε αντίθεση με την υλοποίηση με πολυπλέκτη 4:1 όπου σαν σήματα επιλογής χρησιμοποιούνται και οι δύο μεταβλητές.

Οι δύο εναλλακτικές υλοποιήσεις της πύλης AND (όπως και της πύλης OR τις οποίες θα δούμε στη συνέχεια) αποτελούν παραδείγματα παρόμοιων γενικότερων μεθόδων υλοποίησης λογικών συναρτήσεων. Με τη γενίκευση των συγκεκριμένων μεθόδων θα ασχοληθούμε στη συνέχεια του κεφαλαίου.

### ■ Διάζευξη (OR)

Με παρόμοιο τρόπο, μπορούμε να αποδείξουμε πως ο πολυπλέκτης 4:1 του Σχήματος 6.22 ισοδυναμεί με μια πύλη OR οι εισόδους της οποίας ταυτίζονται με τους ακροδέκτες επιλογής του πολυπλέκτη.

Εναλλακτικά, η πύλη OR μπορεί να υλοποιηθεί με τη βοήθεια πολυπλέκτη 2:1 σύμφωνα με το Σχήμα 6.23. Οι τιμές των εισόδων του πολυπλέκτη επιλέγονται κατά τέτοιο τρόπο ώστε η λειτουργία του να ανταποκρίνεται



Σχήμα 6.23 Υλοποίηση πύλης OR μέσω πολυπλέκτη 2:1

Πίνακας 6.12 Πίνακας αλήθειας λογικής συνάρτησης  $F(a_{N-1}, a_{N-2}, \dots, a_1, a_0)$   $N$  μεταβλητών για την υλοποίηση με πολυπλέκτη  $2^N:1$

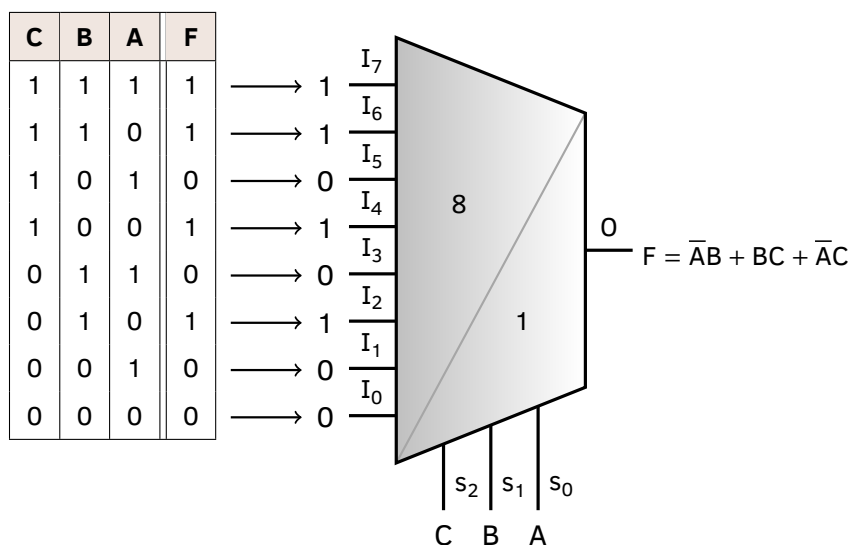
$s_{N-1}=a_{N-1}$	...	$s_1=a_1$	$s_0=a_0$	<b>O=F</b>
0	...	0	0	$I_0=F(0, \dots, 0, 0)$
0	...	0	1	$I_1=F(0, \dots, 0, 1)$
⋮	⋮	⋮	⋮	⋮
1	...	1	1	$I_{2^N-1}=F(1, \dots, 1, 1)$

στην πράξη της λογικής διάζευξης, υλοποιώντας τις ταυτότητες  $1 + B = 1$  και  $0 + B = B$ .

## 6.4.2 Υλοποίηση λογικών συναρτήσεων

### 6.4.2.1 Με χρήση του συνόλου των μεταβλητών ως σημάτων επιλογής

Γενικεύοντας τη διαδικασία της προηγούμενης παραγράφου με την οποία υλοποιήσαμε απλές λογικές πύλες με τη βοήθεια πολυπλέκτη, χρησιμοποιώντας τους ακροδέκτες επιλογής του πολυπλέκτη σαν εισόδους των λογικών πυλών, μπορούμε να υλοποιήσουμε οποιαδήποτε λογική συνάρτηση. Για να καταστεί δυνατό κάτι τέτοιο θα πρέπει να επιλέξουμε πολυπλέκτη για τον οποίο το πλήθος των σημάτων επιλογής είναι ίσο με τον αριθμό των μεταβλητών της συνάρτησης που θα υλοποιηθεί. Με άλλα λόγια, τα σήματα επιλογής του πολυπλέκτη θα αντιπροσωπεύουν τα ορίσματα της λογικής συνάρτησης ή, αλλιώς, κάθε ακροδέκτης επιλογής του πολυπλέκτη θα ισοδυναμεί με μία είσοδο του κυκλώματος το οποίο θα την υλοποιεί. Επιπλέον, σύμφωνα και με τον Πίνακα 6.12, αρκεί να θέσουμε σε καθεμιά από τις  $2^N$  εισόδους του πολυπλέκτη μόνιμη τιμή η οποία να είναι ίση με την τιμή της λογικής συνάρτησης η οποία προκύπτει για τιμές των ορισμάτων της οι οποίες αντιστοιχούν στις τιμές των σημάτων επιλογής για τις οποίες επιλέγεται η συγκεκριμένη είσοδος.



**Σχήμα 6.24** Υλοποίηση της λογικής συνάρτησης  $F = \overline{A}B + BC + \overline{A}C$  με τη βοήθεια πολυπλέκτη 8:1

#### ■ Παράδειγμα 6.4.

Θα υλοποιήσουμε τη λογική συνάρτηση  $F = \overline{A}B + BC + \overline{A}C$  με τη βοήθεια πολυπλέκτη.

Δεδομένου ότι πρόκειται για συνάρτηση τριών μεταβλητών, θα χρειαστούμε πολυπλέκτη με τρία σήματα επιλογής και, επομένως με  $2^3 = 8$  εισόδους, δηλαδή έναν πολυπλέκτη 8:1. Με βάση τον τύπο της λογικής συνάρτησης μπορούμε να συμπληρώσουμε τον πίνακα αλήθειας του Σχήματος 6.24. Θα πρέπει να προσέξουμε πως στον συγκεκριμένο πίνακα αλήθειας τόσο η διάταξη των στηλών οι οποίες αντιστοιχούν στις μεταβλητές της λογικής συνάρτησης, όσο και η διάταξη των γραμμών στις οποίες αντιστοιχούν οι συνδυασμοί των τιμών των μεταβλητών έχει ληφθεί *αντίστροφα*, προκειμένου να βρίσκονται σε αντιστοιχία με τη διάταξη των ακροδεκτών του πολυπλέκτη του ίδιου σχήματος.

Για την ζητούμενη υλοποίηση, αρκεί να θέσουμε στις εισόδους του πολυπλέκτη τις κατάλληλες μόνιμες τιμές, κατ' αντιστοιχία προς τις τιμές της λογικής συνάρτησης όπως αυτές περιλαμβάνονται στον πίνακα αλήθειας. Μπορούμε, επομένως, να καταλήξουμε στην υλοποίηση του Σχήματος 6.24, για την οποία είναι εύκολο να επαληθεύσουμε πως υλοποιεί τη δοσμένη λογική συνάρτηση.

● **Άσκηση 6.12.**

Υλοποιήστε πύλη NOR τριών εισόδων με τη βοήθεια πολυπλέκτη 8:1.

● **Άσκηση 6.13.**

Υλοποιήστε πύλη XOR δύο εισόδων με τη βοήθεια πολυπλέκτη 4:1.

● **Άσκηση 6.14.**

Υλοποιήστε πύλη XNOR δύο εισόδων με τη βοήθεια πολυπλέκτη 4:1.

● **Άσκηση 6.15.**

Υλοποιήστε τη λογική συνάρτηση του Παραδείγματος 6.4 χρησιμοποιώντας ξεχωριστό πολυπλέκτη για κάθε λογική πράξη η οποία εμφανίζεται στον τύπο της συνάρτησης. Ποιο είναι το μειονέκτημα αυτής της υλοποίησης;

Το κυριότερο πλεονέκτημα της προηγούμενης μεθόδου υλοποίησης λογικών συναρτήσεων με τη βοήθεια πολυπλέκτη είναι πως δεν απαιτεί την ύπαρξη των συμπληρωμάτων των μεταβλητών της λογικής συνάρτησης, σε αντίθεση με τη μέθοδο την οποία θα περιγράψουμε στην επόμενη παράγραφο. Ως μειονέκτημά της μπορούμε να αναφέρουμε τη χρήση πολυπλεκτών με μεγάλο αριθμό εισόδων, ιδιαίτερα αν οι μεταβλητές της προς υλοποίηση συνάρτησης είναι πολλές.

#### 6.4.2.2 Με χρήση μέρους των μεταβλητών ως σημάτων επιλογής

Με τη μέθοδο την οποία θα περιγράψουμε στη συνέχεια μπορούμε να εξασφαλίσουμε την υλοποίηση μιας λογικής συνάρτησης  $N$  μεταβλητών με τη βοήθεια πολυπλέκτη με  $N - 1$  εισόδους επιλογής, άρα με  $2^{N-1}$  εισόδους δεδομένων. Με τον τρόπο αυτό επιτυγχάνεται εξοικονόμηση λογικών πυλών κατά περίπου 50% σε σχέση με την υλοποίηση η οποία προκύπτει από την εφαρμογή της προηγούμενης μεθοδολογίας. Το όφελος αυτό είναι σημαντικό, ιδιαίτερα όταν η υλοποίηση γίνεται στη μορφή ολοκληρωμένου κυκλώματος, όπου η σπατάλη επιφάνειας ημιαγωγού πρέπει να αποφεύγεται συστηματικά.

Για την καλύτερη εμπέδωση της μεθοδολογίας, θα προτιμήσουμε την παρουσίασή της μέσω ενός αντιπροσωπευτικού παραδείγματος.

Πίνακας 6.13 Συνεπτυγμένος πίνακας αλήθειας για την υλοποίηση λογικής συνάρτησης  $F$  με πολυπλέκτη 4:1

$s_1=B$	$s_0=A$	$O=F$
0	0	$I_0=f_0$
0	1	$I_1=f_1$
1	0	$I_2=f_2$
1	1	$I_3=f_3$

### ■ Παράδειγμα 6.5.

Θα υλοποιήσουμε τη λογική συνάρτηση  $F = \overline{A}B + BC + \overline{A}C$  με τη βοήθεια πολυπλέκτη 4:1<sup>9</sup>.

Ας υποθέσουμε πως οι μεταβλητές οι οποίες θα χρησιμοποιηθούν ως σήματα επιλογής του πολυπλέκτη θα είναι οι  $A$  και  $B$ , οι οποίες θα εφαρμόζονται στους ακροδέκτες επιλογής  $s_0$  και  $s_1$ , αντίστοιχα. Σκοπός μας είναι μεταγράψουμε τον τύπο της συνάρτησης στη μορφή:

$$F = \overline{A}\overline{B} \cdot f_0 + \overline{A}B \cdot f_1 + \overline{A}B \cdot f_2 + AB \cdot f_3 \quad (6.1)$$

όπου τα γινόμενα της μορφής  $AB$  (με συμπληρωμένες ή μη τις μεταβλητές) αντιπροσωπεύουν τους όρους ελαχίστου οι οποίοι αντιστοιχούν στις μεταβλητές  $A$  και  $B$ , και  $f_0, f_1, f_2, f_3$  είναι συναρτήσεις της μεταβλητής  $C$ <sup>10</sup>.

Έχοντας προσδιορίσει τη μορφή της προηγούμενης σχέσης, θα μπορούμε να συμπληρώσουμε τον συνεπτυγμένο πίνακα αλήθειας του Πίνακα 6.13, από τον οποίο θα μπορούμε στη συνέχεια να προσδιορίσουμε τις κατάλληλες εκφράσεις των συναρτήσεων  $f_0, f_1, f_2$ , και  $f_3$  οι οποίες θα πρέπει να εφαρμοστούν στις εισόδους του πολυπλέκτη.

Η διαδικασία μεταγραφής του τύπου της λογικής συνάρτησης  $F$  μπορεί να πραγματοποιηθεί είτε αλγεβρικά, είτε με τη βοήθεια του χάρτη Karnaugh. Θα περιγράψουμε και τους δύο τρόπους, καθώς παρουσιάζουν ιδιαίτερο ενδιαφέρον.

#### • Αλγεβρική μέθοδος

Αρχικά, θα γράψουμε τη λογική συνάρτηση  $F$  στη μορφή όρων ελαχίστου των μεταβλητών  $A, B$  και  $C$ , ως εξής:

<sup>9</sup>Πρόκειται για τη συνάρτηση του Παραδείγματος 6.4, η οποία επιλέγεται για λόγους σύγκρισης.

<sup>10</sup>Οι δυνατοί τύποι των συναρτήσεων  $f$  είναι προφανώς  $f = 0$  ή  $f = 1$  ή  $f = C$  ή  $f = \overline{C}$ . Η πιθανότητα παρουσίας και του συμπληρώματος της μεταβλητής  $C$  αποτελεί μειονέκτημα της μεθόδου, καθώς θα πρέπει είτε το συμπλήρωμα να είναι ήδη διαθέσιμο, είτε να παραχθεί μέσω μιας πύλης NOT, ή άλλου πολυπλέκτη αν πρέπει να διατηρήσουμε την καθολικότητα της υλοποίησης.

Πίνακας 6.14 Χάρτης Karnaugh για το Παράδειγμα 6.5

		$\overline{A}\overline{B}$ $A\overline{B}$ $AB$ $\overline{A}B$			
		00	01	11	10
C	0	0	0	0	1
	1	1	0	1	1

$f \rightarrow$    C   0   C   1

$$\begin{aligned}
 F &= \overline{A}B + BC + \overline{A}C = \\
 &= \overline{A}B(C + \overline{C}) + (A + \overline{A})BC + \overline{A}(B + \overline{B})C = \\
 &= \overline{A}BC + \overline{A}B\overline{C} + ABC + \overline{A}BC + \overline{A}BC + \overline{A}\overline{B}C = \\
 &= \overline{A}BC + \overline{A}B\overline{C} + ABC + \overline{A}\overline{B}C
 \end{aligned}$$

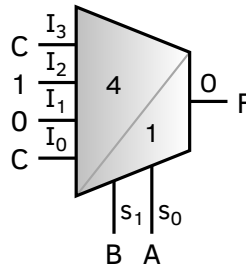
Στη συνέχεια, θα ‘αναδείξουμε’ τους όρους ελαχίστου των μεταβλητών A και B:

$$\begin{aligned}
 F &= \overline{A}BC + \overline{A}B\overline{C} + ABC + \overline{A}\overline{B}C \\
 &= \overline{A}B(C + \overline{C}) + ABC + \overline{A}\overline{B}C = \\
 &= \overline{A}B + ABC + \overline{A}\overline{B}C = \\
 &= \overline{A}B \cdot 1 + \overline{A}B \cdot 0 + \overline{A}B \cdot C + \overline{A}\overline{B} \cdot C = \\
 &= \overline{A}\overline{B} \cdot [C] + \overline{A}B \cdot [0] + \overline{A}B \cdot [1] + \overline{A}B \cdot [C]
 \end{aligned}$$

Από τις προηγούμενες σχέσεις μπορούμε να συμπεράνουμε ότι  $f_0 = C$ ,  $f_1 = 0$ ,  $f_2 = 1$  και  $f_3 = C$ , οι οποίες – λαμβάνοντας υπόψη τον Πίνακα 6.13 – μπορούν να μας υποδείξουν τις εκφράσεις οι οποίες θα πρέπει να τεθούν στις εισόδους του πολυπλέκτη.

• **Μέθοδος χάρτη Karnaugh**

Ο χάρτης Karnaugh ο οποίος αντιστοιχεί στη δοσμένη λογική συνάρτηση φαίνεται στον Πίνακα 6.14, όπου στις επικεφαλίδες των στηλών σημειώνονται και οι εκφράσεις των όρων ελαχίστου των μεταβλητών A και B. Ο τρόπος αξιοποίησης του χάρτη Karnaugh διαφέρει σε σχέση με την περίπτωση της απλοποίησης, όπως θα εξηγήσουμε αναλυτικότερα. Επειδή μας ενδιαφέρει ο προσδιορισμός των συναρτήσεων f της σχέσης (6.1), δεν εργαζόμαστε με ομάδες όμοιων στοιχείων αλλά προσπαθούμε να εντοπίσουμε ποια από τις δυνατές εκφράσεις κάθε συνάρτησης f αντιστοιχεί στον όρο ελαχίστου ο οποίος αντιπροσωπεύει κάθε στήλη του χάρτη. Εξετάζουμε,



Σχήμα 6.25 Υλοποίηση της λογικής συνάρτησης του Παραδείγματος 6.5 μέσω πολυπλέκτη 4:1

επομένως, τις στήλες του χάρτη Karnaugh και προσδιορίζουμε την αντίστοιχη έκφραση της  $f$  συγκρίνοντας με το περιεχόμενο της στήλης η οποία αντιστοιχεί στη μεταβλητή  $C$ . Για παράδειγμα, όπως φαίνεται από τον Πίνακα 6.14, η στήλη η οποία αντιστοιχεί στον όρο ελαχίστου  $\overline{A}\overline{B}$  ταυτίζεται με τη στήλη της μεταβλητής  $C$ , και επομένως θα δώσει  $f_0 = C$ . Παρόμοια, η στήλη η οποία αντιστοιχεί στον όρο ελαχίστου  $A\overline{B}$  περιέχει μόνο μηδενικά στοιχεία, και επομένως θα δώσει  $f_1 = 0$ , κ.ο.κ.

Οι εκφράσεις των συναρτήσεων  $f$  στις οποίες καταλήγουμε με τη μέθοδο του χάρτη Karnaugh ταυτίζονται, όπως είναι αναμενόμενο, με τις αντίστοιχες εκφράσεις που προέκυψαν με την αλγεβρική μέθοδο.

Η εισαγωγή των εκφράσεων στις οποίες καταλήξαμε για τις συναρτήσεις  $f$  στον πίνακα αλήθειας του Πίνακα 6.13 υποδεικνύουν, τελικά, τον τρόπο υλοποίησης της λογικής συνάρτησης  $F$  με τη βοήθεια πολυπλέκτη 4:1, όπως φαίνεται στο Σχήμα 6.25.

### Ερώτηση 6.11.

Εάν στο Παράδειγμα 6.5 κατά την εφαρμογή της μεθόδου του χάρτη Karnaugh τα στοιχεία του χάρτη δεν διατάσσονταν με βάση τον κώδικα Gray αλλά με βάση τη φυσική δυαδική αναπαράσταση, θα μπορούσαμε να καταλήξουμε σε έγκυρες εκφράσεις για τις εισόδους του πολυπλέκτη;

### Άσκηση 6.16.

Υλοποιήστε πύλη XOR δύο εισόδων χρησιμοποιώντας πολυπλέκτη 2:1.

Πίνακας 6.15 Πίνακας αλήθειας για το κύκλωμα της Άσκησης 6.18

A	B	C	F
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

● **Άσκηση 6.17.**

Υλοποιήστε πύλη XNOR δύο εισόδων χρησιμοποιώντας πολυπλέκτη 2:1.

● **Άσκηση 6.18.**

Δίνεται η λογική συνάρτηση η οποία περιγράφεται από τον πίνακα αλήθειας του Πίνακα 6.15. Να υλοποιήσετε τη συνάρτηση χρησιμοποιώντας πολυπλέκτη 4:1.

## ΚΩΔΙΚΟΠΟΙΗΤΕΣ/ΑΠΟΚΩΔΙΚΟΠΟΙΗΤΕΣ

**Σ**κοπός ενός ηλεκτρονικού υπολογιστή είναι να υποδέχεται δεδομένα, να τα επεξεργάζεται, και να επιστρέφει το αποτέλεσμα της επεξεργασίας τους (κι αυτό στη μορφή δεδομένων). Για τους λόγους που έχουμε ήδη εξηγήσει, η επεξεργασία των δεδομένων γίνεται σε δυαδική μορφή. Η είσοδος δεδομένων σε έναν ηλεκτρονικό υπολογιστή πραγματοποιείται μέσω *συσκευών εισόδου*, όπως είναι το *πληκτρολόγιο* ή το *ποντίκι*, ενώ η *έξοδος* παρέχεται μέσω *συσκευών εξόδου*, όπως είναι η *οθόνη* ή ο *εκτυπωτής*.

Παρόλο που, για την επεξεργασία τους, τα δεδομένα εισόδου ενός υπολογιστή μετατρέπονται σε δυαδική μορφή, η εισαγωγή τους γίνεται σε μορφή πλησιέστερη προς τις συνήθειες του χειριστή. Για να αναφέρουμε ένα ενδεικτικό παράδειγμα, η εισαγωγή αριθμών σε έναν υπολογιστή γίνεται μέσω ενός αριθμητικού πληκτρολογίου δέκα πλήκτρων τα οποία αντιστοιχούν στα δεκαδικά ψηφία, και όχι άμεσα σε δυαδική μορφή (οπότε θα αρκούσαν δύο μόνο πλήκτρα). Αντίστοιχα, οι συσκευές εξόδου παρέχουν τα δεδομένα σε μορφή άμεσα αντιληπτή από τον άνθρωπο κι όχι στην αρχική δυαδική μορφή τους. Γίνεται, επομένως, κατανοητό πως βασικός ρόλος των συσκευών εισόδου / εξόδου, εκτός από τη συλλογή της πληροφορίας από τον χρήστη ή την απόδοση σε αυτόν των αποτελεσμάτων της επεξεργασίας της, είναι και η μετατροπή της από μια μορφή συμβατή προς την αντίληψη και τις συνήθειες του χρήστη στη δυαδική μορφή, και αντίστροφα.

Στο κεφάλαιο αυτό θα ασχοληθούμε με τη σχεδίαση κυκλωμάτων κωδικοποιητών και αποκωδικοποιητών που μπορούν, μεταξύ άλλων, να εκτελούν τις πιο πάνω μετατροπές και θα παρουσιάσουμε απλά κυκλώματα για τη συλλογή δεδομένων από αριθμητικό πληκτρολόγιο και την αναπαράστασή τους στη φυσική δυαδική μορφή. Θα μελετήσουμε, επίσης, κυκλώματα με τα οποία μπορούμε να εμφανίζουμε ψηφιακά αριθμητικά δεδομένα σε δεκαδική μορφή μέσω οθονών δεκαδικών ψηφίων.

Πίνακας 7.1 Παράδειγμα συνεπτυγμένης μορφής πίνακα αλήθειας συνάρτησης μοναδικής ενεργής μεταβλητής (περίπτωση τριών μεταβλητών A, B και C)

A	B	C	F
0	0	1	0
0	1	0	1
1	0	0	1

Τα κυκλώματα των κωδικοποιητών περιγράφονται, συχνά, από λογικές συναρτήσεις με μεγάλο αριθμό μεταβλητών αλλά και εξίσου μεγάλο αριθμό αδιάφορων όρων. Η τελευταία ιδιαιτερότητα έγκειται στο γεγονός ότι, συνήθως, όταν μία είσοδος ενός κωδικοποιητή είναι ενεργή (τίθεται, δηλαδή, στη λογική μονάδα) οι υπόλοιπες παραμένουν μηδενικές. Για τη σχεδίαση κυκλωμάτων αυτού του τύπου η διαδικασία προσδιορισμού των λογικών συναρτήσεων των εξόδων απαιτεί εξειδικευμένη εφαρμογή των αντίστοιχων μεθόδων. Για τον σκοπό αυτό, κρίνουμε σκόπιμο να παρουσιάσουμε τη σχετική μεθοδολογία στη γενική της μορφή, πριν προχωρήσουμε στη σχεδίαση συγκεκριμένων κυκλωμάτων κωδικοποιητών.

### 7.1 Κυκλώματα μοναδικής ενεργής εισόδου

Θα χαρακτηρίζουμε ένα συνδυαστικό κύκλωμα με δύο ή περισσότερες εισόδους ως *μοναδικής ενεργής εισόδου*<sup>1</sup> όταν οι επιτρεπτοί συνδυασμοί τιμών των εισόδων του περιλαμβάνουν μόνο τις περιπτώσεις όπου *μία* είσοδος τίθεται ίση με τη λογική μονάδα και όλες οι υπόλοιπες παραμένουν μηδενικές. Παρόμοια, η λογική συνάρτηση ή οι λογικές συναρτήσεις οι οποίες περιγράφουν ένα κύκλωμα με αυτήν την ιδιότητα θα χαρακτηρίζονται ως συναρτήσεις μοναδικής ενεργής μεταβλητής.

Κατά τη σχεδίαση κυκλωμάτων μοναδικής ενεργής εισόδου οι συνδυασμοί τιμών εισόδου με περισσότερες από μία λογικές μονάδες θεωρούνται 'απαγορευμένοι' (ή, καλύτερα, *μη αναμενόμενοι*) οπότε οι αντίστοιχες τιμές εξόδου μπορούν να λαμβάνονται ως *αδιάφορες*. Στον συνεπτυγμένο πίνακα αλήθειας μιας συνάρτησης μοναδικής ενεργής εισόδου οι μη αναμενόμενοι συνδυασμοί δεν αναγράφονται, οδηγώντας σε 'διαγώνιες' μορφές πινάκων αλήθειας σαν κι αυτή του παραδείγματος του Πίνακα 7.1.

Κάθε συνάρτηση μοναδικής ενεργής μεταβλητής διέπεται από την ακόλουθη χρήσιμη ιδιότητα:

#### ■ Ιδιότητα

Η έκφραση μιας συνάρτησης μοναδικής ενεργής μεταβλητής μπορεί να προκύψει από τον αντίστοιχο συνεπτυγμένο πίνακα αλήθειας ως

<sup>1</sup>Στην αγγλική ορολογία απαντά και ως 'one-hot'.

Πίνακας 7.2 Πλήρης μορφή του πίνακα αλήθειας της συνάρτησης του Παραδείγματος 7.1

A	B	C	F
0	0	0	X
0	0	1	0
0	1	0	1
0	1	1	X
1	0	0	1
1	0	1	X
1	1	0	X
1	1	1	X

το άθροισμα εκείνων των μεταβλητών της για τις οποίες η συνάρτηση επιστρέφει μη μηδενική τιμή όταν αυτές είναι ενεργές.

Εάν όλες οι τιμές της λογικής συνάρτησης στον συνεπτυγμένο πίνακα αλήθειας είναι μηδενικές, τότε και η έκφραση της λογικής συνάρτησης θα είναι μηδενική.

Εάν όλες οι τιμές της λογικής συνάρτησης στον συνεπτυγμένο πίνακα αλήθειας είναι ίσες με τη λογική μονάδα, τότε και η έκφραση της λογικής συνάρτησης θα είναι ίση με τη λογική μονάδα.

### ■ Παράδειγμα 7.1.

Θα προσδιορίσουμε την έκφραση της λογικής συνάρτησης μοναδικής ενεργής μεταβλητής η οποία περιγράφεται από τον συνεπτυγμένο πίνακα αλήθειας του Πίνακα 7.1.

Οι μη μηδενικές τιμές της συνάρτησης αντιστοιχούν στις δύο τελευταίες γραμμές του πίνακα αλήθειας. Για την προτελευταία γραμμή ενεργή (μη μηδενική) μεταβλητή είναι η μεταβλητή  $B$ , ενώ για την τελευταία γραμμή ενεργή μεταβλητή είναι η μεταβλητή  $A$ . Κατά συνέπεια, η έκφραση της συνάρτησης θα προκύψει από το άθροισμα των μεταβλητών αυτών και, άρα, θα έχουμε  $F = A + B$ .

### ■ Παράδειγμα 7.2.

Θα επαληθεύσουμε την έκφραση στην οποία καταλήξαμε στο προηγούμενο παράδειγμα χρησιμοποιώντας τη μέθοδο του χάρτη Karnaugh με βάση τον πλήρη πίνακα αλήθειας της λογικής συνάρτησης.

Ο πλήρης πίνακας αλήθειας της δοσμένης λογικής συνάρτησης φαίνεται στον Πίνακα 7.2, όπου οι αδιάφοροι όροι αντιστοιχούν στους μη αναμενόμενους συνδυασμούς των μεταβλητών. Ο αντίστοιχος χάρτης Karnaugh φαίνεται στον Πίνακα 7.3 από τον οποίο,

Πίνακας 7.3 Χάρτης Karnaugh για τη λογική συνάρτηση του Παραδείγματος 7.1

BC \ A	00	01	11	10
0	X	0	X	1
1	1	X	X	X

$$F = A + B$$

Πίνακας 7.4 Προσδιορισμός του τύπου της λογικής συνάρτησης του Παραδείγματος 7.1 με τη βοήθεια του χάρτη Karnaugh (βέλτιστη απλοποίηση)

BC \ A	00	01	11	10
0	X	0	X	1
1	1	X	X	X

$$F = \bar{C}$$

με χρήση όρων ελαχίστου, καταλήγουμε στην έκφραση  $F = A + B$  η οποία ταυτίζεται με εκείνη που προσδιορίσαμε στο προηγούμενο παράδειγμα. Θα πρέπει να προσέξουμε πως η ομαδοποίηση των στοιχείων του χάρτη δεν έγινε με τον βέλτιστο τρόπο (ο οποίος φαίνεται στον Πίνακα 7.4), επομένως η μορφή  $F = A + B$  δεν είναι η απλούστερη δυνατή.

Θα αποδείξουμε την ισχύ της προηγούμενης ιδιότητας στη γενική περίπτωση.

■ Απόδειξη<sup>2</sup>

- Εάν οι τιμές της λογικής συνάρτησης μοναδικής ενεργής εισόδου στον συνεπτυγμένο πίνακα αλήθειας είναι όλες μηδενικές, τότε όλοι οι αδιάφοροι όροι (οι οποίοι δεν περιλαμβάνονται στον συνεπτυγμένο πίνακα αλήθειας) μπορούν να θεωρηθούν κι αυτοί μηδενικοί, οπότε η λογική συνάρτηση θα επιστρέφει μηδενική τιμή για οποιονδήποτε συνδυασμό των μεταβλητών της.
- Εάν οι τιμές της λογικής συνάρτησης μοναδικής ενεργής εισόδου στον συνεπτυγμένο πίνακα αλήθειας είναι όλες ίσες με τη λογική μονάδα,

<sup>2</sup>Η μελέτη της μπορεί να παραλειφθεί σε πρώτη ανάγνωση.

τότε όλοι οι αδιάφοροι όροι μπορούν να θεωρηθούν κι αυτοί ίσοι με τη μονάδα, οπότε η λογική συνάρτηση θα επιστρέφει μη μηδενική τιμή για οποιονδήποτε συνδυασμό των μεταβλητών της.

- Ας υποθέσουμε πως δεν ισχύει κανένα από τα προηγούμενα, και ας θεωρήσουμε λογική συνάρτηση  $F$ ,  $N$  μεταβλητών  $A_0, A_1, A_2, \dots, A_{N-2}, A_{N-1}$ . Έστω η μεταβλητή  $A_k$  ( $0 \leq k \leq N-1$ ) για την οποία η λογική συνάρτηση επιστρέφει τη λογική μονάδα όταν η μεταβλητή είναι ενεργή ( $A_k = 1$ ). Θα υποθέσουμε, ακόμη, πως η λογική συνάρτηση επιστρέφει μη μηδενική τιμή μόνο όταν η μεταβλητή  $A_k$  είναι ενεργή<sup>3</sup>. Αν όλοι οι αδιάφοροι όροι θεωρηθούν μηδενικοί, ο τύπος της λογικής συνάρτησης θα προκύπτει από τον όρο ελαχίστου ο οποίος αντιστοιχεί στον συνδυασμό μεταβλητών όπου η μεταβλητή  $A_k$  είναι ενεργή, δηλαδή:

$$F = \overline{A_0} \cdot \overline{A_1} \cdot \overline{A_2} \cdot \dots \cdot \overline{A_{k-1}} \cdot A_k \cdot \overline{A_{k+1}} \cdot \dots \cdot \overline{A_{N-2}} \cdot \overline{A_{N-1}} \quad (7.1)$$

ή

$$F = \overline{A_0} \cdot \overline{A_1} \cdot \overline{A_2} \cdot \dots \cdot \overline{A_{k-1}} \cdot \overline{A_{k+1}} \cdot \dots \cdot \overline{A_{N-2}} \cdot \overline{A_{N-1}} \cdot A_k \quad (7.2)$$

όπου όλες οι μεταβλητές είναι συμπληρωμένες εκτός από την  $A_k$ . Ο πιο πάνω όρος ελαχίστου αντιστοιχεί σε συνδυασμό τιμών των μεταβλητών ο οποίος εμφανίζεται στον συνεπτυγμένο πίνακα αλήθειας της συνάρτησης. Αντίθετα, ο ακόλουθος όρος ελαχίστου αντιστοιχεί σε αδιάφορο όρο, και κατά συνέπεια απουσιάζει από τον συνεπτυγμένο πίνακα αλήθειας:

$$A_0 \cdot \overline{A_1} \cdot \overline{A_2} \cdot \dots \cdot \overline{A_{k-1}} \cdot \overline{A_{k+1}} \cdot \dots \cdot \overline{A_{N-2}} \cdot \overline{A_{N-1}} \cdot A_k \quad (7.3)$$

Δικαιούμαστε να θεωρήσουμε πως για την περίπτωση του προηγούμενου αδιάφορου όρου η λογική συνάρτηση επιστρέφει τιμή ίση με τη λογική μονάδα. Επομένως, ο αντίστοιχος όρος ελαχίστου θα συνεισφέρει στην τιμή της λογικής συνάρτησης, και θα συμμετέχει στο άθροισμα όρων ελαχίστου (άθροισμα γινομένων) το οποίο παρέχει την έκφραση του τύπου της. Λαμβάνοντας υπόψη την προηγούμενη παρατήρηση, η σχέση (7.2) γράφεται:

$$F = \overline{A_0} \cdot \overline{A_1} \cdot \overline{A_2} \cdot \dots \cdot \overline{A_{k-1}} \cdot \overline{A_{k+1}} \cdot \dots \cdot \overline{A_{N-2}} \cdot \overline{A_{N-1}} \cdot A_k + A_0 \cdot \overline{A_1} \cdot \overline{A_2} \cdot \dots \cdot \overline{A_{k-1}} \cdot \overline{A_{k+1}} \cdot \dots \cdot \overline{A_{N-2}} \cdot \overline{A_{N-1}} \cdot A_k \quad (7.4)$$

Η τελευταία σχέση γράφεται, ισοδύναμα:

$$F = (A_0 + \overline{A_0}) \cdot \overline{A_1} \cdot \overline{A_2} \cdot \dots \cdot \overline{A_{k-1}} \cdot \overline{A_{k+1}} \cdot \dots \cdot \overline{A_{N-2}} \cdot \overline{A_{N-1}} \cdot A_k \quad (7.5)$$

<sup>3</sup>Η υπόθεση αυτή δεν βλάπτει τη γενικότητα της απόδειξης, καθώς μια συνάρτηση με περισσότερους συνδυασμούς τιμών μεταβλητών οι οποίοι επιστρέφουν μη μηδενική τιμή μπορεί να θεωρηθεί ως το άθροισμα συναρτήσεων της μορφής που επιβάλλει η υπόθεση.

ή

$$F = \overline{A_1} \cdot \overline{A_2} \cdot \dots \cdot \overline{A_{k-1}} \cdot \overline{A_{k+1}} \cdot \dots \cdot \overline{A_{N-2}} \cdot \overline{A_{N-1}} \cdot A_k \quad (7.6)$$

από την οποία προκύπτει πως η μεταβλητή  $A_0$  είναι αδιάφορη (απαλείφεται).

Η σχέση (7.6) αντιστοιχεί σε μια συνάρτηση  $N - 1$  μεταβλητών, η οποία διατηρεί τις ιδιότητες της πρώτης ως προς την μεταβλητή  $A_k$ . Εργαζόμενοι παρόμοια για τη νέα συνάρτηση, μπορούμε να απαλείψουμε τη μεταβλητή  $A_1$ , κ.ο.κ, μέχρι την τελική απαλοιφή όλων των συμπληρωμένων μεταβλητών. Με την ολοκλήρωση των διαδοχικών απαλοιφών μπορούμε να καταλήξουμε στη μορφή:

$$F = A_k \quad (7.7)$$

η οποία αποδεικνύει την ιδιότητα την οποία διατυπώσαμε.

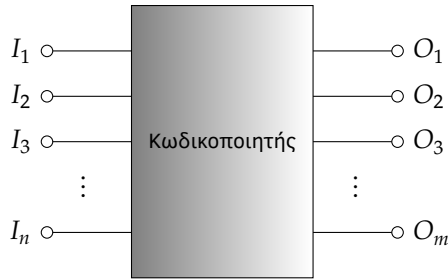
## 7.2 Κωδικοποιητές

Η έννοια της *κωδικοποίησης* είναι γενική και αφορά πληθώρα διαφορετικών συστημάτων και εφαρμογών, γεγονός από το οποίο πηγάζει και η δυσκολία διατύπωσης ενός αυστηρού ορισμού της. Γενικά, μπορούμε να πούμε πως η κωδικοποίηση αφορά τη διαδικασία μετατροπής πληροφορίας από μια μορφή σε μίαν άλλη, χωρίς αλλοίωση ή απώλεια του περιεχομένου της. Στην περίπτωση πληροφορίας η οποία αναπαρίσταται σε ψηφιακή μορφή, η διαδικασία κωδικοποίησης οδηγεί, συνήθως, σε αναπαραστάσεις με μικρότερο αριθμό δυαδικών ψηφίων<sup>4</sup> σε σχέση με την αρχική αναπαράσταση.

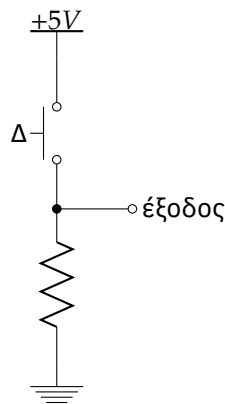
Αν επιχειρούσαμε να δώσουμε τον ορισμό ενός κωδικοποιητή (με την έννοια που θα χρησιμοποιείται ο όρος σε αυτό το βιβλίο) θα λέγαμε πως οι *κωδικοποιητές* είναι συνδυαστικά κυκλώματα με  $n$  εισόδους ( $I_1, I_2, I_3, \dots, I_n$ ) και  $m$  εξόδους ( $O_1, O_2, O_3, \dots, O_m$ ), όπου συνήθως  $m < n$ . Οι επιτρεπτοί συνδυασμοί των τιμών εισόδου ενός κωδικοποιητή περιλαμβάνουν, κατά κανόνα, *μόνο μία* λογική μονάδα, ενώ οι έξοδοι του κυκλώματος αντιπροσωπεύουν την κωδικοποιημένη μορφή της εισόδου. Ο *κώδικας* ο οποίος υλοποιείται εξαρτάται από την εφαρμογή.

Στο Σχήμα 7.1 παρουσιάζεται η γενική μορφή ενός κωδικοποιητή. Λαμβάνοντας υπόψη το πλήθος των εισόδων και των εξόδων του, ο κωδικοποιητής αυτός θα χαρακτηρίζεται ως ' $n$  σε  $m$ ' και θα συμβολίζεται με ' $n : m$ '. Εξαιτίας των διαφορετικών κωδίκων τους οποίους μπορεί να υλοποιεί ένας κωδικοποιητής, για τον πλήρη προσδιορισμό του συνηθίζεται να αναφέρουμε και τον υλοποιούμενο κώδικα, ή την μορφή δυαδικής αναπαράστασης εξόδου, π.χ. '*κωδικοποιητής 10:4 BCD*', όπως θα δούμε αναλυτικότερα στη συνέχεια. Αν δεν αναφέρεται ο κώδικας ή η μορφή αναπαράστασης της εξόδου, θα υπονοείται η φυσική δυαδική αναπαράσταση.

<sup>4</sup>Υπάρχουν λειτουργίες κωδικοποίησης οι οποίες εισάγουν, σκόπιμα, *πλεονασμό* στην αρχική πληροφορία. Χαρακτηριστικό παράδειγμα αποτελεί η *κωδικοποίηση ελέγχου σφάλματος*.



Σχήμα 7.1 Γενική μορφή κωδικοποιητή



Σχήμα 7.2 Τυπικό κύκλωμα πλήκτρου ψηφιακού

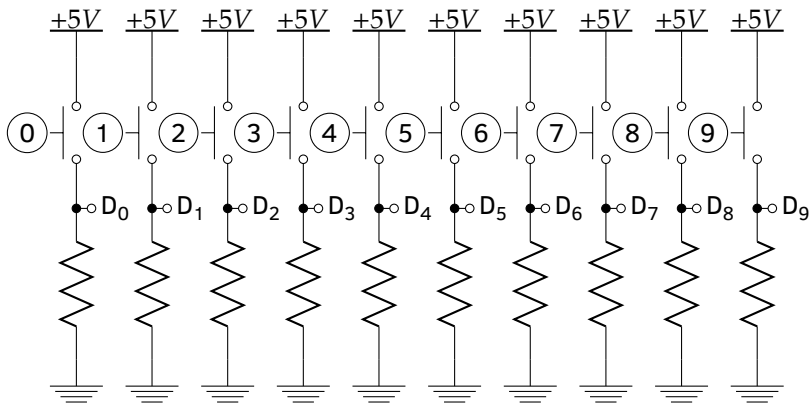
## 7.2.1 Κωδικοποιητής 10:4 BCD

### 7.2.1.1 Χρησιμότητα

Όπως ήδη εξηγήσαμε, η εισαγωγή δεδομένων σε έναν ηλεκτρονικό υπολογιστή μέσω του ψηφιακού λογισμικού δεν γίνεται απευθείας σε δυαδική μορφή. Επομένως, κάθε συσκευή ψηφιακού λογισμικού θα πρέπει να διαθέτει μηχανισμό δυαδικής κωδικοποίησης της αλφαριθμητικής τιμής στην οποία αντιστοιχεί. Βασικό στοιχείο κάθε ψηφιακού λογισμικού αποτελεί το κύκλωμα του Σχήματος 7.2<sup>5</sup>. Ειδικότερα, κάθε πλήκτρο συνοδεύεται από ένα κύκλωμα της συγκεκριμένης μορφής και αντιστοιχεί στον διακόπτη Δ του κυκλώματος.

Σκοπός ενός κυκλώματος της μορφής του Σχήματος 7.2 είναι να παρέχει στην έξοδο του τη λογική μονάδα όταν πιέζεται το αντίστοιχο πλήκτρο, και το λογικό μηδέν όταν το πλήκτρο είναι αδρανές. Πράγματι, όταν ασκείται πίεση στο πλήκτρο ο διακόπτης Δ κλείνει, συνδέοντας την έξοδο του

<sup>5</sup> Η τάση τροφοδοσίας του κυκλώματος θα πρέπει να είναι αντίστοιχη των τάσεων των λογικών σταθμών των ψηφιακών κυκλωμάτων του ηλεκτρονικού υπολογιστή. Εδώ, η στάθμη της λογικής μονάδας θεωρήθηκε αντίστοιχη της τάσης των +5V.



Σχήμα 7.3 Τυπικά κυκλώματα αριθμητικού πληκτρολογίου

κυκλώματος απευθείας στην τάση τροφοδοσίας. Αντίθετα, όταν το πλήκτρο παραμένει αδρανές ο διακόπτης  $\Delta$  διατηρείται ανοικτός, οπότε στην έξοδο διαβιβάζεται το μηδενικό δυναμικό της γης.

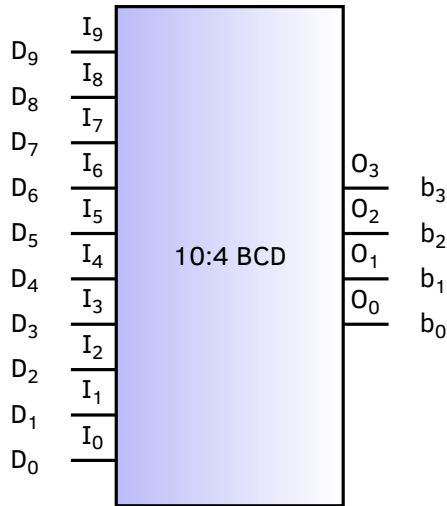
Αν θεωρήσουμε πληκτρολόγιο το οποίο αποτελείται μόνο από αριθμητικά πλήκτρα, κάθε πλήκτρο αντιστοιχεί σε έναν διακόπτη σαν κι αυτόν του Σχήματος 7.2. Επομένως, στην απλούστερή τους μορφή, τα κυκλώματα ενός αριθμητικού πληκτρολογίου θα έχουν τη μορφή του Σχήματος 7.3, όπου κάθε σήμα  $D_i$  ( $i = 0, 1, 2, \dots, 9$ ) θα είναι μηδενικό όταν το πλήκτρο το οποίο αντιστοιχεί στο ψηφίο  $i$  είναι αδρανές, και θα παίρνει τιμή ίση με τη λογική μονάδα όταν πιέζουμε το συγκεκριμένο πλήκτρο.

Είναι προφανές πως οι έξοδοι των κυκλωμάτων του Σχήματος 7.3 δεν αντιστοιχούν σε κάποια γνωστή δυαδική αναπαράσταση, αν και αντιπροσωπεύουν την κατάσταση του πληκτρολογίου σε δυαδική μορφή. Προκειμένου να εξασφαλίσουμε τη μετατροπή σε κάποια γνωστή δυαδική αναπαράσταση θα χρειαστούμε κύκλωμα κωδικοποιητή, ο οποίος θα δέχεται στην είσοδό του τα σήματα  $D_0, D_1, \dots, D_9$  και θα παρέχει στην έξοδό του την αναπαράστασή τους σε μια μορφή περαιτέρω αξιοποιήσιμη από τα ψηφιακά κυκλώματα του ηλεκτρονικού υπολογιστή. Κατάλληλος για τον σκοπό αυτό είναι ένας κωδικοποιητής 10:4 BCD<sup>6</sup>, τον οποίο θα σχεδιάσουμε στη συνέχεια.

### 7.2.1.2 Σχεδίαση

Ο ζητούμενος κωδικοποιητής θα είναι 10:4, δηλαδή θα διαθέτει 10 εισόδους και 4 εξόδους, όπως φαίνεται στο Σχήμα 7.4. Συγκεκριμένα, θα δέχεται ως εισόδους τις τιμές  $D_0, D_1, \dots, D_9$  από τα κυκλώματα του αριθμητικού

<sup>6</sup>Η BCD αναπαράσταση μονοψηφίων δεκαδικών αριθμών ταυτίζεται με την αντίστοιχη φυσική αναπαράστασή τους στο δυαδικό σύστημα, οπότε ο προσδιορισμός 'BCD' θα μπορούσε να παραλειφθεί. Παρόλα αυτά, συνηθίζεται να διατηρείται επειδή η αναπαράσταση που αντιστοιχεί στην έξοδο του κωδικοποιητή διατηρεί σταθερό μήκος τεσσάρων ψηφίων.



Σχήμα 7.4 Σύμβολο κωδικοποιητή 10:4 BCD

πληκτρολογίου του Σχήματος 7.3 και θα παρέχει στις εξόδους του την δυαδική αναπαράσταση σε μορφή BCD του δεκαδικού αριθμού ο οποίος αντιστοιχεί στο πλήκτρο που πιέζει ο χειριστής του ηλεκτρονικού υπολογιστή. Το πλήθος των εξόδων του κωδικοποιητή καθορίζεται από το γεγονός ότι τα δυαδικά ψηφία εισόδου αντιστοιχούν σε μονοψήφιους δεκαδικούς αριθμούς (0 – 9), η BCD αναπαράσταση των οποίων απαιτεί τέσσερα δυαδικά ψηφία.

Κατά τη σχεδίασή μας θα αδιαφορήσουμε για την περίπτωση όπου πιέζονται ταυτόχρονα περισσότερα του ενός πλήκτρα, όπως και για την περίπτωση όπου δεν πιέζεται κανένα πλήκτρο. Οι υποθέσεις αυτές καθιστούν τον ζητούμενο κωδικοποιητή κύκλωμα μοναδικής ενεργής εισόδου, όπως επιβεβαιώνει ο συνεπυγμένος πίνακας αλήθειας του Πίνακα 7.5. Επομένως, η σχεδίαση του κυκλώματος θα ακολουθήσει τις αρχές που περιγράψαμε στην παράγραφο 7.1.

Με βάση τις αρχές οι οποίες διέπουν τις συναρτήσεις μοναδικής ενεργής εισόδου, μπορούμε παρατηρώντας τον συνεπυγμένο πίνακα αλήθειας του κωδικοποιητή να καταλήξουμε στις εξής εκφράσεις για τις λογικές συναρτήσεις οι οποίες περιγράφουν τις εξόδους του:

$$b_0 = D_1 + D_3 + D_5 + D_7 + D_9$$

$$b_1 = D_2 + D_3 + D_6 + D_7$$

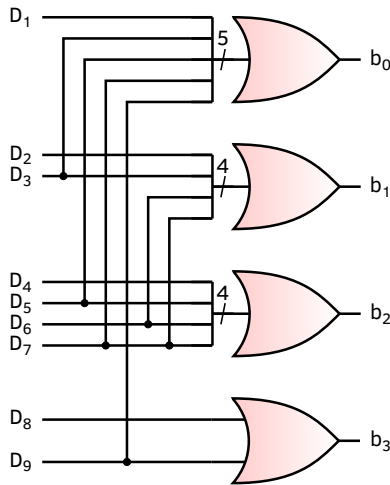
$$b_2 = D_4 + D_5 + D_6 + D_7$$

$$b_3 = D_8 + D_9$$

Από τις προηγούμενες σχέσεις μπορούμε να καταλήξουμε στο κύκλωμα του Σχήματος 7.5, το οποίο υλοποιεί κωδικοποιητή 10:4 BCD με λογικές πύλες.

Πίνακας 7.5 Συνεπτυγμένος πίνακας αλήθειας κωδικοποιητή 10:4 BCD

D <sub>9</sub>	D <sub>8</sub>	D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>	b <sub>3</sub>	b <sub>2</sub>	b <sub>1</sub>	b <sub>0</sub>
0	0	0	0	0	0	0	0	0	1	0	0	0	0
0	0	0	0	0	0	0	0	1	0	0	0	0	1
0	0	0	0	0	0	0	1	0	0	0	0	1	0
0	0	0	0	0	0	1	0	0	0	0	0	1	1
0	0	0	0	0	1	0	0	0	0	0	1	0	0
0	0	0	0	1	0	0	0	0	0	0	1	0	1
0	0	0	1	0	0	0	0	0	0	0	1	1	0
0	0	1	0	0	0	0	0	0	0	0	1	1	1
0	1	0	0	0	0	0	0	0	0	1	0	0	0
1	0	0	0	0	0	0	0	0	0	1	0	0	1



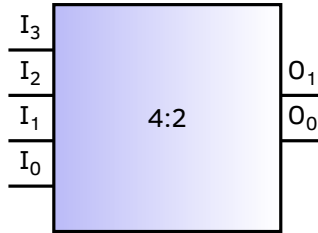
Σχήμα 7.5 Κύκλωμα κωδικοποιητή 10:4 BCD

📌 Ερώτηση 7.1.

Ποιες οι διαστάσεις του πλήρη πίνακα αλήθειας ενός κωδικοποιητή 10:4 BCD;

📌 Ερώτηση 7.2.

Αν αποκλείαμε τη μέθοδο του συνεπτυγμένου πίνακα αλήθειας, ποια άλλη μέθοδος προσδιορισμού των λογικών συναρτήσεων οι οποίες



Σχήμα 7.6 Σύμβολο κωδικοποιητή 4:2

Πίνακας 7.6 Συνεπτυγμένος πίνακας αλήθειας κωδικοποιητή 4:2

$I_3$	$I_2$	$I_1$	$I_0$	$O_1$	$O_0$
0	0	0	1	0	0
0	0	1	0	0	1
0	1	0	0	1	0
1	0	0	0	1	1

περιγράφουν τις εξόδους ενός κωδικοποιητή 10:4 BCD θα ήταν αξιοποιήσιμη στην πράξη και γιατί;

### 7.2.2 Κωδικοποιητής 4:2

Θα σχεδιάσουμε κύκλωμα κωδικοποιητή 4:2, το σύμβολο του οποίου φαίνεται στο Σχήμα 7.6. Ο συνεπτυγμένος πίνακας αλήθειας ο οποίος περιγράφει τη λειτουργία του κωδικοποιητή φαίνεται στον Πίνακα 7.6 από όπου προκύπτει πως κάθε ενεργή είσοδος κωδικοποιείται στη μορφή διψήφιου δυαδικού αριθμού.

Με βάση τις αρχές οι οποίες διέπουν τις συναρτήσεις μοναδικής ενεργής εισόδου, μπορούμε παρατηρώντας τον συνεπτυγμένο πίνακα αλήθειας του κωδικοποιητή να καταλήξουμε στις εξής εκφράσεις για τις λογικές συναρτήσεις οι οποίες περιγράφουν τις εξόδους του:

$$O_0 = I_1 + I_3$$

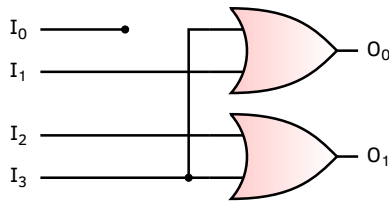
$$O_1 = I_2 + I_3$$

από τις οποίες συνάγεται πως η είσοδος  $I_0$  είναι *αδιάφορη*.

Από τις προηγούμενες σχέσεις μπορούμε να καταλήξουμε στο κύκλωμα του Σχήματος 7.7, το οποίο υλοποιεί τον κωδικοποιητή 4:2 με λογικές πύλες.

#### ● Άσκηση 7.1.

Προσδιορίστε τις λογικές συναρτήσεις οι οποίες περιγράφουν τις εξό-



Σχήμα 7.7 Κύκλωμα κωδικοποιητή 4:2

δους κωδικοποιητή 4:2, εφαρμόζοντας τη μέθοδο του χάρτη Karnaugh για τον πλήρη πίνακα αλήθειας του κωδικοποιητή.

**Άσκηση 7.2.**

Έστω πληκτρολόγιο το οποίο διαθέτει ένα πλήκτρο για κάθε γράμμα της ελληνικής αλφαβήτου. Να σχεδιάσετε κύκλωμα κωδικοποιητή 24 εισόδων και κατάλληλου αριθμού εξόδων για την κωδικοποίηση των καταστάσεων των πλήκτρων στη φυσική δυαδική αναπαράσταση. Οι περιπτώσεις όπου δύο ή περισσότερα πλήκτρα πιέζονται ταυτόχρονα να θεωρηθούν αδιάφορες.

### 7.2.3 Κωδικοποιητής προτεραιότητας 4:2

Οι κωδικοποιητές προτεραιότητας (priority encoders) προβλέπουν την ταυτόχρονη εφαρμογή περισσότερων από μίας μη μηδενικών εισόδων. Στην περίπτωση αυτή, κωδικοποιούν το πιο σημαντικό ψηφίο εισόδου (MSB). Η προηγούμενη απαίτηση αντιμετωπίζει την κατάσταση κατά την οποία ο χειριστής ενός πληκτρολογίου πιέζει ταυτόχρονα δύο ή περισσότερα πλήκτρα. Είναι φανερό πως ένας κωδικοποιητής μοναδικής ενεργής εισόδου θα αδυνατούσε να διαχειριστεί μια παρόμοια κατάσταση, παρέχοντας στην έξοδό του μη έγκυρη κωδικοποίηση, καθώς οι συνδυασμοί πολλαπλών ενεργών εισόδων θεωρούνται αδιάφοροι για τους κωδικοποιητές αυτού του τύπου.

Ένας κωδικοποιητής προτεραιότητας 4:2 ταυτίζεται με έναν κωδικοποιητή 4:2 μοναδικής ενεργής εισόδου ως προς το σύμβολό του (βλπ. Σχήμα 7.6) και τον αριθμό των εισόδων και των εξόδων του, διαφέρει όμως ως προς τη λειτουργικότητά του η οποία παρουσιάζεται στον πλήρη πίνακα αλήθειας του Πίνακα 7.7. Από τον πίνακα αλήθειας του κωδικοποιητή μπορούμε να προσδιορίσουμε τις λογικές εκφράσεις των εξόδων του, εφαρμόζοντας τη μέθοδο του χάρτη Karnaugh με τη χρήση όρων ελαχίστου, σύμφωνα με τους Πίνακες 7.8 και 7.9. Καταλήγουμε, λοιπόν, στις σχέσεις:

$$O_0 = I_1 \bar{I}_2 + I_3$$

$$O_1 = I_2 + I_3$$

Πίνακας 7.7 Πλήρης πίνακας αλήθειας κωδικοποιητή προτεραιότητας 4:2

$I_3$	$I_2$	$I_1$	$I_0$	$O_1$	$O_0$
0	0	0	0	X	X
0	0	0	1	0	0
0	0	1	0	0	1
0	0	1	1	0	1
0	1	0	0	1	0
0	1	0	1	1	0
0	1	1	0	1	0
0	1	1	1	1	0
1	0	0	0	1	1
1	0	0	1	1	1
1	0	1	0	1	1
1	0	1	1	1	1
1	1	0	0	1	1
1	1	0	1	1	1
1	1	1	0	1	1
1	1	1	1	1	1

Πίνακας 7.8 Χάρτης Karnaugh για την έξοδο  $O_0$  κωδικοποιητή προτεραιότητας 4:2

$I_1 I_0$	00	01	11	10
$I_3 I_2$				
00	X	0	1	1
01	0	0	0	0
11	1	1	1	1
10	1	1	1	1

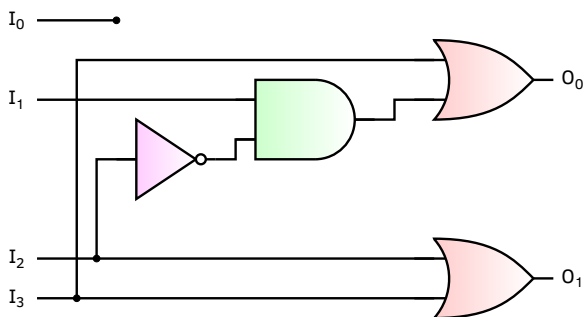
$$O_0 = I_3 + I_1 \bar{I}_2$$

από τις οποίες μπορούμε να σχεδιάσουμε την τοπολογία του αντίστοιχου κυκλώματος, όπως φαίνεται στο Σχήμα 7.8. Αξίζει να παρατηρήσουμε πως το τμήμα που υλοποιεί την έξοδο  $O_1$  ταυτίζεται με εκείνο του κωδικοποιητή 4:2 μοναδικής ενεργής εισόδου, όπως προκύπτει και από τη σύγκριση των Σχημάτων 7.7 και 7.8, καθώς υλοποιούν την ίδια λογική συνάρτηση. Επιπλέον, όπως είδαμε και για την περίπτωση του αντίστοιχου κωδικοποιητή ενεργής εισόδου, η είσοδος  $I_0$  παραμένει αδιάφορη.

Πίνακας 7.9 Χάρτης Karnaugh για την έξοδο  $O_1$  κωδικοποιητή προτεραιότητας 4:2

$I_1 I_0$ \ $I_3 I_2$	00	01	11	10
00	X	0	0	0
01	1	1	1	1
11	1	1	1	1
10	1	1	1	1

$$O_1 = I_3 + I_2$$



Σχήμα 7.8 Κύκλωμα κωδικοποιητή προτεραιότητας 4:2

### 7.3 Αποκωδικοποιητές

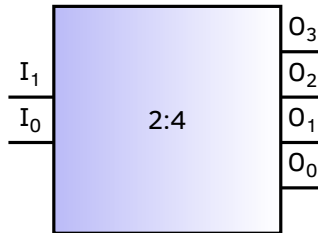
Οι αποκωδικοποιητές πραγματοποιούν την αντίστροφη της διαδικασίας κωδικοποίησης. Πρόκειται για συνδυαστικά κυκλώματα με  $m$  εισόδους ( $I_1, I_2, I_3, \dots, I_m$ ) και  $n$  εξόδους ( $O_1, O_2, O_3, \dots, O_n$ ), όπου συνήθως  $m < n$ . Οι επιτρεπτοί συνδυασμοί των τιμών εξόδου ενός αποκωδικοποιητή περιλαμβάνουν, κατά κανόνα, μόνο μία λογική μονάδα<sup>7</sup>, ενώ οι είσοδοι του κυκλώματος αντιπροσωπεύουν την κωδικοποιημένη μορφή της εξόδου. Ο κώδικας ο οποίος υλοποιείται εξαρτάται από την εφαρμογή.

Στο Σχήμα 7.9 παρουσιάζεται η γενική μορφή ενός αποκωδικοποιητή. Λαμβάνοντας υπόψη το πλήθος των εισόδων και των εξόδων του, ο κωδικοποιητής αυτός θα χαρακτηρίζεται ως ‘ $m$  σε  $n$ ’ και θα συμβολίζεται με ‘ $m : n$ ’.

<sup>7</sup>Για τον λόγο αυτό μπορούμε να χαρακτηρίζουμε τους αποκωδικοποιητές ως κυκλώματα μοναδικής ενεργής εξόδου.



Σχήμα 7.9 Γενική μορφή αποκωδικοποιητή



Σχήμα 7.10 Σύμβολο αποκωδικοποιητή 2:4

Πίνακας 7.10 Πίνακας αλήθειας αποκωδικοποιητή 2:4

$I_1$	$I_0$	$O_3$	$O_2$	$O_1$	$O_0$
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

### 7.3.1 Αποκωδικοποιητής 2:4

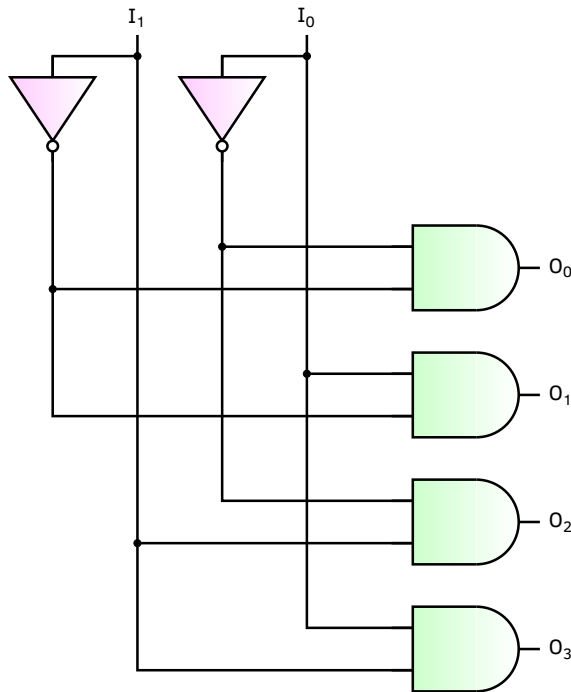
Ο αποκωδικοποιητής 2:4 διαθέτει δύο εισόδους και τέσσερις εξόδους, όπως φαίνεται στο Σχήμα 7.10, όπου οι εισοδοί αποτελούν τη φυσική δυαδική αναπαράσταση των εξόδων. Πρόκειται για κύκλωμα μοναδικής ενεργής εξόδου, όπως επιβεβαιώνει ο πίνακας αλήθειας του Πίνακα 7.10.

#### 7.3.1.1 Υλοποίηση με λογικές πύλες

Από τον πίνακα αλήθειας του αποκωδικοποιητή μπορούμε εύκολα να καταλήξουμε στις εξής εκφράσεις για τις λογικές συναρτήσεις οι οποίες περιγράφουν τις εξόδους του:

$$O_0 = \bar{I}_0 \cdot \bar{I}_1$$

$$O_1 = I_0 \cdot \bar{I}_1$$



Σχήμα 7.11 Κύκλωμα αποκωδικοποιητή 2:4 με λογικές πύλες

$$O_2 = \overline{I_0} \cdot I_1$$

$$O_3 = I_0 \cdot I_1$$

Από τις προηγούμενες σχέσεις μπορούμε να καταλήξουμε στο κύκλωμα του Σχήματος 7.11, το οποίο υλοποιεί αποκωδικοποιητή 4:2 με λογικές πύλες.

### 7.3.1.2 Υλοποίηση με αποπολυπλέκτη

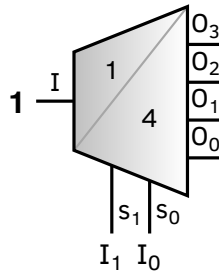
Ας θεωρήσουμε τον πίνακα αλήθειας αποπολυπλέκτη 1:4 του Πίνακα 7.11. Αν υποθέσουμε πως η είσοδος ( $I$ ) του αποπολυπλέκτη διατηρείται μόνιμα στη λογική μονάδα, τότε ο πίνακας αλήθειάς του ταυτίζεται με τον πίνακα αλήθειας αποκωδικοποιητή 2:4 αν θεωρήσουμε ως εισόδους του αποκωδικοποιητή τις εισόδους επιλογής του αποπολυπλέκτη. Μπορούμε, επομένως, να συμπεράνουμε πως μια ισοδύναμη υλοποίηση αποκωδικοποιητή 2:4 είναι αυτή του Σχήματος 7.12.

#### ● Άσκηση 7.3.

Σχεδιάστε κύκλωμα αποκωδικοποιητή 3:8 με λογικές πύλες.

Πίνακας 7.11 Πίνακας αλήθειας αποπολυπλέκτη 1:4 σε λειτουργία αποκωδικοποιητή 2:4

$s_1=I_1$	$s_0=I_0$	$O_3$	$O_2$	$O_1$	$O_0$
0	0	0	0	0	$I = 1$
0	1	0	0	$I = 1$	0
1	0	0	$I = 1$	0	0
1	1	$I = 1$	0	0	0



Σχήμα 7.12 Υλοποίηση αποκωδικοποιητή 2:4 με αποπολυπλέκτη 1:4

#### ● Άσκηση 7.4.

Σχεδιάστε κύκλωμα αποκωδικοποιητή 3:8 με τη βοήθεια αποπολυπλέκτη.

#### 👉 Ερώτηση 7.3.

Έχει νόημα ο όρος ‘αποκωδικοποιητής προτεραιότητας’;

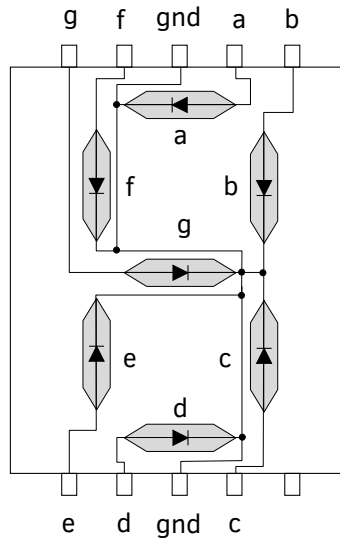
## 7.3.2 Αποκωδικοποιητής οθόνης επτά τμημάτων

### 7.3.2.1 Οθόνη επτά τμημάτων

Ένας συνηθισμένος τρόπος εξόδου δεδομένων από έναν ηλεκτρονικό υπολογιστή είναι μέσω της οθόνης. Θα επικεντρωθούμε στην απλή περίπτωση αριθμητικής οθόνης επτά τμημάτων, και θα δούμε πώς πραγματοποιείται η εμφάνιση των δεδομένων σε αυτήν.

Η οθόνη επτά τμημάτων (seven-segment display) αποτελείται από ισάριθμες φωτοεκπέμπουσες διόδους (LEDs)  $a - g$ , οι οποίες ελέγχονται από ομώνυμα ψηφιακά σήματα. Όταν τα σήματα ελέγχου τίθενται στη λογική μονάδα, η αντίστοιχη LED φωτοβολεί<sup>8</sup>. Στο Σχήμα 7.13 παρουσιάζεται η εσω-

<sup>8</sup>Υπάρχουν και οθόνες επτά τμημάτων με την αντίθετη συμπεριφορά, οι οποίες δεν θα μας απασχολήσουν σε αυτό το βιβλίο.



Σχήμα 7.13 Εσωτερική δομή οθόνης επτά τμημάτων

τερική δομή μιας οθόνης επτά τμημάτων και η συνδεσμολογία των φωτοεκπεμπουσών διόδων. Είναι εύκολο να διαπιστώσουμε πως όταν στον ακροδέκτη ελέγχου μιας LED εφαρμόζεται τάση μεγαλύτερη από την τάση κατωφλίου της<sup>9</sup>, τότε η LED θα είναι πολωμένη ορθά και θα φωτοβολεί. Αντίθετα, αν ο αντίστοιχος ακροδέκτης είναι γειωμένος, τότε η δίοδος θα είναι πολωμένη ανάστροφα και θα παραμένει σβηστή.

Το πλήθος αλλά και η διάταξη των LEDs είναι τέτοια ώστε να επιτρέπουν την εμφάνιση όλων των δεκαδικών αριθμητικών ψηφίων (0 έως και 9)<sup>10</sup>, αρκεί να τεθούν κατάλληλες τιμές στα σήματα ελέγχου της οθόνης, όπως υποδεικνύει ο Πίνακας 7.12.

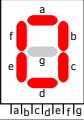
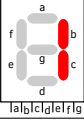
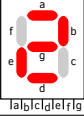
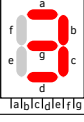
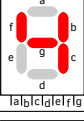
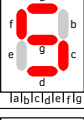
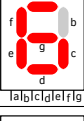
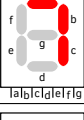
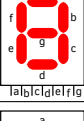
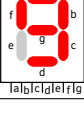
### 7.3.2.2 Υλοποίηση αποκωδικοποιητή οθόνης επτά τμημάτων

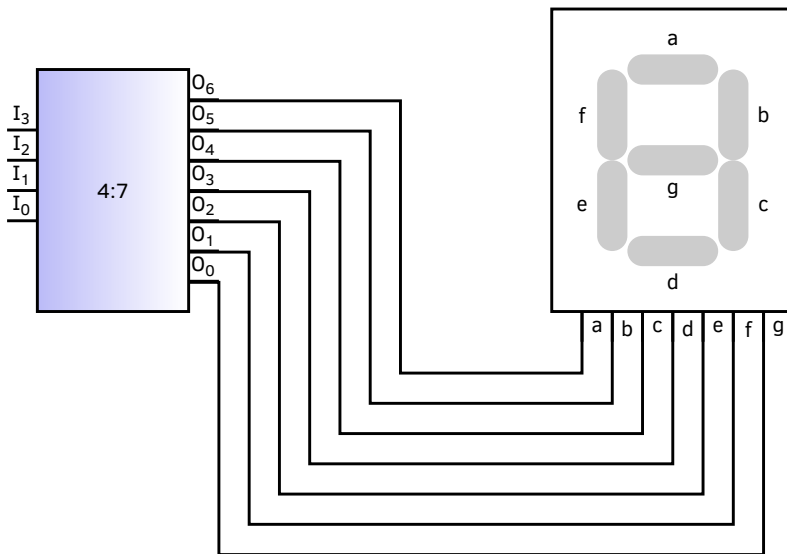
Ένας αποκωδικοποιητής κατάλληλος για τον έλεγχο οθόνης επτά τμημάτων είναι ένα συνδυαστικό κύκλωμα το οποίο δέχεται ως είσοδο τη φυσική δυαδική αναπαράσταση ενός δεκαδικού ψηφίου, και παράγει τα κατάλληλα σήματα ελέγχου της οθόνης ( $a - g$ ), ώστε να εμφανίζεται το αντίστοιχο ψηφίο στην οθόνη. Δεδομένου ότι η δυαδική αναπαράσταση ενός δεκαδικού ψηφίου απαιτεί τέσσερα δυαδικά ψηφία, θα πρόκειται για ένα κύκλωμα τεσσάρων εισόδων ( $I_0, I_1, I_2, I_3$ ), το δε πλήθος των εξόδων του ( $O_0, O_1, O_2, \dots, O_6$ ) θα είναι ίσο με το πλήθος των σημάτων ελέγχου της οθόνης επτά τμημάτων, στην οποία και θα συνδέονται άμεσα κατά τον τρόπο που υποδεικνύει το Σχήμα 7.14. Αν λάβουμε υπόψη μας πως με τέσσερα

<sup>9</sup> Η τάση αυτή αντιστοιχεί στη λογική μονάδα.

<sup>10</sup> Αλλά και ορισμένων χαρακτήρων όπως Α, Ε, F, C.

Πίνακας 7.12 Πίνακας λειτουργίας οθόνης επτά τμημάτων

	ψηφίο	a	b	c	d	e	f	g
	0	1	1	1	1	1	1	0
	1	0	1	1	0	0	0	0
	2	1	1	0	1	1	0	1
	3	1	1	1	1	0	0	1
	4	0	1	1	0	0	1	1
	5	1	0	1	1	0	1	1
	6	1	0	1	1	1	1	1
	7	1	1	1	0	0	0	0
	8	1	1	1	1	1	1	1
	9	1	1	1	1	0	1	1



Σχήμα 7.14 Αποκωδικοποιητής οθόνης επτά τμημάτων

δυναμικά ψηφία μπορούν να αναπαρασταθούν και οι αριθμοί 10 έως και 15, οι μη αναμενόμενοι συνδυασμοί τιμών των εισόδων του αποκωδικοποιητή οι οποίοι αντιστοιχούν στους αριθμούς αυτούς θα θεωρηθούν *αδιάφοροι*.

Έχοντας υπόψη μας τις προηγούμενες απαιτήσεις, μπορούμε να προσδιορίσουμε τον πίνακα αλήθειας του αποκωδικοποιητή με βάση τον πίνακα λειτουργίας της οθόνης επτά τμημάτων (βλπ Πίνακα 7.12). Ο πίνακας αλήθειας του αποκωδικοποιητή φαίνεται στον Πίνακα 7.13. Πρόκειται, για την ακρίβεια, για επτά διαφορετικούς πίνακες αλήθειας ο καθένας από τους οποίους περιγράφει τη λογική συνάρτηση της αντίστοιχης εξόδου του κυκλώματος. Με άλλα λόγια, το κύκλωμα του αποκωδικοποιητή θα απαρτίζεται από επτά επιμέρους κυκλώματα, το καθένα από τα οποία θα είναι υπεύθυνο για την παραγωγή ενός αποκλειστικά σήματος ελέγχου της οθόνης.

Προκειμένου να προσδιορίσουμε την τοπολογία του κυκλώματος το οποίο υλοποιεί τον αποκωδικοποιητή, θα εργαστούμε ξεχωριστά για κάθε έξοδό του.

■ Έξοδος  $O_6$  (a)

Με βάση τον πίνακα αλήθειας του αποκωδικοποιητή συμπληρώνουμε τον χάρτη Karnaugh για την έξοδο  $O_6$ , σύμφωνα με τον Πίνακα 7.14. Εργαζόμενοι με όρους ελαχίστου βρίσκουμε πως η λογική συνάρτηση η οποία περιγράφει την έξοδο  $O_6$  έχει τη μορφή:

$$O_6 = I_3 + I_1 + I_2 \cdot I_0 + \overline{I_2} \cdot \overline{I_0}$$

Πίνακας 7.13 Πίνακας αλήθειας αποκωδικοποιητή οθόνης επτά τμημάτων

I <sub>3</sub>	I <sub>2</sub>	I <sub>1</sub>	I <sub>0</sub>	O <sub>6</sub> =a	O <sub>5</sub> =b	O <sub>4</sub> =c	O <sub>3</sub> =d	O <sub>2</sub> =e	O <sub>1</sub> =f	O <sub>0</sub> =g
0	0	0	0	1	1	1	1	1	1	0
0	0	0	1	0	1	1	0	0	0	0
0	0	1	0	1	1	0	1	1	0	1
0	0	1	1	1	1	1	1	0	0	1
0	1	0	0	0	1	1	0	0	1	1
0	1	0	1	1	0	1	1	0	1	1
0	1	1	0	1	0	1	1	1	1	1
0	1	1	1	1	1	1	0	0	0	0
1	0	0	0	1	1	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1
1	0	1	0	X	X	X	X	X	X	X
1	0	1	1	X	X	X	X	X	X	X
1	1	0	0	X	X	X	X	X	X	X
1	1	0	1	X	X	X	X	X	X	X
1	1	1	0	X	X	X	X	X	X	X
1	1	1	1	X	X	X	X	X	X	X

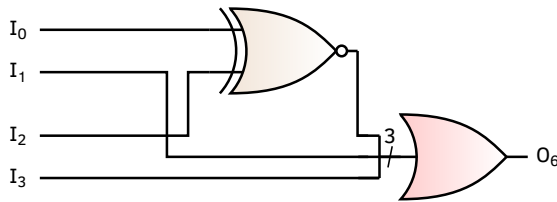
Πίνακας 7.14 Χάρτης Karnaugh για την έξοδο O<sub>6</sub> αποκωδικοποιητή οθόνης επτά τμημάτων

I <sub>1</sub> I <sub>0</sub> \ I <sub>3</sub> I <sub>2</sub>	00	01	11	10
00	1	0	1	1
01	0	1	1	1
11	X	X	X	X
10	1	1	X	X

$$O_6 = a = I_3 + I_1 + I_2 \cdot I_0 + \overline{I_2} \cdot \overline{I_0}$$

Η τελευταία σχέση μπορεί να γραφεί και ως εξής, λαμβάνοντας υπόψη τη γνωστή ισοδύναμη έκφραση για τη λογική πράξη XNOR:

$$O_6 = I_1 + I_3 + \overline{I_0} \oplus I_2$$



Σχήμα 7.15 Κύκλωμα για την έξοδο  $O_6$  αποκωδικοποιητή οθόνης επτά τμημάτων

Πίνακας 7.15 Χάρτης Karnaugh για την έξοδο  $O_5$  αποκωδικοποιητή οθόνης επτά τμημάτων

$I_1 I_0$	00	01	11	10
$I_3 I_2$	1	1	1	1
01	1	0	1	0
11	X	X	X	X
10	1	1	X	X

$$O_5 = b = \bar{I}_2 + \bar{I}_1 \cdot \bar{I}_0 + I_1 \cdot I_0$$

Με βάση την προηγούμενη σχέση, είναι εύκολο να υλοποιήσουμε τη λογική συνάρτηση  $O_6$  με το κύκλωμα του Σχήματος 7.15.

■ Έξοδος  $O_5$  ( $b$ )

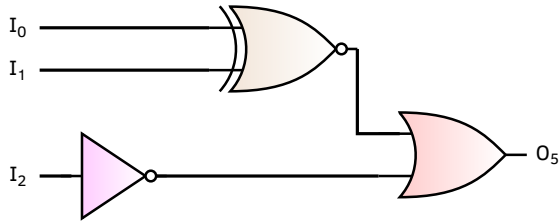
Με βάση τον πίνακα αλήθειας του αποκωδικοποιητή συμπληρώνουμε τον χάρτη Karnaugh για την έξοδο  $O_5$ , σύμφωνα με τον Πίνακα 7.15. Εργαζόμενοι με όρους ελαχίστου βρίσκουμε πως η λογική συνάρτηση η οποία περιγράφει την έξοδο  $O_5$  έχει τη μορφή:

$$O_5 = \bar{I}_2 + \bar{I}_1 \cdot \bar{I}_0 + I_1 \cdot I_0$$

Η τελευταία σχέση μπορεί να γραφεί και ως εξής, λαμβάνοντας υπόψη τη γνωστή ισοδύναμη έκφραση για τη λογική πράξη XNOR:

$$O_5 = \bar{I}_2 + \overline{I_0 \oplus I_1}$$

Με βάση την προηγούμενη σχέση, είναι εύκολο να υλοποιήσουμε τη λογική συνάρτηση  $O_5$  με το κύκλωμα του Σχήματος 7.16.



Σχήμα 7.16 Κύκλωμα για την έξοδο  $O_5$  αποκωδικοποιητή οθόνης επτά τμημάτων

Πίνακας 7.16 Χάρτης Karnaugh για την έξοδο  $O_4$  αποκωδικοποιητή οθόνης επτά τμημάτων

$I_1 I_0$	00	01	11	10	
$I_3 I_2$	00	1	1	1	0
01	1	1	1	1	
11	X	X	X	X	
10	1	1	X	X	

$$O_4 = c = I_2 + \bar{I}_1 + I_0$$

#### ■ Έξοδος $O_4$ (c)

Ο χάρτης Karnaugh για την έξοδο  $O_4$  φαίνεται στον Πίνακα 7.16. Εργαζόμενοι αυτή τη φορά με όρους μεγίστου, βρίσκουμε πως η λογική συνάρτηση η οποία περιγράφει την έξοδο  $O_4$  έχει τη μορφή:

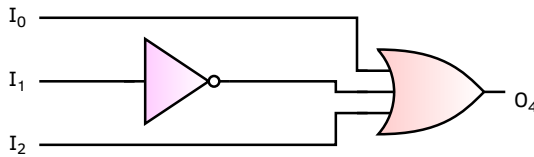
$$O_4 = I_2 + \bar{I}_1 + I_0$$

Με βάση την προηγούμενη σχέση, η λογική συνάρτηση  $O_4$  μπορεί να υλοποιηθεί με το κύκλωμα του Σχήματος 7.17.

#### ■ Έξοδος $O_3$ (d)

Ο χάρτης Karnaugh για την έξοδο  $O_3$  φαίνεται στον Πίνακα 7.17. Εργαζόμενοι με όρους ελαχίστου, βρίσκουμε πως η λογική συνάρτηση η οποία περιγράφει την έξοδο  $O_3$  έχει τη μορφή:

$$O_3 = I_3 + \bar{I}_2 \cdot \bar{I}_0 + I_1 \cdot \bar{I}_0 + \bar{I}_2 \cdot I_1 + I_2 \cdot \bar{I}_1 \cdot I_0$$



Σχήμα 7.17 Κύκλωμα για την έξοδο  $O_4$  αποκωδικοποιητή οθόνης επτά τμημάτων

Πίνακας 7.17 Χάρτης Karnaugh για την έξοδο  $O_3$  αποκωδικοποιητή οθόνης επτά τμημάτων

$I_1 I_0$	00	01	11	10
$I_3 I_2$	1	0	1	1
01	0	1	0	1
11	X	X	X	X
10	1	1	X	X

$$O_3 = d = I_3 + \bar{I}_2 \cdot \bar{I}_0 + I_1 \cdot \bar{I}_0 + \bar{I}_2 \cdot I_1 + I_2 \cdot \bar{I}_1 \cdot I_0$$

Με βάση την προηγούμενη σχέση, η λογική συνάρτηση  $O_3$  μπορεί να υλοποιηθεί με το κύκλωμα του Σχήματος 7.18.

■ Έξοδος  $O_2$  (e)

Ο χάρτης Karnaugh για την έξοδο  $O_2$  φαίνεται στον Πίνακα 7.18. Εργαζόμενοι με όρους ελαχίστου, βρίσκουμε πως η λογική συνάρτηση η οποία περιγράφει την έξοδο  $O_2$  έχει τη μορφή:

$$O_2 = I_1 \cdot \bar{I}_0 + \bar{I}_2 \cdot \bar{I}_0$$

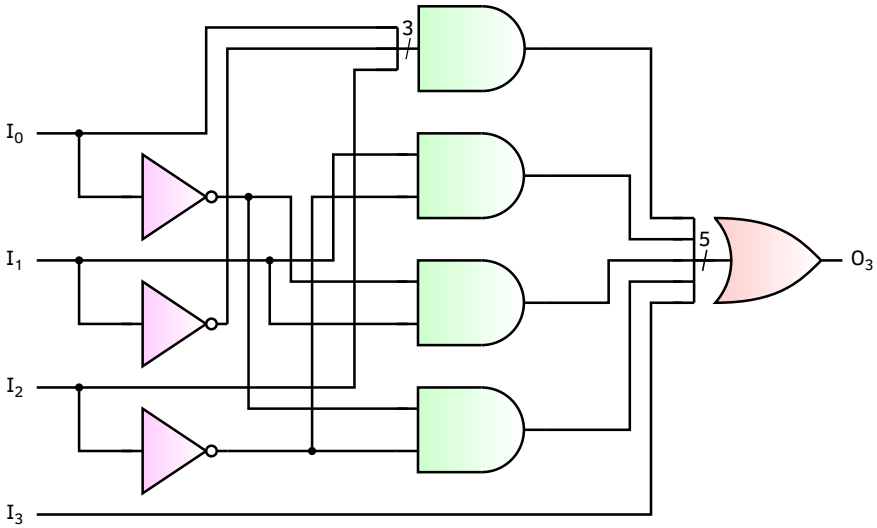
Η τελευταία γράφεται, ισοδύναμα:

$$O_2 = \bar{I}_0 \cdot (I_1 + \bar{I}_2)$$

Με βάση την προηγούμενη σχέση, η λογική συνάρτηση  $O_2$  μπορεί να υλοποιηθεί με το κύκλωμα του Σχήματος 7.19.

■ Έξοδος  $O_1$  (f)

Ο χάρτης Karnaugh για την έξοδο  $O_1$  φαίνεται στον Πίνακα 7.19. Εργαζόμε-



Σχήμα 7.18 Κύκλωμα για την έξοδο  $O_3$  αποκωδικοποιητή οθόνης επτά τμημάτων

Πίνακας 7.18 Χάρτης Karnaugh για την έξοδο  $O_2$  αποκωδικοποιητή οθόνης επτά τμημάτων

$I_1 I_0$	00	01	11	10
$I_3 I_2$				
00	1	0	0	1
01	0	0	0	1
11	X	X	X	X
10	1	0	X	X

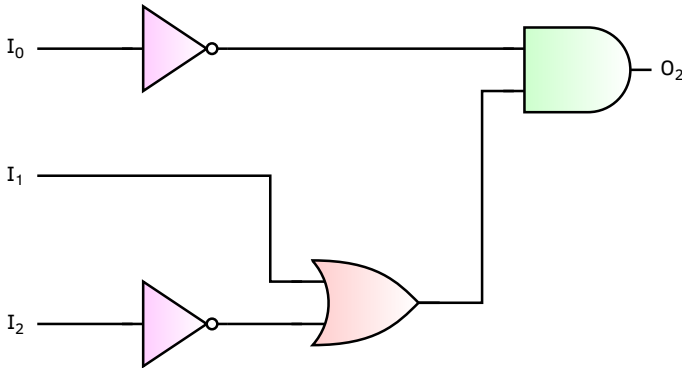
$$O_2 = e = I_1 \cdot \bar{I}_0 + \bar{I}_2 \cdot \bar{I}_0$$

νοι με όρους ελαχίστου, βρίσκουμε πως η λογική συνάρτηση η οποία περιγράφει την έξοδο  $O_1$  έχει τη μορφή:

$$O_1 = I_3 + \bar{I}_1 \cdot \bar{I}_0 + I_2 \cdot \bar{I}_1 + I_2 \cdot \bar{I}_0$$

Η τελευταία γράφεται, ισοδύναμα:

$$O_1 = I_3 + \bar{I}_1 \cdot \bar{I}_0 + I_2 \cdot (\bar{I}_1 + \bar{I}_0)$$



Σχήμα 7.19 Κύκλωμα για την έξοδο  $O_2$  αποκωδικοποιητή οθόνης επτά τμημάτων

Πίνακας 7.19 Χάρτης Karnaugh για την έξοδο  $O_1$  αποκωδικοποιητή οθόνης επτά τμημάτων

$I_1 I_0$	00	01	11	10
$I_3 I_2$				
00	1	0	0	0
01	1	1	0	1
11	X	X	X	X
10	1	1	X	X

$$O_1 = f = I_3 + \bar{I}_1 \cdot \bar{I}_0 + I_2 \cdot \bar{I}_1 + I_2 \cdot \bar{I}_0$$

Με βάση την προηγούμενη σχέση, η λογική συνάρτηση  $O_1$  μπορεί να υλοποιηθεί με το κύκλωμα του Σχήματος 7.20.

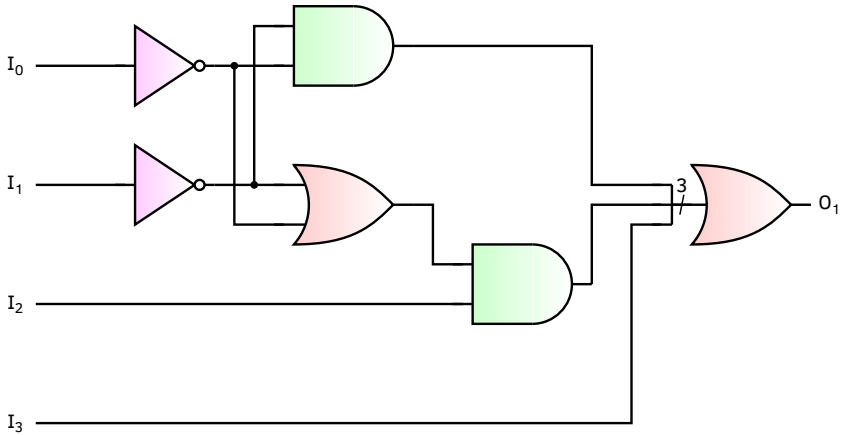
■ Έξοδος  $O_0$  (g)

Ο χάρτης Karnaugh για την έξοδο  $O_0$  φαίνεται στον Πίνακα 7.20. Εργαζόμενοι με όρους ελαχίστου, βρίσκουμε πως η λογική συνάρτηση η οποία περιγράφει την έξοδο  $O_0$  έχει τη μορφή:

$$O_0 = I_3 + I_1 \cdot \bar{I}_0 + \bar{I}_2 \cdot I_1 + I_2 \cdot \bar{I}_1$$

Η τελευταία γράφεται, ισοδύναμα:

$$O_0 = I_3 + I_1 \cdot \bar{I}_0 + (I_1 \oplus I_2)$$



Σχήμα 7.20 Κύκλωμα για την έξοδο  $O_1$  αποκωδικοποιητή οθόνης επτά τμημάτων

Πίνακας 7.20 Χάρτης Karnaugh για την έξοδο  $O_0$  αποκωδικοποιητή οθόνης επτά τμημάτων

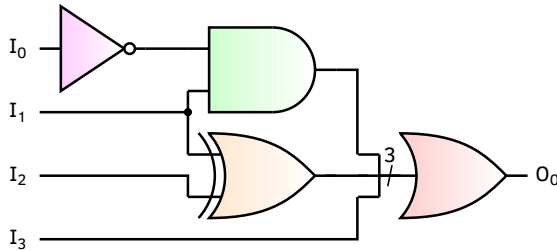
$I_1 I_0$	00	01	11	10
$I_3 I_2$	0	0	1	1
01	1	1	0	1
11	X	X	X	X
10	1	1	X	X

$$O_0 = g = I_3 + I_1 \cdot \bar{I}_0 + \bar{I}_2 \cdot I_1 + I_2 \cdot \bar{I}_1$$

Με βάση την προηγούμενη σχέση, η λογική συνάρτηση  $O_0$  μπορεί να υλοποιηθεί με το κύκλωμα του Σχήματος 7.21.

### ● Άσκηση 7.5.

Να σχεδιαστεί αποκωδικοποιητής για οθόνη επτά τμημάτων (ενός δεκαδικού ψηφίου). Στην περίπτωση μη επιτρεπτών (μη αναμενόμενων) τιμών εισόδου, η οθόνη θα πρέπει να εμφανίζει τον χαρακτήρα 'E' (error).



Σχήμα 7.21 Κύκλωμα για την έξοδο  $O_0$  αποκωδικοποιητή οθόνης επτά τμημάτων

### ● Άσκηση 7.6.

Να σχεδιαστεί αποκωδικοποιητής για οθόνη επτά τμημάτων (ενός δεκαδικού ψηφίου). Στην περίπτωση μη αναμενόμενων τιμών εισόδου, *καμία* LED της οθόνης δεν θα πρέπει να φωτοβολεί.

### ● Άσκηση 7.7.

Συγκρίνετε την πολυπλοκότητα (δηλαδή, τον αριθμό των πυλών που απαιτούνται για την υλοποίησή τους) των αποκωδικοποιητών οθόνης επτά τμημάτων των προηγούμενων ασκήσεων με την αντίστοιχη πολυπλοκότητα όταν η σχεδίαση λαμβάνει υπόψη της *αδιάφορους* όρους. Σχολιάστε το αποτέλεσμα της σύγκρισης.

### ● Άσκηση 7.8.

Σε οθόνη επτά τμημάτων είναι επιθυμητή η εμφάνιση *μόνο* των ψηφίων 3 ή 4. Να σχεδιάσετε αποκωδικοποιητή ο οποίος θα παράγει τα κατάλληλα σήματα εξόδου (a, b, c, ... ,g), ώστε όταν η είσοδος του αποκωδικοποιητή αντιστοιχεί στον αριθμό 0 να απεικονίζεται στην οθόνη το ψηφίο 3, ενώ όταν η είσοδος αντιστοιχεί στον αριθμό 1 να απεικονίζεται στην οθόνη το ψηφίο 4.

### ● Άσκηση 7.9.

Να σχεδιάσετε κύκλωμα ελέγχου οθόνης επτά τμημάτων το οποίο θα ικανοποιεί τις ακόλουθες απαιτήσεις:

1. Τα σύμβολα τα οποία θα απεικονίζονται στην οθόνη θα είναι *μόνο* τα εξής: “E”, “O” και “F”.
2. Το σύμβολο “E” κωδικοποιείται με τον συνδυασμό 00

3. Το σύμβολο “O” κωδικοποιείται με τον συνδυασμό 01
4. Το σύμβολο “F” κωδικοποιείται με τον συνδυασμό 10

### ● Άσκηση 7.10.

Διαθέτουμε ελαττωματικό κύκλωμα αποκωδικοποιητή οθόνης επτά τμημάτων, για το οποίο η είσοδος που αντιστοιχεί στο λιγότερο σημαντικό ψηφίο παραμένει μόνιμα μηδενική, ανεξάρτητα από την τιμή που εφαρμόζουμε στον αντίστοιχο ακροδέκτη. Να βρεθούν οι αριθμοί τους οποίους μπορούμε να εμφανίσουμε στην οθόνη.

### ● Άσκηση 7.11.

Διαθέτουμε ελαττωματικό κύκλωμα αποκωδικοποιητή οθόνης επτά τμημάτων, για το οποίο η είσοδος που αντιστοιχεί στο περισσότερο σημαντικό ψηφίο παραμένει μόνιμα μη μηδενική, ανεξάρτητα από την τιμή που εφαρμόζουμε στον αντίστοιχο ακροδέκτη. Να βρεθούν οι αριθμοί τους οποίους μπορούμε να εμφανίσουμε στην οθόνη.

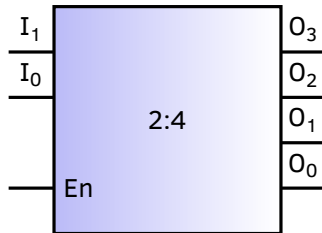
### ● Άσκηση 7.12.

Οθόνη επτά τμημάτων εφοδιασμένη με τον αντίστοιχο αποκωδικοποιητή λειτουργεί ως εξής: Όταν στην είσοδο του αποκωδικοποιητή εφαρμόσουμε τα ψηφία 1000, η οθόνη εμφανίζει τον αριθμό 8. Όταν στην είσοδο του αποκωδικοποιητή εφαρμόσουμε τα ψηφία 1001, στην οθόνη εμφανίζεται ο αριθμός 4. Να εξετάσετε τα ακόλουθα ενδεχόμενα:

1. Κάποια LED της οθόνης έχει καεί.
2. Τόσο η οθόνη, όσο και ο αποκωδικοποιητής είναι ελαττωματικά.
3. Το κύκλωμα του αποκωδικοποιητή είναι ελαττωματικό.
4. Τόσο η οθόνη, όσο και ο αποκωδικοποιητής λειτουργούν κανονικά.

## 7.3.3 Αποκωδικοποιητής με επίτρεψη

Αρκετές φορές είναι επιθυμητό να έχουμε τη δυνατότητα *απενεργοποίησης* ενός αποκωδικοποιητή. Η δυνατότητα αυτή παρέχεται με την πρόβλεψη μιας πρόσθετης εισόδου *επίτρεψης* (enable) η οποία όταν τίθεται μηδενική



Σχήμα 7.22 Σύμβολο αποκωδικοποιητή 2:4 με επίτρεψη

Πίνακας 7.21 Πίνακας αλήθειας αποκωδικοποιητή 2:4 με επίτρεψη

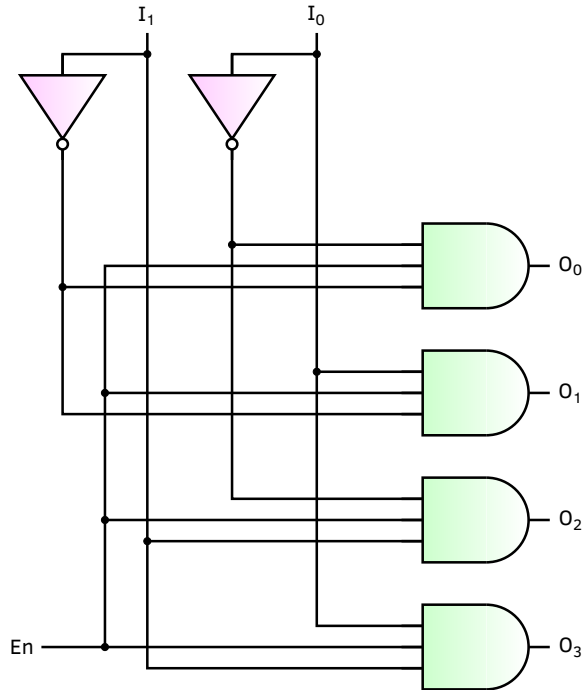
En	I <sub>1</sub>	I <sub>0</sub>	O <sub>3</sub>	O <sub>2</sub>	O <sub>1</sub>	O <sub>0</sub>
0	X	X	0	0	0	0
1	0	0	0	0	0	1
1	0	1	0	0	1	0
1	1	0	0	1	0	0
1	1	1	1	0	0	0

εξαναγκάζει όλες τις εξόδους του κυκλώματος να παίρνουν κι αυτές μηδενική τιμή. Αντίθετα, όταν στην είσοδο επίτρεψης θέτουμε τη λογική μονάδα, τότε ο αποκωδικοποιητής λειτουργεί κανονικά<sup>11</sup>.

Στο Σχήμα 7.22 φαίνεται το σύμβολο αποκωδικοποιητή 2:4 με επίτρεψη όπου η είσοδος επίτρεψης συμβολίζεται με 'En', ενώ στον Πίνακα 7.21 παρουσιάζεται ο συνεπτυγμένος πίνακας αλήθειας του ίδιου κυκλώματος, από τον οποίο μπορούμε να συμπεράνουμε πως ο αποκωδικοποιητής λειτουργεί κανονικά όταν το σήμα επίτρεψης είναι ίσο με τη λογική μονάδα, ενώ εμφανίζει μηδενικές τιμές σε όλες τις εξόδους του όταν το σήμα επίτρεψης τίθεται μηδενικό.

Η προσθήκη σήματος επίτρεψης σε ένα δεδομένο κύκλωμα αποκωδικοποιητή είναι εύκολη, και μπορεί να γίνει κατά τον τρόπο που υποδεικνύει το κύκλωμα του Σχήματος 7.23, το οποίο αποτελεί παραλλαγή του αποκωδικοποιητή του Σχήματος 7.11 στον οποίο έχει προστεθεί και η λειτουργικότητα της επίτρεψης. Όπως προκύπτει από τη μελέτη της τοπολογίας του κυκλώματος του Σχήματος 7.23, το σήμα επίτρεψης (En) εφαρμόζεται άμεσα στις πύλες AND οι οποίες παρέχουν τα σήματα εξόδου του αποκωδικοποιητή. Ανεξάρτητα από τις τιμές των σημάτων στις υπόλοιπες εισόδους των πυλών αυτών, μηδενική τιμή του σήματος επίτρεψης επιβάλλει μηδενική τιμή στην έξοδο κάθε πύλης AND. Αντίθετα, αν το σήμα επίτρεψης είναι ίσο με τη λογική μονάδα, τότε οι πύλες AND τριών εισόδων μπορούν να θεωρηθούν ως οι αντίστοιχές τους δύο εισόδων, αγνοώντας το σήμα επίτρεψης

<sup>11</sup> Η δυνατότητα της επίτρεψης είναι χρήσιμη και σε πολλά άλλα ψηφιακά κυκλώματα εκτός από τους αποκωδικοποιητές, όπως π.χ. στα flip-flops.



Σχήμα 7.23 Κύκλωμα αποκωδικοποιητή 2:4 με επίτρεψη

το οποίο δεν θα επηρεάζει τη λειτουργία του αποκωδικοποιητή.

### ● Άσκηση 7.13.

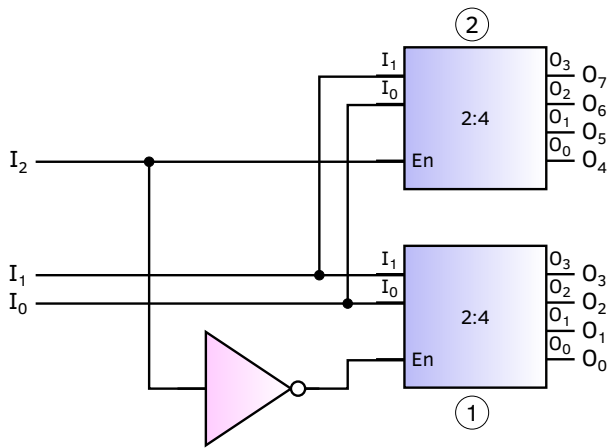
Να προσδιορίσετε τον πίνακα αλήθειας αποκωδικοποιητή 3:8 με επίτρεψη, και με τη βοήθειά του να σχεδιάσετε κύκλωμα με λογικές πύλες το οποίο να τον υλοποιεί.

Στην περίπτωση των αποκωδικοποιητών, η πρόβλεψη σήματος επίτρεψης είναι εξαιρετικά χρήσιμη, γιατί επιτρέπει την υλοποίηση αποκωδικοποιητών ανώτερης τάξης, όπως θα δούμε στο επόμενο παράδειγμα.

### ■ Παράδειγμα 7.3.

Θα σχεδιάσουμε αποκωδικοποιητή 3:8 με τη βοήθεια αποκωδικοποιητών 2:4 οι οποίοι διαθέτουν τη λειτουργία της επίτρεψης.

Ας θεωρήσουμε τη συνδεσμολογία του Σχήματος 7.24. Η είσοδος  $I_2$  της συνδεσμολογίας συνδέεται στους αποκωδικοποιητές 2:4 με τέτοιο τρόπο ώστε να αποτελεί το σήμα επίτρεψης για τον αποκωδικοποιητή '2'. Για τον αποκωδικοποιητή '1', η είσοδος  $I_2$  λειτουργεί ως το συμπληρωμένο σήμα επίτρεψης, καθώς παρεμβάλλεται η πύλη NOT. Μπορούμε, επομένως, να συμπεράνουμε

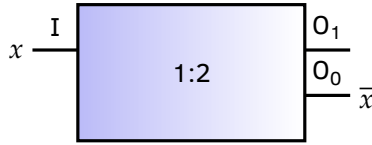


Σχήμα 7.24 Υλοποίηση αποκωδικοποιητή 3:8 με τη βοήθεια δύο αποκωδικοποιητών 2:4 με επίτρεψη

Πίνακας 7.22 Πίνακας αλήθειας για τη συνδεσμολογία του Παραδείγματος 7.3

$I_2$	$I_1$	$I_0$	2				1			
			$O_7$	$O_6$	$O_5$	$O_4$	$O_3$	$O_2$	$O_1$	$O_0$
0	0	0	0	0	0	0	0	0	1	
0	0	1	0	0	0	0	0	0	1	
0	1	0	0	0	0	0	1	0	0	
0	1	1	0	0	0	0	1	0	0	
1	0	0	0	0	0	1	0	0	0	
1	0	1	0	0	1	0	0	0	0	
1	1	0	0	1	0	0	0	0	0	
1	1	1	1	0	0	0	0	0	0	

πως για μηδενική τιμή της εισόδου  $I_2$  ο αποκωδικοποιητής '2' παραμένει απενεργοποιημένος, παρέχοντας μηδενικές τιμές σε όλες τις εξόδους του, ενώ ο αποκωδικοποιητής '1' λειτουργεί κανονικά, και το αντίστροφο. Επιπλέον, οι εισοδοί  $I_0$  και  $I_1$  της συνδεσμολογίας συνδέονται από κοινού στις αντίστοιχες εισόδους των δύο αποκωδικοποιητών. Λαμβάνοντας υπόψη τις προηγούμενες παρατηρήσεις, είναι εύκολο να επιβεβαιώσουμε τον πίνακα αλήθειας του Πίνακα 7.22, ο οποίος αντιστοιχεί στον πίνακα αλήθειας αποκωδικοποιητή 3:8.



Σχήμα 7.25 Υλοποίηση πύλης NOT με τη βοήθεια αποκωδικοποιητή 1:2

Πίνακας 7.23 Πίνακας αλήθειας αποκωδικοποιητή 1:2

I	O <sub>1</sub>	O <sub>0</sub>
0	0	1
1	1	0

**Άσκηση 7.14.**

Να υλοποιήσετε αποκωδικοποιητή 4:16 χρησιμοποιώντας αποκωδικοποιητές 3:8 με επίτρεψη.

**7.3.4 Καθολικότητα των αποκωδικοποιητών**

Θα αποδείξουμε πως οι αποκωδικοποιητές είναι *καθολικά* κυκλώματα, και άρα μπορούμε να υλοποιήσουμε οποιαδήποτε λογική συνάρτηση αποκλειστικά με αποκωδικοποιητές. Ισοδύναμα, αρκεί να αποδείξουμε πως μπορούμε να υλοποιήσουμε όλες τις στοιχειώδεις πράξεις της άλγεβρας Boole αποκλειστικά με αποκωδικοποιητές.

**7.3.4.1 Υλοποίηση των βασικών πράξεων****■ Συμπλήρωμα (NOT)**

Έστω ο αποκωδικοποιητής 1:2 του Σχήματος 7.25, η λειτουργία του οποίου περιγράφεται από τον πίνακα αλήθειας του Πίνακα 7.23.

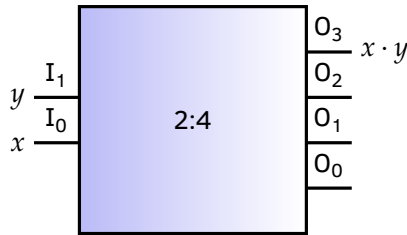
Εάν θεωρήσουμε τη συμπεριφορά της εξόδου  $O_0$  του αποκωδικοποιητή ως προς την είσοδό του  $I$ , είναι προφανής η διαπίστωση πως η έξοδος  $O_0$  αντιπροσωπεύει το συμπλήρωμα της εισόδου<sup>12</sup>. Μπορούμε συνεπώς να χρησιμοποιήσουμε τον αποκωδικοποιητή σαν πύλη NOT αν θεωρήσουμε την έξοδο  $O_0$  ως έξοδο της πύλης.

**■ Σύζευξη (AND)**

Έστω ο αποκωδικοποιητής 2:4 του Σχήματος 7.26, η λειτουργία του οποίου περιγράφεται από τον πίνακα αλήθειας του Πίνακα 7.24.

Από τον πίνακα αλήθειας του αποκωδικοποιητή είναι προφανές πως η έξοδος  $O_3$  αντιπροσωπεύει τη λογική σύζευξη των εισόδων του. Επομένως,

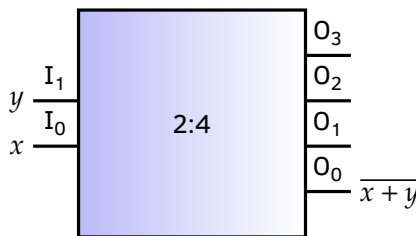
<sup>12</sup>Όπως και η τιμή της εξόδου  $O_1$  ταυτίζεται με την τιμή στην είσοδο.



Σχήμα 7.26 Υλοποίηση πύλης AND με τη βοήθεια αποκωδικοποιητή 2:4

Πίνακας 7.24 Πίνακας αλήθειας αποκωδικοποιητή 2:4

$I_1$	$I_0$	$O_3$	$O_2$	$O_1$	$O_0$
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0



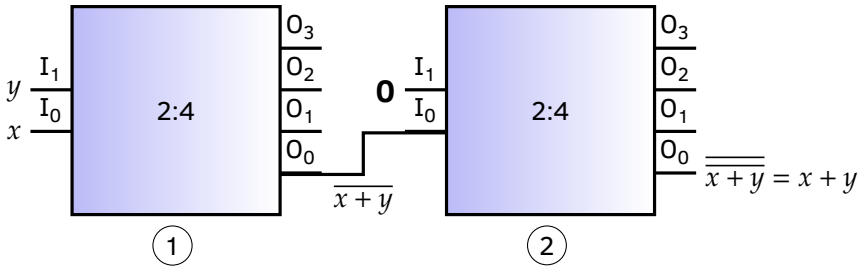
Σχήμα 7.27 Υλοποίηση πύλης NOR με τη βοήθεια αποκωδικοποιητή 2:4

μπορούμε να χρησιμοποιήσουμε τον αποκωδικοποιητή σαν πύλη AND, θεωρώντας ως έξοδο της πύλης την έξοδο  $O_3$  του αποκωδικοποιητή.

■ **Διάζευξη (OR)**

Έστω ο αποκωδικοποιητής 2:4 του Σχήματος 7.27. Από τον πίνακα αλήθειας του αποκωδικοποιητή (Πίνακας 7.24) είναι προφανές πως η έξοδος  $O_0$  αντιπροσωπεύει το συμπλήρωμα της λογικής διάζευξης των εισόδων του. Επομένως, μπορούμε να χρησιμοποιήσουμε τον αποκωδικοποιητή σαν πύλη NOR, θεωρώντας ως έξοδο της πύλης την έξοδο  $O_0$  του αποκωδικοποιητή. Η πύλη αυτή μπορεί να μετατραπεί σε πύλη OR αν στην έξοδό της συνδέσουμε πύλη NOT, επίσης υλοποιημένη με τη βοήθεια αποκωδικοποιητή.

Στο Σχήμα 7.28 παρουσιάζεται μια τέτοια υλοποίηση, όπου ο αποκωδικοποιητής ‘1’ λειτουργεί σαν πύλη OR, ενώ ο αποκωδικοποιητής ‘2’ σαν πύλη NOT. Όπως, πράγματι, μπορούμε να παρατηρήσουμε από τον πίνακα αλήθειας του Πίνακα 7.24 ένας αποκωδικοποιητής 2:4 μπορεί να θεωρηθεί



Σχήμα 7.28 Υλοποίηση πύλης OR με τη βοήθεια αποκωδικοποιητών 2:4

Πίνακας 7.25 Ο αποκωδικοποιητής 2:4 σαν 'γεννήτρια όρων ελαχίστου'

$I_1$	$I_0$	$O_3 = I_1 \cdot I_0$	$O_2 = I_1 \cdot \bar{I}_0$	$O_1 = \bar{I}_1 \cdot I_0$	$O_0 = \bar{I}_1 \cdot \bar{I}_0$
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

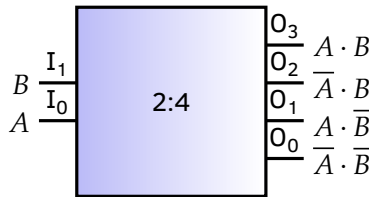
ως πύλη NOT αν χρησιμοποιήσουμε σαν είσοδο της πύλης την είσοδο  $I_0$  του αποκωδικοποιητή και σαν έξοδο της πύλης την έξοδο  $O_0$ , υπό την προϋπόθεση πως η είσοδος  $I_1$  του αποκωδικοποιητή διατηρείται σταθερή στη μηδενική τιμή.

### ● Άσκηση 7.15.

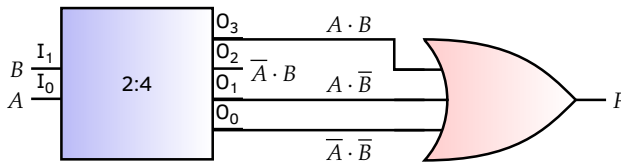
Να υλοποιήσετε ταυτοτική πύλη (απομονωτή) χρησιμοποιώντας αποκωδικοποιητή 2:4.

#### 7.3.4.2 Υλοποίηση λογικών συναρτήσεων

Οι αποκωδικοποιητές χαρακτηρίζονται και ως γεννήτριες όρων ελαχίστου επειδή οι έξοδοί τους υλοποιούν τους όρους ελαχίστου των μεταβλητών των εισόδων τους. Ο αποκωδικοποιητής 2:4, για παράδειγμα, παράγει στις εξόδους του όλους τους όρους ελαχίστου των εισόδων του, όπως φαίνεται από τον πίνακα αλήθειας του Πίνακα 7.25 και όπως υποδεικνύει το Σχήμα 7.29. Αν λάβουμε υπόψη μας πως, όπως έχουμε ήδη δείξει, οποιαδήποτε λογική συνάρτηση μπορεί να γραφεί ως άθροισμα όρων ελαχίστου των μεταβλητών της, μπορούμε να υλοποιήσουμε οποιαδήποτε λογική συνάρτηση  $N$  μεταβλητών τροφοδοτώντας τις μεταβλητές αυτές στις εισόδους αποκωδικοποιητή  $N$  εισόδων και αθροίζοντας τις τιμές των εξόδων του αποκωδικοποιητή οι οποίες αντιστοιχούν στους όρους ελαχίστου της συνάρτησης.



Σχήμα 7.29 Ο αποκωδικοποιητής 2:4 σαν ‘γεννήτρια όρων ελαχίστου’



Σχήμα 7.30 Υλοποίηση της λογικής συνάρτησης  $F = A + \bar{B}$  με τη βοήθεια αποκωδικοποιητή 2:4

■ Παράδειγμα 7.4.

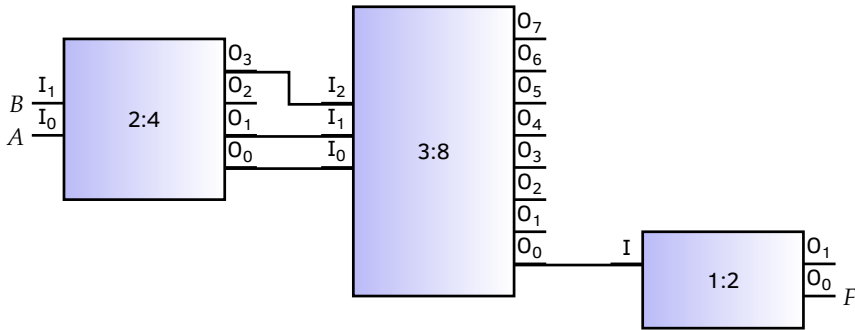
Θα υλοποιήσουμε τη συνάρτηση  $F = A + \bar{B}$  με τη βοήθεια αποκωδικοποιητή.

Θα μεταγράψουμε τον τύπο της συνάρτησης στη μορφή αθροίσματος όρων ελαχίστου ως εξής:

$$\begin{aligned}
 F &= A + \bar{B} = A(B + \bar{B}) + (A + \bar{A})\bar{B} = AB + A\bar{B} + A\bar{B} + \bar{A}\bar{B} = \\
 &= AB + A\bar{B} + \bar{A}\bar{B}
 \end{aligned}$$

Δεδομένου πως οι όροι ελαχίστου περιέχουν δύο μεταβλητές, θα χρησιμοποιήσουμε αποκωδικοποιητή 2:4 για την παραγωγή των τριών όρων ελαχίστου της προηγούμενης έκφρασης, όπως υποδεικνύει το Σχήμα 7.30 όπου για την άθροιση των όρων ελαχίστου χρησιμοποιείται πύλη OR τριών εισόδων.

Αν θέλαμε μια υλοποίηση αποκλειστικά με αποκωδικοποιητές, θα μπορούσαμε να σχεδιάσουμε το κύκλωμα του Σχήματος 7.31, όπου η πύλη OR έχει αντικατασταθεί από την υλοποίησή της με τη βοήθεια αποκωδικοποιητών. Πιο συγκεκριμένα, ο αποκωδικοποιητής 2:4 λειτουργεί ως ‘γεννήτρια όρων ελαχίστου’ και παράγει τους όρους ελαχίστου της λογικής συνάρτησης οι οποίοι τροφοδοτούνται προς τον αποκωδικοποιητή 3:8 ο οποίος, λειτουργώντας σαν πύλη NOR, δίνει το συμπλήρωμα του αθροίσματός τους. Τελικά, το συμπληρωμένο άθροισμα των όρων ελαχίστου τροφοδοτείται προς τον αποκωδικοποιητή 1:2, ο οποίος λειτουργεί σαν πύλη NOT και παρέχει στην έξοδό του την τιμή της λογικής συνάρτησης  $F$ .



Σχήμα 7.31 Υλοποίηση της λογικής συνάρτησης  $F = A + \bar{B}$  αποκλειστικά με αποκωδικοποιητές

#### ● Άσκηση 7.16.

Να υλοποιήσετε τη λογική συνάρτηση  $F = AB + \bar{C}$  κάνοντας αποκλειστική χρήση αποκωδικοποιητών.

#### 👉 Ερώτηση 7.4.

Δεδομένου ότι είναι δυνατόν να υλοποιήσουμε αποκωδικοποιητή με τη βοήθεια αποπολυπλέκτη, να εξετάσετε την *καθολικότητα* των αποπολυπλεκτών.



## ΚΥΚΛΩΜΑΤΑ ΛΟΓΙΚΩΝ ΚΑΙ ΑΡΙΘΜΗΤΙΚΩΝ ΠΡΑΞΕΩΝ

Οποιαδήποτε διαδικασία υπολογισμού, όσο πολύπλοκη κι αν είναι, μπορεί να αναχθεί σε μια σειρά απλών – αλλά, ενδεχομένως, πολλών – λογικών ή αριθμητικών πράξεων. Οι λογικές πράξεις αφορούν, κυρίως, τις βασικές πράξεις της άλγεβρας Boole, ενώ οι αριθμητικές πράξεις περιλαμβάνουν τις πράξεις της στοιχειώδους άλγεβρας όπως είναι η πρόσθεση, η αφαίρεση, κ.λπ.

Η σχεδίαση ψηφιακών κυκλωμάτων τα οποία μπορούν να επιτελούν λογικές ή αριθμητικές λειτουργίες ακολουθεί τις αρχές σχεδίασης συνδυαστικών κυκλωμάτων με τις οποίες έχουμε ήδη εξοικειωθεί από τα προηγούμενα κεφάλαια. Το κυριότερο, ίσως, στοιχείο το οποίο καθιστά τη μελέτη τους ενδιαφέρουσα είναι η ιδιότητά τους να είναι *αρθρωτά* (modular). Όπως έχουμε ήδη δει και για άλλες περιπτώσεις ψηφιακών κυκλωμάτων, όπως οι πολυπλέκτες ή οι κωδικοποιητές, η *αρθρωτή* σχεδίαση επιτρέπει την υλοποίηση κυκλωμάτων ανώτερης τάξης (π.χ. με πολλαπλάσιο αριθμό εισόδων) του ίδιου τύπου χρησιμοποιώντας όμοιου τύπου κυκλώματα κατώτερης τάξης. Η αρχή της αρθρωτής σχεδίασης υιοθετείται κατά κόρον στη σχεδίαση κυκλωμάτων λογικών και αριθμητικών πράξεων, και θα αναπτυχθεί εκτενώς στη συνέχεια αυτού του κεφαλαίου.

Οι βασικές λογικές πράξεις υλοποιούνται με απλές λογικές πύλες, των οποίων η αναλυτική παρουσίαση έχει ήδη προηγηθεί. Σε αυτό το κεφάλαιο η μελέτη μας θα επικεντρωθεί σε κυκλώματα *συγκριτών*, *αθροιστών* και *αφαιρετών*, ενώ θα γίνει συνοπτική παρουσίαση των *πολλαπλασιαστών*, για να ολοκληρωθεί με μια εισαγωγική περιγραφή της *αριθμητικής και λογικής μονάδας*, η οποία αποτελεί βασική δομική μονάδα της *κεντρικής μονάδας επεξεργασίας* ενός ηλεκτρονικού υπολογιστή και η οποία εκτελεί την πλειοψηφία των λογικών και αριθμητικών λειτουργιών με τις οποίες θα ασχοληθούμε.

Πίνακας 8.1 Πίνακας αλήθειας μονοψήφιου συγκριτή ταυτότητας

A	B	A=B
0	0	1
0	1	0
1	0	0
1	1	1

## 8.1 Συγκριτές

Οι συγκριτές είναι συνδυαστικά κυκλώματα τα οποία δέχονται τις δυαδικές αναπαραστάσεις δύο αριθμών και παρέχουν το αποτέλεσμα της σύγκρισής τους. Η χρήση των συγκριτών είναι ευρύτατη τόσο στις αριθμητικές και λογικές μονάδες των ηλεκτρονικών υπολογιστών όσο και στα κυκλώματα των μετατροπών αναλογικού σήματος σε ψηφιακό.

### 8.1.1 Συγκριτές ταυτότητας

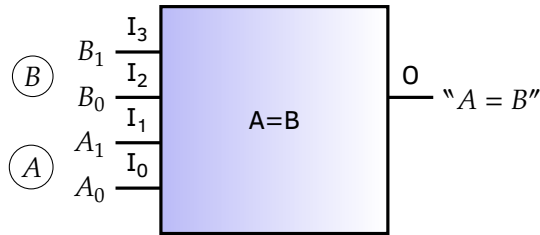
Όπως υποδηλώνει και η ονομασία τους, οι συγκριτές ταυτότητας είναι υπεύθυνοι για τον έλεγχο της ταυτότητας (ή, αλλιώς, της ισότητας) δύο αριθμών και παρέχουν στην έξοδό τους το αποτέλεσμα της σύγκρισης (συνήθως, τη λογική μονάδα αν διαπιστωθεί ισότητα και το λογικό μηδέν στην περίπτωση της ανισότητας).

#### 8.1.1.1 Συγκριτής ταυτότητας ενός ψηφίου

Ένας μονοψήφιος συγκριτής ταυτότητας θα διαθέτει δύο εισόδους, καθεμιά από τις οποίες αντιστοιχεί στους αριθμούς  $A$  και  $B$  οι οποίοι συγκρίνονται. Δεδομένου ότι η δυαδική αναπαράσταση των αριθμών είναι μονοψήφια, γίνεται κατανοητό πως το κύκλωμα μπορεί να συγκρίνει μόνο τους αριθμούς 0 και 1, για τη δυαδική αναπαράσταση των οποίων αρκεί ένα ψηφίο. Εάν υποθέσουμε πως η έξοδος του κυκλώματος είναι επιθυμητό να δίνει τιμή ίση με τη λογική μονάδα όταν ισχύει  $A = B$  και μηδενική τιμή όταν  $A \neq B$ , ο πίνακας αλήθειας ο οποίος περιγράφει τη λειτουργία του κυκλώματος είναι εκείνος του Πίνακα 8.1, τον οποίο μπορούμε εύκολα να αναγνωρίσουμε ως τον πίνακα αλήθειας μιας πύλης XNOR. Επομένως, το βασικό κύκλωμα ενός μονοψήφιου συγκριτή ταυτότητας ταυτίζεται με μια απλή πύλη XNOR δύο εισόδων, από το οποίο μπορούν να προκύψουν πολυψήφιοι συγκριτές ταυτότητας, όπως θα δείξουμε στη συνέχεια.

#### 8.1.1.2 Συγκριτής ταυτότητας δύο ψηφίων

Ο συγκριτής ταυτότητας δύο ψηφίων θα λειτουργεί όπως ακριβώς ο αντίστοιχος μονοψήφιος συγκριτής, με τη διαφορά ότι η δυαδική αναπαράσταση των συγκρινόμενων αριθμών θα είναι διψήφια. Το κύκλωμα θα διαθέτει,



Σχήμα 8.1 Σύμβολο συγκριτή ταυτότητας δύο ψηφίων

Πίνακας 8.2 Πίνακας αλήθειας διψήφιου συγκριτή ταυτότητας

A	A <sub>1</sub>	A <sub>0</sub>	B	B <sub>1</sub>	B <sub>0</sub>	"A=B"
0	0	0	0	0	0	1
0	0	0	1	0	1	0
0	0	0	2	1	0	0
0	0	0	3	1	1	0
1	0	1	0	0	0	0
1	0	1	1	0	1	1
1	0	1	2	1	0	0
1	0	1	3	1	1	0
2	1	0	0	0	0	0
2	1	0	1	0	1	0
2	1	0	2	1	0	1
2	1	0	3	1	1	0
3	1	1	0	0	0	0
3	1	1	1	0	1	0
3	1	1	2	1	0	0
3	1	1	3	1	1	1

επομένως, τέσσερις εισόδους (δύο για κάθε συγκρινόμενο αριθμό), ενώ οι αριθμοί που μπορούν να συγκριθούν θα είναι οι αριθμοί 0 έως και 3, των οποίων η δυαδική αναπαράσταση είναι διψήφια.

Στο Σχήμα 8.1 παρουσιάζεται το σύμβολο ενός συγκριτή ταυτότητας δύο ψηφίων, και στον Πίνακα 8.2 ο αντίστοιχος πίνακας αλήθειας, όπου περιλαμβάνονται και οι δεκαδικές μορφές των συγκρινόμενων αριθμών.

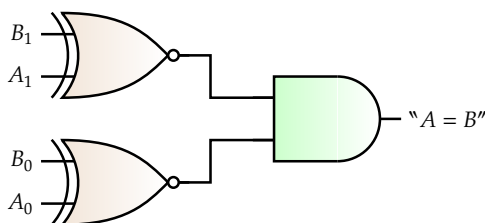
Από τον πίνακα αλήθειας μπορούμε να συμπληρώσουμε τον χάρτη Karnaugh για την έξοδο "A = B" του συγκριτή, από τον οποίο μπορούμε να καταλήξουμε, σύμφωνα και με τον Πίνακα 8.3, στην εξής σχέση η οποία περιγράφει την έξοδο του κυκλώματος:

$$"A = B" = \overline{A_1} \overline{A_0} \overline{B_1} \overline{B_0} + \overline{A_1} A_0 \overline{B_1} B_0 + A_1 A_0 B_1 B_0 + A_1 \overline{A_0} B_1 \overline{B_0}$$

Πίνακας 8.3 Χάρτης Karnaugh για την έξοδο διψήφιου συγκριτή ταυτότητας

$B_1 B_0$ $A_1 A_0$	00	01	11	10
00	1	0	0	0
01	0	1	0	0
11	0	0	1	0
10	0	0	0	1

$$"A = B" = \overline{A_1} \overline{A_0} \overline{B_1} \overline{B_0} + \overline{A_1} A_0 \overline{B_1} B_0 + A_1 A_0 B_1 B_0 + A_1 \overline{A_0} B_1 \overline{B_0}$$



Σχήμα 8.2 Κύκλωμα συγκριτή ταυτότητας δύο ψηφίων

Η προηγούμενη σχέση μπορεί να γραφεί, ισοδύναμα, ως εξής:

$$\begin{aligned}
 "A = B" &= \overline{A_1} \overline{A_0} \overline{B_1} \overline{B_0} + \overline{A_1} A_0 \overline{B_1} B_0 + A_1 A_0 B_1 B_0 + A_1 \overline{A_0} B_1 \overline{B_0} = \\
 &= \overline{A_1} \overline{B_1} (\overline{A_0} \overline{B_0} + A_0 B_0) + A_1 B_1 (A_0 B_0 + \overline{A_0} \overline{B_0}) = \\
 &= \overline{A_1} \overline{B_1} \overline{A_0 \oplus B_0} + A_1 B_1 \overline{A_0 \oplus B_0} = \\
 &= \overline{A_0 \oplus B_0} (\overline{A_1} \overline{B_1} + A_1 B_1) = \\
 &= \overline{A_0 \oplus B_0} \cdot \overline{A_1 \oplus B_1}
 \end{aligned}$$

Από την έκφραση της εξόδου "A = B" μπορούμε να καταλήξουμε στο κύκλωμα του Σχήματος 8.2, το οποίο αποτελείται από δύο πύλες XNOR (δηλαδή, από δύο μονοψήφιους συγκριτές ταυτότητας) και από μια πύλη AND. Η λειτουργία του κυκλώματος μπορεί να γίνει κατανοητή αν σκεφτούμε πως δύο διψήφιοι δυαδικοί αριθμοί είναι ίσοι αν τα ομόλογα ψηφία τους είναι ίσα, δηλαδή αν  $A_0 = B_0$  και  $A_1 = B_1$ . Στο συγκεκριμένο κύκλωμα, ο έλεγχος

των επιμέρους ισοτήτων πραγματοποιείται από τις πύλες XNOR, ενώ η πύλη AND ελέγχει αν οι δύο ισότητες ισχύουν ταυτόχρονα. Αν τα ομόλογα ψηφία των συγκρινόμενων αριθμών είναι ίσα, τότε οι πύλες XNOR θα παρέχουν στις εξόδους τους τη λογική μονάδα. Το ίδιο θα ισχύει και για την πύλη AND. Σε κάθε άλλη περίπτωση η έξοδος του κυκλώματος θα είναι μηδενική.

### 8.1.1.3 Συγκριτής ταυτότητας περισσότερων από δύο ψηφίων

Για την υλοποίηση συγκριτών ταυτότητας αριθμών των οποίων η διαδικασία αναπαράσταση αποτελείται από περισσότερα από δύο ψηφία μπορούμε να επεκτείνουμε την ιδέα της αρθρωτής σχεδίασης της προηγούμενης παραγράφου, όπως θα εξηγήσουμε με τα παραδείγματα που ακολουθούν.

#### ■ Παράδειγμα 8.1.

Θα σχεδιάσουμε συγκριτή ταυτότητας οκτώ ψηφίων, με τη βοήθεια μονοψήφιων συγκριτών του ίδιου τύπου.

Θα χρησιμοποιήσουμε οκτώ μονοψήφιους συγκριτές ταυτότητας, δηλαδή οκτώ πύλες XNOR, σύμφωνα με το Σχήμα 8.3. Όπως και στην περίπτωση του διψήφιου συγκριτή της προηγούμενης παραγράφου, οι πύλες XNOR αναλαμβάνουν τον έλεγχο της ισότητας όλων των ζευγών ομόλογων ψηφίων των αριθμών  $A$  και  $B$ , δηλαδή συγκρίνουν τα ζεύγη  $A_0 - B_0$ ,  $A_1 - B_1$ , κ.ο.κ.

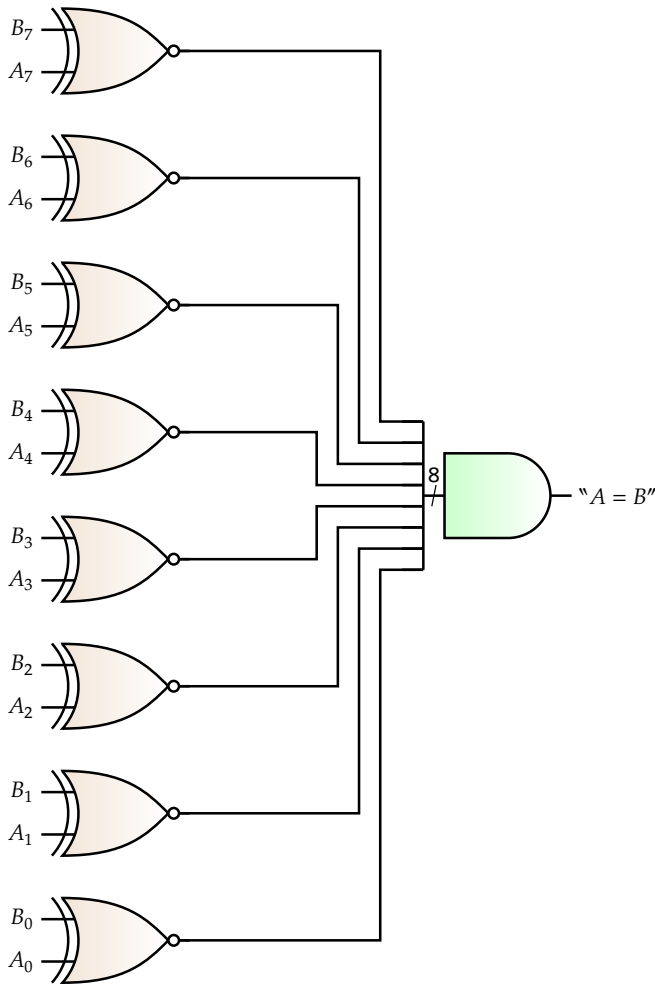
Για την εξαγωγή του τελικού αποτελέσματος απαιτείται μια πύλη AND οκτώ εισόδων, η οποία δίνει στην έξοδο της τη λογική μονάδα μόνο όταν όλα τα αποτελέσματα των επιμέρους συγκρίσεων υποδηλώνουν ισότητα.

#### ■ Παράδειγμα 8.2.

Θα σχεδιάσουμε τον συγκριτή ταυτότητας οκτώ ψηφίων του προηγούμενου παραδείγματος, αυτή τη φορά με τη βοήθεια διψήφιων συγκριτών του ίδιου τύπου.

Θα χρησιμοποιήσουμε τέσσερις διψήφιους συγκριτές ταυτότητας και μία πύλη AND τεσσάρων εισόδων, σύμφωνα με το Σχήμα 8.4.

Η λειτουργία του κυκλώματος βασίζεται στον διαχωρισμό των συγκρινόμενων οκταψήφιων αριθμών σε ομάδες ομόλογων διψήφιων αριθμών της μορφής  $A_1A_0 - B_1B_0$ ,  $A_3A_2 - B_3B_2$ , κ.ο.κ., και στην επιμέρους σύγκριση των αριθμών αυτών. Αν όλα τα αποτελέσματα των συγκρίσεων δίνουν τη λογική μονάδα, το ίδιο θα συμβαίνει και για την πύλη AND, υποδηλώνοντας την ταυτότητα των συγκρινόμενων αριθμών. Στην περίπτωση κατά την οποία έστω και μία επιμέρους σύγκριση εντοπίσει διαφορά στους συγκρινόμενους αριθμούς, ο αντίστοιχος διψήφιος συγκριτής θα δώσει μηδενική έξοδο, η τιμή της οποίας θα καθορίσει και την τιμή εξόδου της πύλης AND.



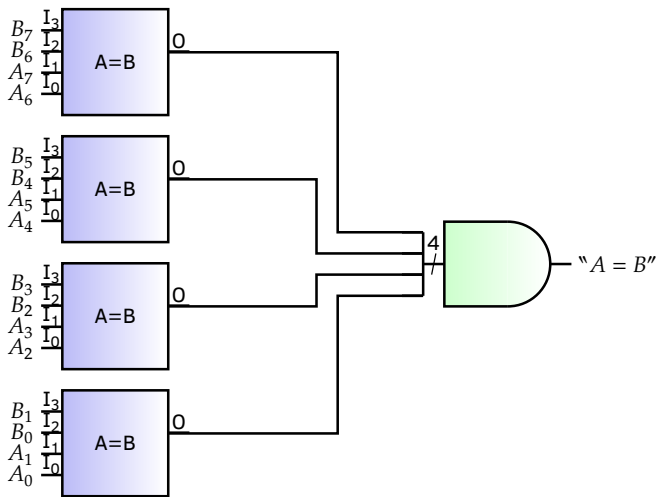
Σχήμα 8.3 Κύκλωμα συγκριτή ταυτότητας οκτώ ψηφίων

### ● Άσκηση 8.1.

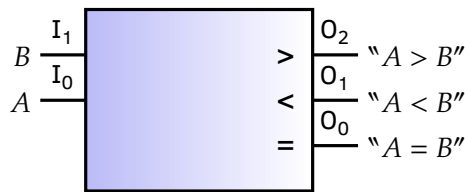
Να σχεδιάσετε κύκλωμα συγκριτή ταυτότητας οκτώ ψηφίων χρησιμοποιώντας τετραψήφιους συγκριτές του ίδιου τύπου.

### 8.1.2 Συγκριτές μεγέθους

Οι συγκριτές *μεγέθους* αποτελούν επέκταση των συγκριτών ταυτότητας, καθώς παρέχουν τρεις εξόδους ( $A = B$ ,  $A > B$  και  $A < B$ ) από τις οποίες η μία είναι η έξοδος της ταυτότητας ( $A = B$ ) η οποία λειτουργεί όπως ακριβώς στον ομώνυμο συγκριτή, ενώ οι άλλες δύο έξοδοι ( $A > B$  και  $A < B$ )



Σχήμα 8.4 Κύκλωμα συγκριτή ταυτότητας οκτώ ψηφίων με συγκριτές ταυτότητας δύο ψηφίων



Σχήμα 8.5 Σύμβολο συγκριτή μεγέθους ενός ψηφίου

δίνουν τη λογική μονάδα όταν διαπιστωθεί η αντίστοιχη ανισότητα μεταξύ των συγκρινόμενων αριθμών  $A$  και  $B$ , ενώ παραμένει μηδενική σε όλες τις άλλες περιπτώσεις.

### 8.1.2.1 Συγκριτής μεγέθους ενός ψηφίου

Στο Σχήμα 8.5 παρουσιάζεται το σύμβολο ενός μονοψηφίου συγκριτή μεγέθους, ενώ στον Πίνακα 8.4 ο πίνακας αλήθειας ο οποίος περιγράφει τη λειτουργία του.

Με βάση τον πίνακα αλήθειας μπορούμε εύκολα να καταλήξουμε στις ακόλουθες εκφράσεις, οι οποίες περιγράφουν τις εξόδους του κυκλώματος:

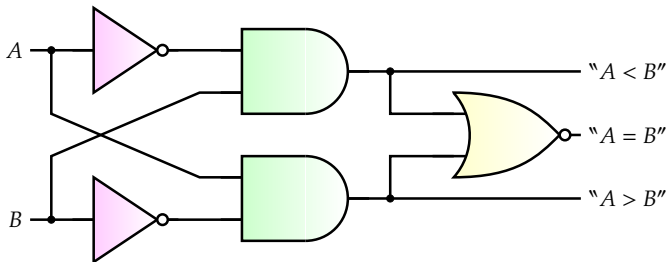
$$"A = B" = A \odot B$$

$$"A > B" = A\bar{B}$$

$$"A < B" = \bar{A}B$$

Πίνακας 8.4 Πίνακας αλήθειας μονοψήφιου συγκριτή μεγέθους

A	B	A=B	A>B	A<B
0	0	1	0	0
0	1	0	0	1
1	0	0	1	0
1	1	1	0	0



Σχήμα 8.6 Κύκλωμα συγκριτή μεγέθους ενός ψηφίου

Προκειμένου να εξοικονομήσουμε λογικές πύλες, είναι βολικό να μεταγράψουμε την έκφραση για την έξοδο "A = B" στην ακόλουθη μορφή, ώστε να εμπεριέχει τις εκφράσεις των υπόλοιπων δύο εξόδων:

$$"A = B" = A \odot B = \overline{A \oplus B} = \overline{AB + A\bar{B}} = \overline{"A < B" + "A > B"}$$

Αξίζει να παρατηρήσουμε πως η πιο πάνω σχέση υποδηλώνει πως οι δύο συγκρινόμενοι αριθμοί A και B θα είναι ίσοι αν δεν ισχύει ούτε A > B ούτε A < B.

Βασιζόμενοι στις προηγούμενες λογικές εκφράσεις των εξόδων του συγκριτή, μπορούμε να καταλήξουμε στο κύκλωμα του Σχήματος 8.6, το οποίο υλοποιεί τον ζητούμενο συγκριτή μεγέθους ενός ψηφίου.

### 8.1.2.2 Συγκριτής μεγέθους δύο ψηφίων

Στον Πίνακα 8.5 παρουσιάζεται ο πίνακας αλήθειας ενός διψήφιου συγκριτή μεγέθους, ο οποίος διαθέτει τη δυνατότητα σύγκρισης αριθμών με διψήφια δυαδική αναπαράσταση (δηλαδή των αριθμών 0 έως και 3).

Με βάση τον πίνακα αλήθειας του συγκριτή μπορούμε να προσδιορίσουμε τις λογικές εκφράσεις των εξόδων του, από τις οποίες η έκφραση για την έξοδο "A = B" ταυτίζεται προφανώς με την αντίστοιχη έκφραση του διψήφιου συγκριτή ταυτότητας, οπότε δεν υπάρχει λόγος εκ νέου προσδιορισμού της.

Για την έξοδο "A > B" ο χάρτης Karnaugh έχει τη μορφή του Πίνακα 8.6, από τον οποίο, χρησιμοποιώντας όρους ελαχίστου, μπορεί να προκύψει

Πίνακας 8.5 Πίνακας αλήθειας διψήφιου συγκριτή μεγέθους

A	A <sub>1</sub>	A <sub>0</sub>	B	B <sub>1</sub>	B <sub>0</sub>	"A=B"	"A>B"	"A<B"
0	0	0	0	0	0	1	0	0
0	0	0	1	0	1	0	0	1
0	0	0	2	1	0	0	0	1
0	0	0	3	1	1	0	0	1
1	0	1	0	0	0	0	1	0
1	0	1	1	0	1	1	0	0
1	0	1	2	1	0	0	0	1
1	0	1	3	1	1	0	0	1
2	1	0	0	0	0	0	1	0
2	1	0	1	0	1	0	1	0
2	1	0	2	1	0	1	0	0
2	1	0	3	1	1	0	0	1
3	1	1	0	0	0	0	1	0
3	1	1	1	0	1	0	1	0
3	1	1	2	1	0	0	1	0
3	1	1	3	1	1	1	0	0

Πίνακας 8.6 Χάρτης Karnaugh για την έξοδο "A &gt; B" διψήφιου συγκριτή μεγέθους

B <sub>1</sub> B <sub>0</sub> \ A <sub>1</sub> A <sub>0</sub>	00	01	11	10
00	0	0	0	0
01	1	0	0	0
11	1	1	0	1
10	1	1	0	0

$$"A > B" = A_0 A_1 \overline{B_0} + A_0 \overline{B_0} \overline{B_1} + A_1 \overline{B_1}$$

η έκφραση:

$$"A > B" = A_0 A_1 \overline{B_0} + A_0 \overline{B_0} \overline{B_1} + A_1 \overline{B_1}$$

Εργαζόμενοι παρόμοια με τον χάρτη Karnaugh για την έξοδο "A < B"

Πίνακας 8.7 Χάρτης Karnaugh για την έξοδο "A < B" διψήφιου συγκριτή μεγέθους

B <sub>1</sub> B <sub>0</sub> A <sub>1</sub> A <sub>0</sub>	00	01	11	10
00	0	1	1	1
01	0	0	1	1
11	0	0	0	0
10	0	0	1	0

$$"A < B" = \overline{A_0} B_0 B_1 + \overline{A_0} \overline{A_1} B_0 + \overline{A_1} B_1$$

(βλπ Πίνακα 8.7) καταλήγουμε στη σχέση:

$$"A < B" = \overline{A_0} B_0 B_1 + \overline{A_0} \overline{A_1} B_0 + \overline{A_1} B_1$$

Με τη βοήθεια των λογικών εκφράσεων των εξόδων μπορούμε να καταλήξουμε στο κύκλωμα του Σχήματος 8.7, το οποίο υλοποιεί τον ζητούμενο διψήφιο συγκριτή μεγέθους.

### ● Άσκηση 8.2.

Απλοποιήστε το κύκλωμα του διψήφιου συγκριτή μεγέθους του Σχήματος 8.7 λαμβάνοντας υπόψη πως η ισότητα των συγκρινόμενων αριθμών A και B θα ισχύει στις περιπτώσεις όπου ούτε A > B ούτε A < B. Υπολογίστε, επίσης, το ποσοστό εξοικονόμησης λογικών πυλών στο οποίο οδηγεί η απλοποίηση.

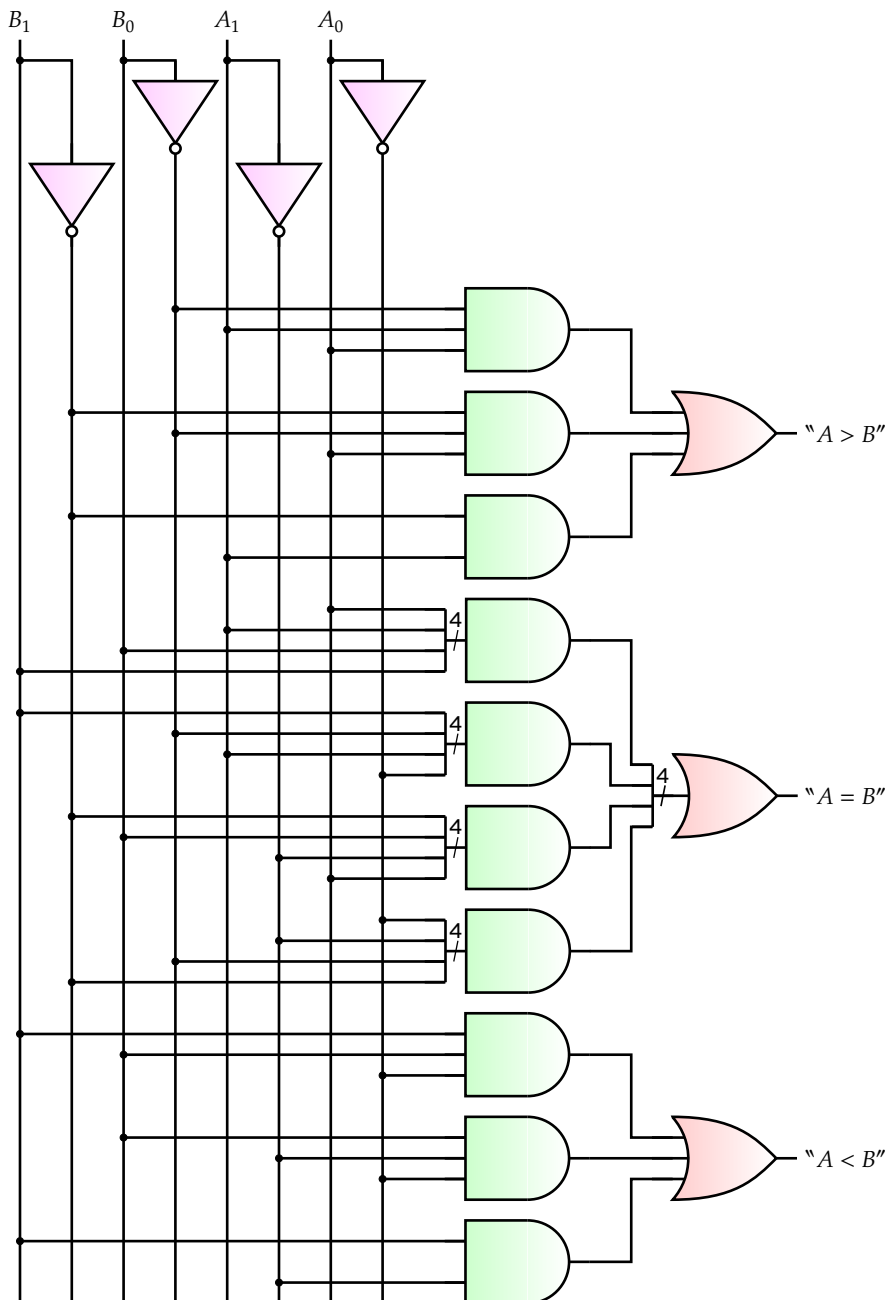
### 8.1.2.3 Συγκριτής μεγέθους περισσότερων από δύο ψηφίων

Ακολουθώντας τις αρχές της αρθρωτής σχεδίασης μπορούμε να υλοποιούμε συγκριτές μεγέθους για αριθμούς των οποίων η δυαδική αναπαράσταση απαιτεί περισσότερα από δύο ψηφία.

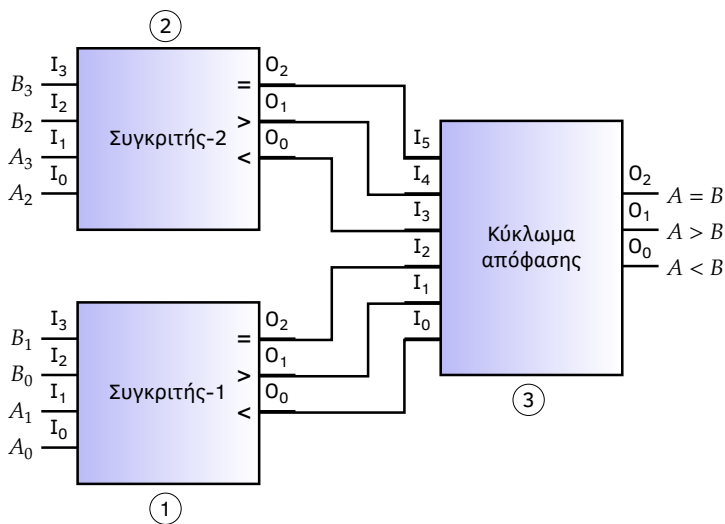
#### ■ Παράδειγμα 8.3.

Θα σχεδιάσουμε συγκριτή μεγέθους τεσσάρων ψηφίων με τη βοήθεια διψήφιων συγκριτών του ίδιου τύπου.

Έστω  $A = A_3A_2A_1A_0$  και  $B = B_3B_2B_1B_0$  οι συγκρινόμενοι αριθμοί, όπου ο δείκτης 0 αντιστοιχεί στο λιγότερο σημαντικό ψηφίο και ο δείκτης 3 στο περισσότερο σημαντικό. Για την υλοποίηση του



Σχήμα 8.7 Κύκλωμα συγκριτή μεγέθους δύο ψηφίων



Σχήμα 8.8 Κύκλωμα συγκριτή μεγέθους τεσσάρων ψηφίων με διψήφιους συγκριτές μεγέθους

Ζητούμενου συγκριτή θα χρησιμοποιήσουμε την τοπολογία του Σχήματος 8.8, η οποία περιλαμβάνει δύο διψήφιους συγκριτές μεγέθους, από τους οποίους ο συγκριτής ‘1’ είναι υπεύθυνος για τη σύγκριση των ομόλογων ζευγών λιγότερο σημαντικών ψηφίων, ενώ ο συγκριτής ‘2’ για τη σύγκριση των ομόλογων ζευγών περισσότερο σημαντικών ψηφίων. Πιο συγκεκριμένα, ο συγκριτής ‘1’ αναλαμβάνει τη σύγκριση των διψήφιων δυαδικών αριθμών  $A_1A_0$  και  $B_1B_0$ , και ο συγκριτής ‘2’ των  $A_3A_2$  και  $B_3B_2$ .

Δεδομένου ότι κάθε συγκριτής παρέχει μια τριάδα σημάτων εξόδου (‘=’, ‘>’, ‘<’), θα πρέπει από τις τιμές των σημάτων αυτών να ληφθεί μια απόφαση για το τελικό αποτέλεσμα της σύγκρισης. Θα πρέπει, επομένως, να σχεδιάσουμε συνδυαστικό κύκλωμα (‘3’ στο Σχήμα 8.8) το οποίο θα δέχεται ως εισόδους τα αποτελέσματα των επιμέρους συγκρίσεων των δύο διψήφιων τμημάτων των αριθμών  $A$  και  $B$ , και θα παρέχει ως εξόδους μια τριάδα σημάτων ‘=’, ‘>’ και ‘<’ η οποία θα αφορά τους συγκρινόμενους τετραψήφιους αριθμούς. Η λειτουργία του κυκλώματος απόφασης (‘3’) μπορεί να προκύψει από τις ακόλουθες παρατηρήσεις:

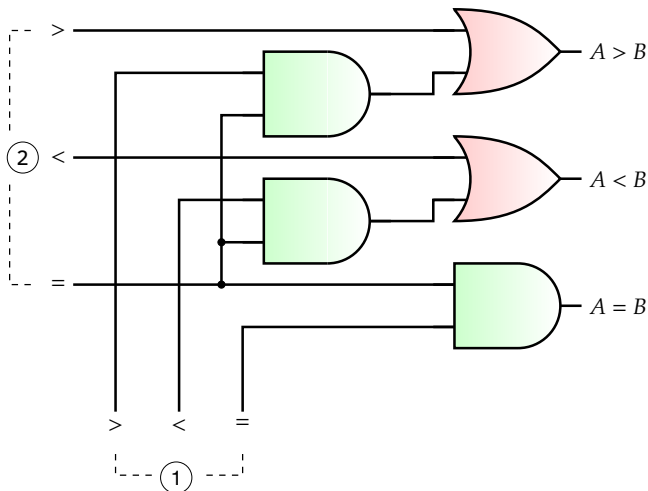
1. Όταν το τμήμα του αριθμού  $A$  το οποίο περιλαμβάνει τα περισσότερα σημαντικά ψηφία είναι μεγαλύτερο από το αντίστοιχο τμήμα του αριθμού  $B$  (όταν, δηλαδή,  $A_3A_2 > B_3B_2$ ), τότε θα ισχύει  $A > B$  ανεξάρτητα από το αποτέλεσμα της σύγκρισης των τμημάτων των αριθμών τα οποία αντιστοιχούν στα λιγότερο σημαντικά ψηφία τους.

Πίνακας 8.8 Πίνακας αλήθειας του κυκλώματος απόφασης του Σχήματος 8.8

είσοδοι						έξοδος		
②			①					
>	=	<	>	=	<	>	=	<
1	0	0	X	X	X	1	0	0
0	0	1	X	X	X	0	0	1
0	1	0	0	0	1	0	0	1
0	1	0	0	1	0	0	1	0
0	1	0	1	0	0	1	0	0

- Όταν το τμήμα του αριθμού  $A$  το οποίο περιλαμβάνει τα περισσότερα σημαντικά ψηφία είναι *μικρότερο* από το αντίστοιχο τμήμα του αριθμού  $B$  (όταν, δηλαδή,  $A_3A_2 < B_3B_2$ ), τότε θα ισχύει  $A < B$  *ανεξάρτητα* από το αποτέλεσμα της σύγκρισης των τμημάτων των αριθμών τα οποία αντιστοιχούν στα λιγότερα σημαντικά ψηφία τους.
- Όταν το τμήμα του αριθμού  $A$  το οποίο περιλαμβάνει τα περισσότερα σημαντικά ψηφία είναι *ίσο* με το αντίστοιχο τμήμα του αριθμού  $B$  (όταν, δηλαδή,  $A_3A_2 = B_3B_2$ ), τότε το αποτέλεσμα της σύγκρισης των αριθμών  $A$  και  $B$  θα καθορίζεται από το αποτέλεσμα των τμημάτων τους τα οποία αντιστοιχούν στα λιγότερα σημαντικά ψηφία τους. Θα είναι, δηλαδή,  $A = B$  αν  $A_1A_0 = B_1B_0$ ,  $A > B$  αν  $A_1A_0 > B_1B_0$  και  $A < B$  αν  $A_1A_0 < B_1B_0$ .

Λαμβάνοντας υπόψη μας τις προηγούμενες παρατηρήσεις, μπορούμε να συμπληρώσουμε τον (συνεπτυγμένο) πίνακα αλήθειας ο οποίος περιγράφει τη συμπεριφορά του κυκλώματος απόφασης, όπως φαίνεται στον Πίνακα 8.8, όπου η οργάνωση των στηλών '>', '=' και '<' στις ομάδες ① και ② υποδηλώνει τους συγκριτές '1' και '2', αντίστοιχα. Από τον πίνακα αλήθειας του κυκλώματος απόφασης μπορούμε να προσδιορίσουμε τις λογικές εκφράσεις των εξόδων του '>', '=' και '<'. Για να το επιτύχουμε, θα εργαστούμε κατά τρόπο αντίστοιχο με εκείνο των λογικών συναρτήσεων *μοναδικής ενεργής μεταβλητής*, όπως κάναμε για την περίπτωση των κωδικοποιητών. Πράγματι, το κύκλωμα απόφασης το οποίο εξετάζουμε θα μπορούσε να χαρακτηριστεί ως *κύκλωμα δύο ενεργών εισόδων*, καθώς μόνο μία από τις εξόδους '>', '=' και '<' των συγκριτών '1' και '2' μπορεί να παίρνει τιμή ίση με τη λογική μονάδα. Η ιδιότητα αυτή – όπως και στην περίπτωση των κυκλωμάτων *μοναδικής ενεργής εισόδου* – διευκολύνει την εξαγωγή των λογικών εκφράσεων των εξόδων του κυκλώματος, οι οποίες θα περιλαμβά-



Σχήμα 8.9 Υλοποίηση του κυκλώματος απόφασης του Σχήματος 8.8

νουν μόνο τις μεταβλητές που αντιπροσωπεύουν τις ενεργές εισόδους του κυκλώματος.

Έχοντας υπόψη μας τα προηγούμενα, μπορούμε να καταλήξουμε στις ακόλουθες λογικές εκφράσεις για τις εξόδους του κυκλώματος απόφασης με βάση τον πίνακα αλήθειάς του:

$$[>] = [>]_2 + [=]_2 \cdot [>]_1$$

$$[<] = [<]_2 + [=]_2 \cdot [<]_1$$

$$[=] = [=]_2 \cdot [=]_1$$

Οι προηγούμενες σχέσεις υποδεικνύουν και την υλοποίηση του κυκλώματος απόφασης, όπως φαίνεται στο Σχήμα 8.9, όπου αξίζει να προσέξουμε πως η τελική απόφαση για την ισότητα  $A = B$  προκύπτει από τη λογική σύζευξη των αποτελεσμάτων των επιμέρους συγκρίσεων μέσω πύλης AND, όπως ακριβώς και κατά την αρθρωτή σχεδίαση συγκριτών ταυτότητας.

Η μεθοδολογία του προηγούμενου παραδείγματος είναι γενική, και μπορεί να επεκταθεί στη σχεδίαση συγκριτών μεγέθους αριθμών με πολυψηφίες δυαδικές αναπαραστάσεις. Έχει ενδιαφέρον να αναφέρουμε πως οι σύγχρονοι συγκριτές οι οποίοι κατασκευάζονται στη μορφή ολοκληρωμένου κυκλώματος ενσωματώνουν συνήθως το κύκλωμα απόφασης, ώστε να είναι ευκολότερη η αρθρωτή τους διασύνδεση για τον σχηματισμό συγκριτών ανώτερης τάξης. Θα πρέπει, επιπλέον, να παρατηρήσουμε πως η λειτουργία και η δομή του κυκλώματος απόφασης είναι ανεξάρτητη από τον αριθμό των ψηφίων των συγκρινόμενων αριθμών.

**● Άσκηση 8.3.**

Επιβεβαιώστε τη λειτουργία του κυκλώματος απόφασης του Σχήματος 8.9.

**● Άσκηση 8.4.**

Να σχεδιάσετε κύκλωμα συγκριτή μεγέθους δύο ψηφίων, χρησιμοποιώντας μονοψήφιους συγκριτές του ίδιου τύπου. Θεωρήστε πως υπάρχει διαθέσιμο κύκλωμα απόφασης.

**8.2 Αθροιστές**

Οι *αθροιστές* (adders) είναι ψηφιακά συνδυαστικά κυκλώματα τα οποία υλοποιούν την πράξη της *αριθμητικής*<sup>1</sup> πρόσθεσης αριθμών, σύμφωνα και με την εισαγωγική παρουσίαση των βασικών αριθμητικών πράξεων στο δυαδικό σύστημα η οποία αναπτύχθηκε στο 1ο κεφάλαιο. Η σχεδίαση κυκλωμάτων άθροισης υιοθετεί την *ιεραρχική* αρθρωτή προσέγγιση την οποία ακολουθήσαμε και για άλλα συνδυαστικά κυκλώματα, όπως οι πολυπλέκτες ή οι συγκριτές.

Στις παραγράφους που ακολουθούν θα περιγράψουμε την ιεραρχία των αθροιστών, ξεκινώντας από τον αθροιστή αριθμών με μονοψήφια δυαδική αναπαράσταση με βάση τον οποίο δομούνται πιο σύνθετα κυκλώματα άθροισης πολυψήφίων δυαδικών αριθμών.

**8.2.1 Ημιαθροιστής**

Ο *ημιαθροιστής* (half adder) πρόκειται για απλό συνδυαστικό κύκλωμα το οποίο υλοποιεί την πρόσθεση αριθμών με μονοψήφια δυαδική αναπαράσταση, δηλαδή των αριθμών 0 και 1. Όπως θα δούμε στη συνέχεια, ένας *πλήρης* αθροιστής μπορεί να κατασκευαστεί με τη βοήθεια δύο ημιαθροιστών, γεγονός που δικαιολογεί την ονομασία τους.

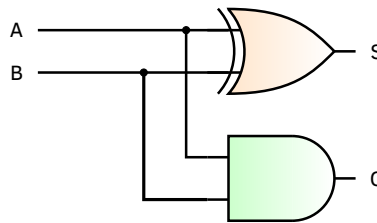
Λαμβάνοντας υπόψη μας την ανάλυση της πρόσθεσης δύο αριθμών με μονοψήφια δυαδική αναπαράσταση η οποία παρατέθηκε στο 1ο κεφάλαιο, ο πίνακας αλήθειας ενός ημιαθροιστή περιγράφεται στον Πίνακα 8.9, όπου  $A$  και  $B$  οι αθροιζόμενοι αριθμοί,  $S$  το άθροισμά τους και  $C$  το κρατούμενο το οποίο, ενδεχομένως, προκύπτει από την άθροιση. Γίνεται φανερό πως το κύκλωμα ημιαθροιστή θα διαθέτει δύο εισόδους (μία για καθέναν από τους μονοψήφιους αριθμούς οι οποίοι αθροίζονται) και δύο εξόδους: μία για το άθροισμα και μία για το κρατούμενο της πράξης. Από τον πίνακα αλήθειας μπορούμε εύκολα να καταλήξουμε στις ακόλουθες λογικές εκφράσεις για τις εξόδους ενός ημιαθροιστή:

$$S = A \oplus B$$

<sup>1</sup> Δεν θα πρέπει να συγχέεται με την πράξη της λογικής διάζευξης, για την οποία χρησιμοποιούμε το ίδιο σύμβολο (+).

Πίνακας 8.9 Πίνακας αλήθειας ημιαθροιστή

A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1



Σχήμα 8.10 Κύκλωμα ημιαθροιστή

$$C = A \cdot B$$

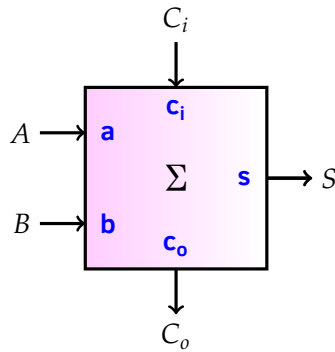
Η υλοποίηση των σχέσεων αυτών είναι δυνατή μέσω της συνδεσμολογίας του Σχήματος 8.10, η οποία αντιστοιχεί στο κύκλωμα ενός ημιαθροιστή. Όπως μπορούμε να παρατηρήσουμε, η έξοδος η οποία αντιπροσωπεύει το άθροισμα ( $S$ ) παρέχεται αποκλειστικά από μια πύλη XOR, ενώ η έξοδος του κρατούμενου ( $C$ ) παράγεται από μια πύλη AND. Με την ευκαιρία, θα πρέπει να αναφέρουμε πως μια πύλη XOR αποκαλείται συχνά ως *αθροιστής τετάρτου*, (quarter adder) καθώς υλοποιεί το ‘μισό’ της λειτουργίας ενός ημιαθροιστή (και άρα το ‘τέταρτο’ της λειτουργίας ενός πλήρους αθροιστή), παρέχοντας αποκλειστικά το αποτέλεσμα  $S$  της άθροισης και αγνοώντας το κρατούμενο  $C$ .

### ● Άσκηση 8.5.

Χρησιμοποιώντας έναν και μόνο αποκωδικοποιητή κατάλληλου αριθμού εισόδων, σχεδιάστε κύκλωμα ημιαθροιστή.

### ➤ Ερώτηση 8.1.

Έστω τα δυαδικά ψηφία  $x$  και  $y$  τα οποία θα αθροιστούν με τη βοήθεια του ημιαθροιστή του Σχήματος 8.10. Σε ποια από τις εισόδους  $A$  και  $B$  του κυκλώματος πρέπει να εφαρμόσουμε το ψηφίο  $x$  και σε ποια το ψηφίο  $y$ ;



Σχήμα 8.11 Σύμβολο πλήρους αθροιστή

Πίνακας 8.10 Πίνακας αλήθειας πλήρους αθροιστή

A	B	$C_i$	$C_o$	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

### 8.2.2 Πλήρης αθροιστής

Στη γενική περίπτωση, κατά την πρόσθεση δυαδικών αριθμών, για την άθροιση ψηφίων τα οποία αντιστοιχούν σε συγκεκριμένη *ιεραρχική τάξη* θα πρέπει να λαμβάνεται υπόψη και η ενδεχόμενη ύπαρξη *κρατούμενου* από την πρόσθεση της αμέσως προηγούμενης τάξης. Σε αντίθεση με το κύκλωμα του ημιαθροιστή, στο οποίο δεν υπάρχει πρόβλεψη για είσοδο *εισερχόμενου* κρατούμενου, ένα κύκλωμα *πλήρους αθροιστή* (full adder) διαθέτει, εκτός από τις εισόδους  $A$  και  $B$  για τα αθροιζόμενα ψηφία, και είσοδο για το εισερχόμενο κρατούμενο ( $C_i$ ), και παρέχει εξόδους για το άθροισμα ( $S$ ) καθώς και για το *εξερχόμενο* κρατούμενο ( $C_o$ ), σύμφωνα και με το Σχήμα 8.11 όπου παρουσιάζεται το σύμβολο ενός πλήρους αθροιστή.

Ο πίνακας αλήθειας του πλήρους αθροιστή παρουσιάζεται στον Πίνακα 8.10. Είναι ενδιαφέρον να παρατηρήσουμε πως, αν θεωρήσουμε τα ψηφία του εξερχόμενου κρατούμενου ( $C_o$ ) και του αθροίσματος ( $S$ ) ως τα ψηφία του διψήφιου δυαδικού αριθμού  $C_oS$  (όπου  $S$  το λιγότερο σημαντικό ψηφίο), τότε ο αριθμός  $C_oS$  αποτελεί τη φυσική δυαδική αναπαράσταση του αριθμη-

Πίνακας 8.11 Χάρτης Karnaugh για τη λογική συνάρτηση της εξόδου  $S$  πλήρους αθροιστή

$A \backslash BC_i$	00	01	11	10
0	0	1	0	1
1	1	0	1	0

$$S = A \bar{B} \bar{C}_i + \bar{A} \bar{B} C_i + ABC_i + \bar{A} B C_i$$

Πίνακας 8.12 Χάρτης Karnaugh για τη λογική συνάρτηση της εξόδου  $C_o$  πλήρους αθροιστή

$A \backslash BC_i$	00	01	11	10
0	0	0	1	0
1	0	1	1	1

$$C_o = AC_i + BC_i + AB$$

τικού αθροίσματος των αντίστοιχων ψηφίων  $A$ ,  $B$  και  $C_i^2$ . Για παράδειγμα, για την τελευταία γραμμή του πίνακα αλήθειας του πλήρους αθροιστή ισχύει  $(1+1+1)_{(10)} = 3_{(10)} = 11_{(2)}$ .

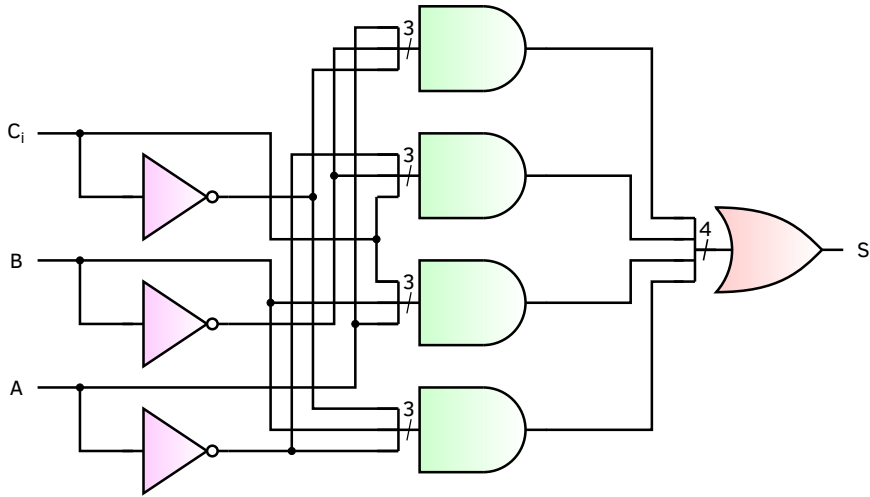
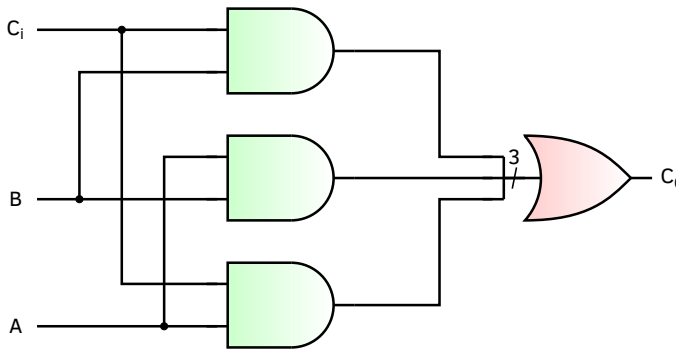
Με βάση τον πίνακα αλήθειας του κυκλώματος μπορούμε να προσδιορίσουμε τις λογικές εκφράσεις οι οποίες περιγράφουν τις εξόδους του. Στον Πίνακα 8.11 παρουσιάζεται ο χάρτης Karnaugh ο οποίος αντιστοιχεί στην έξοδο  $S$  του πλήρους αθροιστή, ενώ ο χάρτης του Πίνακα 8.12 αντιστοιχεί στην έξοδο  $C_o$ . Από τους χάρτες αυτούς μπορούμε να προσδιορίσουμε τις εκφράσεις των αντίστοιχων εξόδων:

$$S = A \bar{B} \bar{C}_i + \bar{A} \bar{B} C_i + ABC_i + \bar{A} B C_i$$

$$C_o = AC_i + BC_i + AB$$

Κάθε έξοδος του πλήρους αθροιστή μπορεί να υλοποιηθεί από ανεξάρτητο συνδυαστικό κύκλωμα, όπως φαίνεται στο Σχήμα 8.12 το κύκλωμα του οποίου αντιπροσωπεύει τη λογική συνάρτηση της εξόδου του αθροίσματος ( $S$ ), και στο Σχήμα 8.13 το οποίο παρουσιάζει την υλοποίηση της εξόδου του

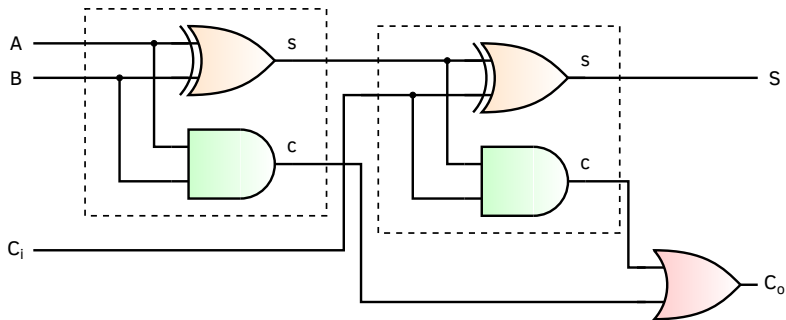
<sup>2</sup>Η δυαδική αναπαράσταση των μονοψήφιων αριθμών 0 και 1 ταυτίζεται, προφανώς, με την αντίστοιχη δυαδική αναπαράσταση.

Σχήμα 8.12 Κύκλωμα για την έξοδο  $S$  πλήρους αθροιστήΣχήμα 8.13 Κύκλωμα για την έξοδο  $C_o$  πλήρους αθροιστή

εξερχόμενου κρατουμένου ( $C_o$ ).

Μια εναλλακτική υλοποίηση ενός πλήρους αθροιστή μπορεί να πραγματοποιηθεί με τη βοήθεια δύο κυκλωμάτων ημιαθροιστών, κατά τον τρόπο που υποδεικνύει το Σχήμα 8.14, όπου τα διακεκομμένα πλαίσια οριοθετούν τα κυκλώματα των δύο επιμέρους ημιαθροιστών. Η υλοποίηση αυτή βασίζεται στην *προσεταιριστικότητα* της αριθμητικής πρόσθεσης, η οποία περιγράφεται από τη σχέση  $A + B + C_i = (A + B) + C_i$ <sup>3</sup>. Η σχέση αυτή μας δίνει το δικαίωμα να χρησιμοποιήσουμε έναν ημιαθροιστή για να αθροίσουμε, αρχικά, τα ψηφία  $A$  και  $B$ , και στη συνέχεια να αθροίσουμε το αποτέλεσμα της προηγούμενης πρόσθεσης με τον τρίτο προσθετέο ( $C_i$ ).

<sup>3</sup>Αλλά και  $A + B + C_i = A + (B + C_i) = (A + C_i) + B$ .



Σχήμα 8.14 Υλοποίηση πλήρους αθροιστή με τη βοήθεια δύο ημιαθροιστών

**Άσκηση 8.6.**

Να αποδείξετε πως η υλοποίηση κυκλώματος πλήρους αθροιστή με τη χρήση δύο ημιαθροιστών (Σχήμα 8.14) είναι ισοδύναμη με την υλοποίηση μέσω των κυκλωμάτων των Σχημάτων 8.12 και 8.13.

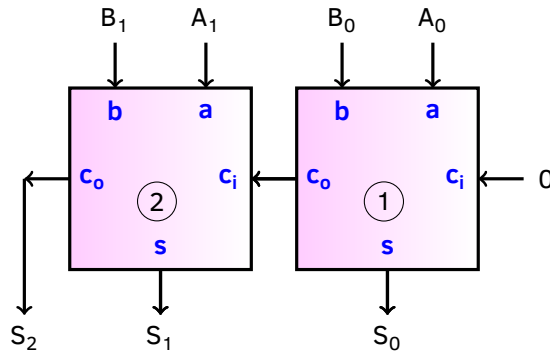
**Ερώτηση 8.2.**

Ας υποθέσουμε ότι στο φύλλο δεδομένων ενός πλήρους αθροιστή ο κατασκευαστής του παρέλειψε να κάνει σαφή διάκριση μεταξύ των τριών εισόδων του. Για τον συγκεκριμένο αθροιστή, επομένως, δεν γνωρίζουμε ποια από τις τρεις εισόδους του αντιστοιχεί στα αθροιζόμενα ψηφία  $A$  και  $B$  και ποια στο εισερχόμενο κρατούμενο  $C_i$ .

Αν εφαρμόζατε συγκεκριμένο συνδυασμό τιμών στις εισόδους του αθροιστή επιλέγοντας τυχαία τους ακροδέκτες εισόδου των προσθετέων και του εισερχόμενου κρατουμένου, ποια θα ήταν η πιθανότητα να παίρνατε έγκυρα αποτελέσματα στις εξόδους του κυκλώματος;

**8.2.3 Αθροιστές πολυψηφίων δυαδικών αριθμών**

Ας θεωρήσουμε τους αριθμούς  $A$  και  $B$  με διψήφια δυαδικές αναπαραστάσεις  $A_1A_0$  και  $B_1B_0$ , αντίστοιχα, όπου ο δείκτης 0 υποδηλώνει το λιγότερο σημαντικό ψηφίο, ενώ ο δείκτης 1 το περισσότερο σημαντικό. Το κύκλωμα του Σχήματος 8.15 αποτελείται από δύο πλήρεις αθροιστές (1) και (2) και διαθέτει τη δυνατότητα πρόσθεσης των δύο αριθμών  $A$  και  $B$  ως εξής: Ο αθροιστής (1) αναλαμβάνει να προσθέσει τα ομόλογα λιγότερο σημαντικά ψηφία των αριθμών, δηλαδή τα  $A_0$  και  $B_0$ . Δεδομένου ότι πρόκειται για ψηφία της μικρότερης ιεραρχικής τάξης, δεν υπάρχει εισερχόμενο κρατούμενο και άρα η αντίστοιχη είσοδος του πλήρους αθροιστή (1) τίθεται μόνιμα μηδενική. Το αποτέλεσμα  $S_0$  της άθροισης των λιγότερο



**Σχήμα 8.15** Κύκλωμα αθροιστή δύο διψήφων δυαδικών αριθμών με τη βοήθεια δύο πλήρων αθροιστών (αθροιστών μονοψήφων δυαδικών αριθμών)

σημαντικών ψηφίων αντιστοιχεί στο λιγότερο σημαντικό ψηφίο του αποτελέσματος, ενώ το κρατούμενο διαβιβάζεται στον αθροιστή ② προκειμένου να συνυπολογισθεί στην πρόσθεση των περισσότερο σημαντικών ψηφίων. Τα τελευταία, αθροιζόμενα με το κρατούμενο της πρόσθεσης των λιγότερο σημαντικών ψηφίων, δίνουν άθροισμα  $S_1$  το οποίο αντιστοιχεί στο δεύτερο ψηφίο του αθροίσματος  $A + B$  και κρατούμενο το οποίο αντιπροσωπεύει το περισσότερο σημαντικό ψηφίο  $S_2$  του αθροίσματος.

Πρόκειται για υλοποίηση της διαδικασίας αριθμητικής πρόσθεσης δυαδικών αριθμών την οποία περιγράψαμε στο 1ο κεφάλαιο, η οποία και μπορεί να επεκταθεί παρόμοια για την άθροιση αριθμών με πολυψήφια δυαδικές αναπαραστάσεις.

### 🟢 Ερώτηση 8.3.

Αν διαθέτατε μόνο έναν πλήρη αθροιστή και έναν ημιαθροιστή, πώς θα μπορούσατε να υλοποιήσετε τον αθροιστή διψήφων δυαδικών αριθμών του Σχήματος 8.15;

### 🟢 Άσκηση 8.7.

Να υλοποιήσετε αθροιστή δύο τετραψήφων δυαδικών αριθμών  $A$  και  $B$ , χρησιμοποιώντας πλήρεις αθροιστές.

### 🟢 Άσκηση 8.8.

Να υλοποιήσετε αθροιστή τριών διψήφων δυαδικών αριθμών  $A$ ,  $B$  και  $C$ , χρησιμοποιώντας πλήρεις αθροιστές.

Πίνακας 8.13 Πίνακας αλήθειας ημιαφαιρέτη

A	B	d	b
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

### 8.3 Αφαιρέτες

Οι αφαιρέτες (subtractors) είναι συνδυαστικά ψηφιακά κυκλώματα τα οποία εκτελούν την αριθμητική πράξη της αφαίρεσης. Η ιεραρχική τους δομή είναι παρόμοια εκείνης των αθροιστών, όπως θα δούμε στις παραγράφους που ακολουθούν.

#### 8.3.1 Ημιαφαιρέτης

Ο ημιαφαιρέτης (half subtractor) πρόκειται για απλό συνδυαστικό κύκλωμα το οποίο υλοποιεί την αφαίρεση αριθμών με μονοψήφια δυαδική αναπαράσταση, δηλαδή των αριθμών 0 και 1. Κατ' αναλογία με τους αθροιστές, ένας πλήρης αφαιρέτης μπορεί να κατασκευαστεί με τη βοήθεια δύο ημιαφαιρέτων, γεγονός που δικαιολογεί την ονομασία τους.

Λαμβάνοντας υπόψη μας την ανάλυση της αφαίρεσης δύο αριθμών με μονοψήφια δυαδική αναπαράσταση η οποία παρατέθηκε στο 1ο κεφάλαιο, ο πίνακας αλήθειας ενός ημιαφαιρέτη περιγράφεται στον Πίνακα 8.13, όπου  $A$  ο αφαιρετέος,  $B$  ο αφαιρέτης<sup>4</sup>,  $d$  η διαφορά ( $A - B$ ), και  $b$  το δανειζόμενο. Αξίζει να παρατηρήσουμε πως στην περίπτωση όπου  $A = 0$  και  $B = 1$  η 'αντιστάθμιση' της αρνητικής διαφοράς  $A - B = -1$  επιβάλλει τον δανεισμό ενός ψηφίου ανώτερης τάξης ( $b = 1$ ) το οποίο έχει τη διπλάσια αξία ( $\times 2$ ) για την τρέχουσα τάξη. Επομένως, το τελικό αποτέλεσμα για τη διαφορά  $d$  θα είναι  $d = A - B + 2 \times b = 0 - 1 + 2 = 1$ .

Είναι προφανές πως στο κύκλωμα ενός ημιαφαιρέτη ο αφαιρετέος και ο αφαιρέτης εφαρμόζονται στις εισόδους του, ενώ η διαφορά και το δανειζόμενο εμφανίζονται στις εξόδους.

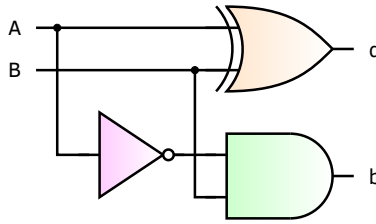
Από τον πίνακα αλήθειας μπορούμε να προσδιορίσουμε τις ακόλουθες σχέσεις οι οποίες περιγράφουν τις εξόδους ενός ημιαφαιρέτη:

$$d = A \oplus B$$

$$b = \overline{A} \cdot B$$

Μια πρώτη παρατήρηση αφορά την έκφραση της διαφοράς  $d$ , η οποία ταυτίζεται με την έκφραση του αθροίσματος  $S$  στην περίπτωση της άθροι-

<sup>4</sup>Ο όρος 'αφαιρέτης' χρησιμοποιείται τόσο για τον αριθμό ο οποίος αφαιρείται από τον αφαιρετέο, όσο και για ένα κύκλωμα το οποίο υλοποιεί την πράξη της αφαίρεσης. Η διάκριση του όρου θα προκύπτει από τα συμφραζόμενα.



Σχήμα 8.16 Κύκλωμα ημιαφαιρέτη

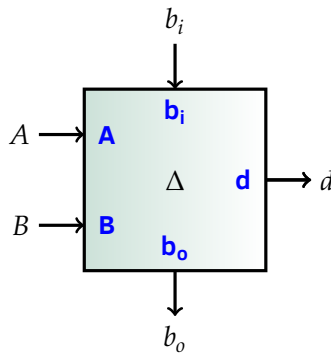
σης. Μια δεύτερη, εξίσου σημαντική, παρατήρηση αφορά το γεγονός πως η έκφραση για το δανειζόμενο  $b$  δεν είναι συμμετρική ως προς τον αφαιρέτέο  $A$  και τον αφαιρέτη  $B$ . Η διαφοροποίηση αυτή, σε σχέση με την πράξη της αριθμητικής πρόσθεσης, είναι αναμενόμενη καθώς η πράξη της αφαίρεσης δεν είναι συμμετρική (αντιμεταθετική) καθώς, στη γενική περίπτωση, ισχύει  $A - B \neq B - A$ .

Από τις προηγούμενες λογικές εκφράσεις των εξόδων μπορούμε εύκολα να καταλήξουμε στην τοπολογία του Σχήματος 8.16, η οποία υλοποιεί κύκλωμα ημιαφαιρέτη.

### 8.3.2 Πλήρης αφαιρέτης

Κατ' αναλογία με τον πλήρη αθροιστή, ο *πλήρης αφαιρέτης* (full subtractor) διαθέτει, εκτός από τις εισόδους για τον αφαιρέτέο  $A$  και τον αφαιρέτη  $B$ , και μια ακόμα είσοδο για το *εισερχόμενο* δανειζόμενο ψηφίο, όπως υποδεικνύει το σύμβολό του το οποίο φαίνεται στο Σχήμα 8.17. Το εισερχόμενο δανειζόμενο ψηφίο ενδεχομένως να προκύπτει από την πράξη της αφαίρεσης η οποία πραγματοποιήθηκε στην *προηγούμενη* (την αμέσως λιγότερο σημαντική) ιεραρχική τάξη, όπου πιθανό αρνητικό αποτέλεσμα επιβάλλει τον δανεισμό μιας μονάδας από την αμέσως ανώτερη τάξη. Η πρόβλεψη εισόδου εισερχόμενου δανειζόμενου ψηφίου είναι απόλυτα απαραίτητη για τη σχεδίαση αφαιρέτων πολυψηφίων δυαδικών αριθμών, όπως θα δούμε στη συνέχεια.

Ο πίνακας αλήθειας ενός πλήρους αφαιρέτη φαίνεται στον Πίνακα 8.14, και με τη βοήθειά του θα προσδιορίσουμε τις λογικές εκφράσεις οι οποίες περιγράφουν τις εξόδους του αντίστοιχου κυκλώματος. Συγκρίνοντας τον πίνακα αλήθειας του πλήρους αφαιρέτη με τον πίνακα αλήθειας του πλήρους αθροιστή (βλπ. Πίνακα 8.10) οι στήλες οι οποίες περιέχουν τη διαφορά  $d$  και το άθροισμα  $S$ , αντίστοιχα, ταυτίζονται. Επομένως, η έκφραση της διαφοράς  $d$  των αριθμών  $A$  και  $B$  θα ταυτίζεται με την έκφραση του αθροίσματός τους  $S$  και δεν υπάρχει λόγος εκ νέου προσδιορισμού της, αρκεί να λάβουμε υπόψη μας πως η έκφραση αυτή θα προκύψει από την έκφραση του αθροίσματος αντικαθιστώντας τη μεταβλητή του εισερχόμενου κρατουμένου  $C_i$  με τη μεταβλητή του δανειζόμενου ψηφίου  $b_i$ . Θα ισχύει,



Σχήμα 8.17 Σύμβολο πλήρους αφαιρέτη

Πίνακας 8.14 Πίνακας αλήθειας πλήρους αφαιρέτη

A	B	b <sub>i</sub>	b <sub>o</sub>	d
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	1	0
1	0	0	0	1
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

Πίνακας 8.15 Χάρτης Karnaugh για τη λογική συνάρτηση της εξόδου b<sub>o</sub> πλήρους αφαιρέτη

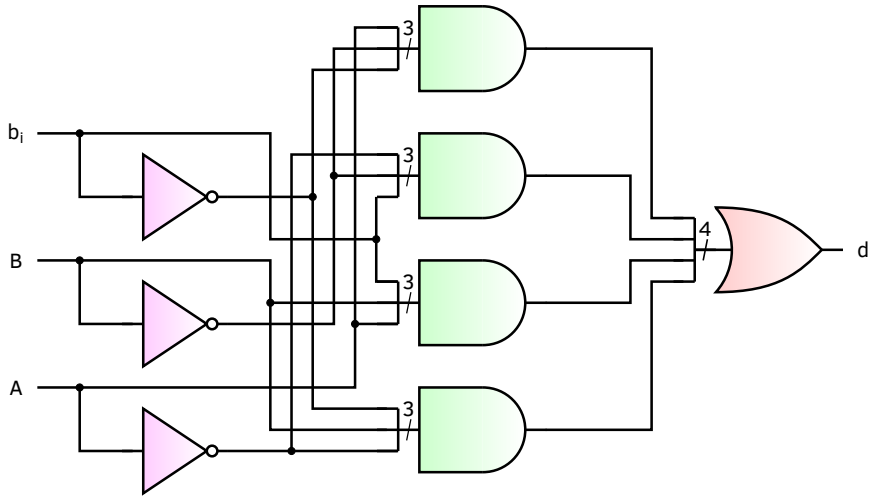
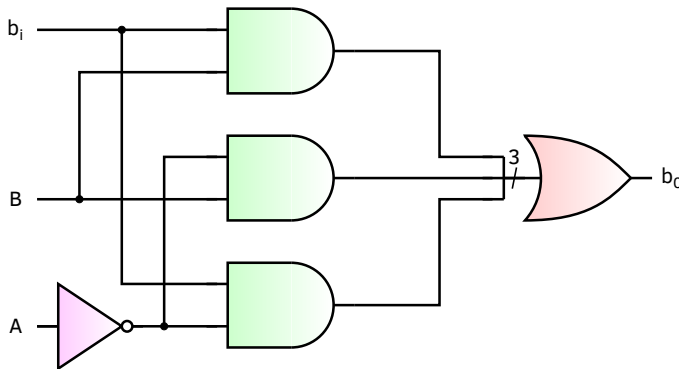
A \ Bb <sub>i</sub>	00	01	11	10
	0	0	1	1
1	0	0	1	0

$$b_o = \bar{A}b_i + Bb_i + \bar{A}B$$

επομένως:

$$d = A\bar{B}\bar{b}_i + \bar{A}\bar{B}b_i + ABb_i + \bar{A}B\bar{b}_i$$

Για την έξοδο b<sub>o</sub> του πλήρους αφαιρέτη ο αντίστοιχος χάρτης Karnaugh έχει τη μορφή του Πίνακα 8.15, από τον οποίο, χρησιμοποιώντας όρους

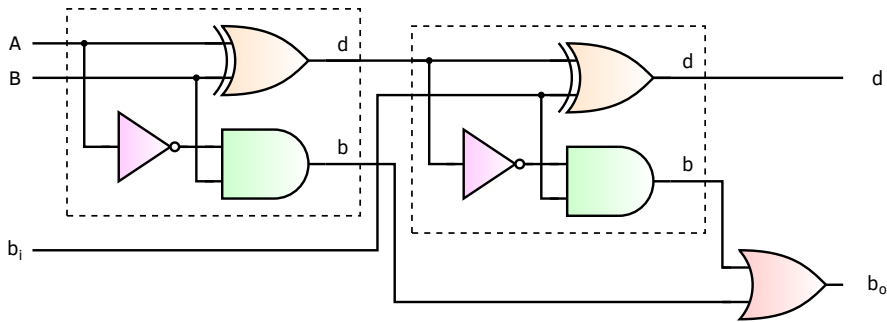
Σχήμα 8.18 Κύκλωμα για την έξοδο  $d$  πλήρους αφαιρέτηΣχήμα 8.19 Κύκλωμα για την έξοδο  $b_0$  πλήρους αφαιρέτη

ελαχίστου, μπορούμε να καταλήξουμε στην ακόλουθη έκφραση για τη λογική συνάρτηση του εξερχόμενου κρατουμένου  $b_0$ :

$$b_0 = \bar{A}b_i + Bb_i + \bar{A}B$$

Οι λογικές εκφράσεις των εξόδων του κυκλώματος μπορούν να υλοποιηθούν με τη βοήθεια δύο επιμέρους και ανεξάρτητων κυκλωμάτων, ένα για την έξοδο της διαφοράς και ένα για την έξοδο του εξερχόμενου κρατουμένου, κατά τα Σχήματα 8.18 και 8.19, αντίστοιχα.

Ισοδύναμα, η υλοποίηση ενός πλήρους αφαιρέτη μπορεί να βασιστεί στην σε σειρά διασύνδεση δύο ημιαφαιρέτων, κατά τον τρόπο που υποδεικνύει το Σχήμα 8.20. Κατ' αναλογία με την αντίστοιχη τοπολογία του



Σχήμα 8.20 Υλοποίηση πλήρους αφαιρέτη με τη βοήθεια δύο ημιαφαιρέτων

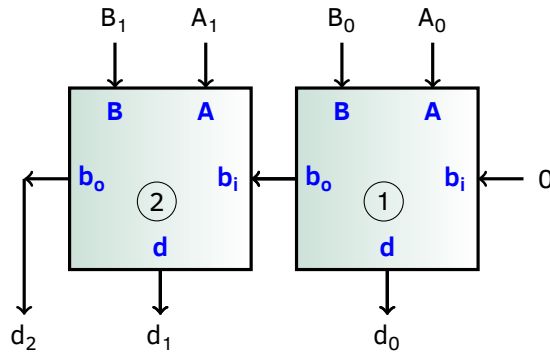
πλήρους αθροιστή, η πράξη της αφαίρεσης πραγματοποιείται σε δύο στάδια, στο πρώτο εκ των οποίων υπολογίζεται η διαφορά μεταξύ αφαιρετέου και αφαιρέτη, ενώ στο δεύτερο αφαιρείται από την προηγούμενη διαφορά η τιμή του εισερχόμενου δανειζόμενου ψηφίου.

**Άσκηση 8.9.**

Να αποδείξετε πως η υλοποίηση κυκλώματος πλήρους αφαιρέτη με τη χρήση δύο ημιαφαιρέτων (Σχήμα 8.20) είναι ισοδύναμη με την υλοποίηση μέσω των κυκλωμάτων των Σχημάτων 8.18 και 8.19.

**8.3.3 Αφαιρέτες πολυψηφίων δυαδικών αριθμών**

Ας θεωρήσουμε τους αριθμούς  $A$  και  $B$  με διψήφια δυαδικά αναπαριστάσεις  $A_1A_0$  και  $B_1B_0$ , αντίστοιχα, όπου ο δείκτης 0 υποδηλώνει το λιγότερο σημαντικό ψηφίο, ενώ ο δείκτης 1 το περισσότερο σημαντικό. Το κύκλωμα του Σχήματος 8.21 αποτελείται από δύο πλήρεις αφαιρέτες (1) και (2) και διαθέτει τη δυνατότητα εύρεσης της διαφοράς  $A - B$  των δύο αριθμών ως εξής: Ο αφαιρέτης (1) αναλαμβάνει να αφαιρέσει τα ομόλογα λιγότερο σημαντικά ψηφία των αριθμών, δηλαδή τα  $A_0$  και  $B_0$ . Δεδομένου ότι πρόκειται για ψηφία της μικρότερης ιεραρχικής τάξης, δεν υπάρχει εισερχόμενο δανειζόμενο και άρα η αντίστοιχη είσοδος του πλήρους αφαιρέτη (1) τίθεται μόνιμα μηδενική. Η διαφορά  $d_0$  της αφαίρεσης των λιγότερο σημαντικών ψηφίων αντιστοιχεί στο λιγότερο σημαντικό ψηφίο του αποτελέσματος, ενώ το τυχόν δανειζόμενο διαβιβάζεται στον αφαιρέτη (2) προκειμένου να συνυπολογισθεί στην αφαίρεση των περισσότερο σημαντικών ψηφίων. Η διαφορά των τελευταίων, αφού αφαιρεθεί και το δανειζόμενο στην αφαίρεση της προηγούμενης τάξης, δίνει τη διαφορά  $d_1$  η οποία αντιστοιχεί στο δεύτερο ψηφίο του αποτελέσματος  $A - B$  και νέο (εξερχόμενο)



**Σχήμα 8.21** Κύκλωμα αφαιρέτη δύο διψήφων δυαδικών αριθμών με τη βοήθεια δύο πλήρων αφαιρετών (αφαιρετών μονοψήφων δυαδικών αριθμών)

δανειζόμενο το οποίο αντιπροσωπεύει το περισσότερο σημαντικό ψηφίο  $d_2$  του αποτελέσματος της αφαίρεσης.

Το κύκλωμα υλοποιεί τη διαδικασία αφαίρεσης δυαδικών αριθμών την οποία περιγράψαμε στο 1ο κεφάλαιο, η οποία και μπορεί να επεκταθεί παρόμοια για την αφαίρεση αριθμών με πολυψήφια δυαδικές αναπαραστάσεις.

#### 📌 Ερώτηση 8.4.

Αν διαθέτατε μόνο έναν πλήρη αφαιρέτη και έναν ημιαφαιρέτη, πώς θα μπορούσατε να υλοποιήσετε τον αφαιρέτη διψήφων δυαδικών αριθμών του Σχήματος 8.21;

#### 📌 Άσκηση 8.10.

Να υλοποιήσετε αφαιρέτη δύο τετραψήφων δυαδικών αριθμών  $A$  και  $B$  ( $A$  ο αφαιρετέος και  $B$  ο αφαιρέτης), χρησιμοποιώντας πλήρεις αφαιρέτες.

### 8.3.4 Υλοποίηση αφαιρετών με τη βοήθεια αθροιστών

Η πράξη της αφαίρεσης του αριθμού  $B$  από τον αριθμό  $A$  ισοδυναμεί με την πρόσθεση στον αριθμό  $A$  του αντίθετου του  $B$ :

$$A - B = A + (-B) \quad (8.1)$$

Στην ενότητα αυτή θα δείξουμε πώς μπορούμε να εκμεταλλευτούμε την πιο πάνω ισοδυναμία προκειμένου να υλοποιήσουμε κυκλώματα αφαιρετών με τη βοήθεια αθροιστών.

Όπως είδαμε στο 1ο κεφάλαιο, ο αντίθετος ενός αριθμού  $B$  μπορεί να αναπαρασταθεί στο δυαδικό σύστημα ως το συμπλήρωμα ως προς 2 του αριθμού  $B$ . Είδαμε, επίσης, πως το συμπλήρωμα ως προς 2 ενός δυαδικού αριθμού μπορεί να προκύψει από τη φυσική δυαδική του αναπαράσταση συμπληρώνοντας τα ψηφία της τελευταίας και προσθέτοντας (αριθμητικά) τη μονάδα. Σε συνδυασμό με τη σχέση (8.1) γίνεται κατανοητό το ακόλουθο συμπέρασμα:

### ■ Συμπέρασμα

Η πράξη της αφαίρεσης δύο αριθμών μπορεί να θεωρηθεί, ισοδύναμα, ως η πρόσθεση στη φυσική δυαδική αναπαράσταση του αφαιρετέου του συμπληρώματος ως προς 2 του αφαιρέτη.

Πριν προχωρήσουμε στην πρακτική εφαρμογή του προηγούμενου συμπεράσματος, είναι σκόπιμο να παρουσιάσουμε ένα χαρακτηριστικό αριθμητικό παράδειγμα.

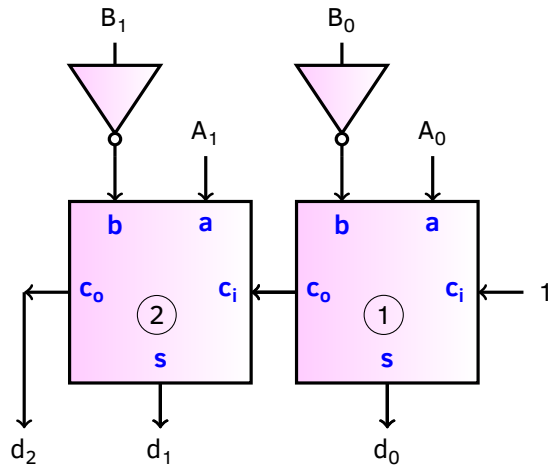
### ■ Παράδειγμα 8.4.

Θα υπολογίσουμε το αποτέλεσμα της πράξης  $29 - 7$  με τη βοήθεια του συμπληρώματος του αριθμού 7 ως προς 2. Για τον αφαιρετέο και για τον αφαιρέτη θα υποθέσουμε οκταψήφια δυαδική αναπαράσταση

1. Ο αριθμός 29 γράφεται στη μορφή δυαδικού οκταψήφιου αριθμού ως εξής:  $29_{(10)} = 00011101_{(2)}$ .
2. Ο αριθμός +7 γράφεται στη μορφή δυαδικού οκταψήφιου αριθμού ως εξής:  $7_{(10)} = 00000111_{(2)}$ .
3. Θα υπολογίσουμε το συμπλήρωμα ως προς 2 του αριθμού 7 συμπληρώνοντας, πρώτα, τα ψηφία του: 11111000, και προσθέτοντας, ύστερα, τη μονάδα:  $11111000 + 1 = 11111001$ . Επομένως,  $-7_{(10)} = 11111001_{(2)}$ .
4. Θα υπολογίσουμε τη διαφορά  $29 - 7$  εκμεταλλευόμενοι τη σχέση (8.1):  $29 - 7 = 29 + (-7)$ , η οποία σε δυαδική μορφή δίνει:  $00011101_{(2)} + 11111001_{(2)} = [1]00010110_{(2)} = 22_{(10)}^5$ .

Το κύκλωμα του σχήματος 8.22 αποτελεί παράδειγμα πρακτικής εφαρμογής της προηγούμενης αρχής, με το οποίο παρέχεται η δυνατότητα υλοποίησης κυκλωμάτων αφαίρεσης με τη βοήθεια κυκλωμάτων άθροισης. Πιο συγκεκριμένα,  $A$  είναι διψήφιος αφαιρετέος της μορφής  $A_1A_0$  και  $B$  επίσης διψήφιος αφαιρέτης της μορφής  $B_1B_0$ , όπου ο δείκτης 0 συμβολίζει τα λιγότερο σημαντικά ψηφία. Όπως προκύπτει από την εξέταση της τοπολογίας του κυκλώματος, τα ψηφία του αφαιρέτη  $B$  παρέχονται στους αθροιστές συμπληρωμένα, μέσω των πυλών NOT, υλοποιώντας το πρώτο στάδιο

<sup>5</sup>Θα πρέπει να παρατηρήσουμε πως το τυχόν μη μηδενικό κρατούμενο της πρόσθεσης των πιο σημαντικών ψηφίων αγνοείται. Πρόκειται για την περίπτωση της υπερχειλίσης (overflow).



Σχήμα 8.22 Κύκλωμα αφαιρέτη δύο διψήφιων δυαδικών αριθμών με τη βοήθεια δύο πλήρων αθροιστών

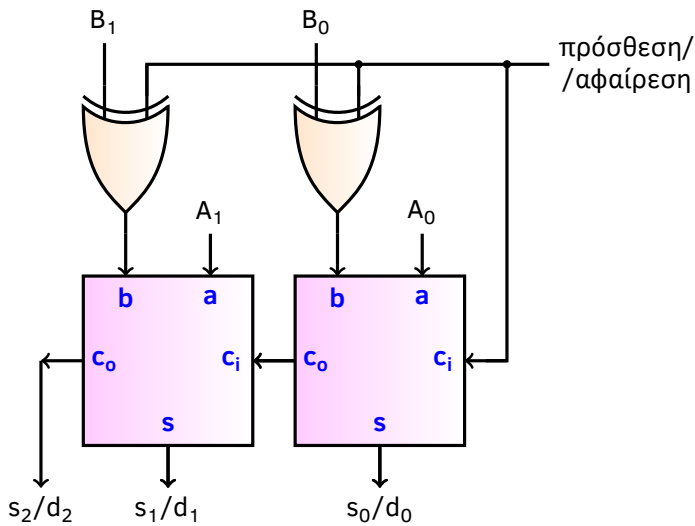
του υπολογισμού του συμπληρώματος του αφαιρέτη ως προς 2. Το δεύτερο στάδιο (η πρόσθεση της μονάδας) εξασφαλίζεται θέτοντας την είσοδο εισερχόμενου κρατουμένου του αθροιστή ① μόνιμα στη λογική μονάδα<sup>6</sup>. Συνεπώς το κύκλωμα, αν και περιλαμβάνει κυκλώματα αθροιστών, λειτουργεί ως *αφαιρέτης* παρέχοντας στην έξοδό του τα ψηφία  $d_2d_1d_0$  τα οποία αντιστοιχούν στη δυαδική αναπαράσταση της διαφοράς  $A - B$ .

Μια εξαιρετικά ενδιαφέρουσα παραλλαγή του προηγούμενου κυκλώματος αποτελεί το κύκλωμα του Σχήματος 8.23, το οποίο ενσωματώνει από κοινού, τόσο τη λειτουργία της πρόσθεσης, όσο και τη λειτουργία της αφαίρεσης, παρέχοντας τη δυνατότητα επιλογής της επιθυμητής λειτουργίας μέσω του σήματος 'πρόσθεση / αφαίρεση'. Συγκρίνοντας την τοπολογία του συγκεκριμένου κυκλώματος με εκείνη του κυκλώματος του Σχήματος 8.22 μπορούμε να παρατηρήσουμε πως τη θέση των πυλών NOT του δεύτερου κυκλώματος έχουν πάρει πύλες XOR, η μία είσοδος καθεμιάς από τις οποίες αντιστοιχεί στο σήμα επιλογής λειτουργίας. Το κύκλωμα εκμεταλλεύεται την ιδιότητα της πύλης XOR να λειτουργεί είτε ως ταυτοτική πύλη (ως προς τη μία της είσοδο όταν η άλλη τίθεται μόνιμα μηδενική), είτε ως πύλη NOT (ως προς τη μία είσοδό της όταν η άλλη τίθεται μόνιμα ίση με τη λογική μονάδα)<sup>7</sup>.

Λαμβάνοντας υπόψη τις προηγούμενες παρατηρήσεις, η λειτουργία του κυκλώματος έχει ως εξής:

<sup>6</sup> Ουσιαστικά, η μονάδα προστίθεται στο τελικό αποτέλεσμα και όχι άμεσα στη συμπληρωμένη μορφή του αφαιρέτη, γεγονός το οποίο δεν βλάπτει την εγκυρότητα του αποτελέσματος καθώς η σειρά των προσθετέων σε ένα άθροισμα μπορεί να λαμβάνεται αυθαίρετα χωρίς να αλλοιώνεται η τιμή του.

<sup>7</sup> Η λεπτομερής απόδειξη των ιδιοτήτων αυτών αφήνεται, ως άσκηση, στον αναγνώστη.



Σχήμα 8.23 Κύκλωμα αθροιστή/αφαιρέτη δύο διψήφων δυαδικών αριθμών

- Όταν το σήμα επιλογής ‘πρόσθεση / αφαίρεση’ είναι μηδενικό οι πύλες XOR λειτουργούν ως ταυτοτικές πύλες, με συνέπεια την απλή δρομολόγηση των ψηφίων του αριθμού  $B$  προς τους αντίστοιχους αθροιστές, χωρίς να τα συμπληρώνουν. Επιπλέον, το εισερχόμενο κρατούμενο του αθροιστή των λιγότερο σημαντικών ψηφίων παραμένει μηδενικό, επομένως, το κύκλωμα είναι ισοδύναμο με εκείνο του Σχήματος 8.15 και, άρα, λειτουργεί ως *αθροιστής*.
- Όταν το σήμα επιλογής ‘πρόσθεση / αφαίρεση’ είναι ίσο με τη λογική μονάδα, οι πύλες XOR λειτουργούν ως πύλες NOT, με συνέπεια την συμπλήρωση των ψηφίων του αριθμού  $B$  πριν αυτά εισέλθουν στους αντίστοιχους αθροιστές. Επιπλέον, το εισερχόμενο κρατούμενο του αθροιστή των λιγότερο σημαντικών ψηφίων παραμένει μόνιμα ίσο με τη λογική μονάδα, επομένως, το κύκλωμα θα λειτουργεί κατά τρόπο ισοδύναμο με εκείνο του Σχήματος 8.22 και, άρα, θα αντιστοιχεί σε *αφαιρέτη*.

Το κύκλωμα είναι, προφανώς, επεκτάσιμο ώστε να λειτουργεί και για δυαδικούς αριθμούς με μεγαλύτερο αριθμό ψηφίων.

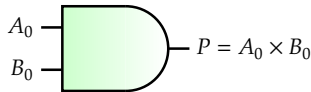
### 8.4 Πολλαπλασιαστές

Οι *πολλαπλασιαστές* είναι συνδυαστικά κυκλώματα τα οποία πραγματοποιούν την αριθμητική πράξη του πολλαπλασιασμού<sup>8</sup>. Στην ενότητα αυτή

<sup>8</sup>Για να μην συγχέεται με την πράξη της λογικής σύζευξης ( $\cdot$ ) θα συμβολίζουμε την αριθμητική πράξη του πολλαπλασιασμού με  $\times$ .

Πίνακας 8.16 Πίνακας αλήθειας πολλαπλασιαστή μονοψήφιων δυαδικών αριθμών

$A_0$	$B_0$	$P=A_0 \times B_0$
0	0	0
0	1	0
1	0	0
1	1	1



Σχήμα 8.24 Η πύλη AND σαν πολλαπλασιαστής μονοψήφιων δυαδικών αριθμών

θα παρουσιάσουμε χαρακτηριστικές υλοποιήσεις τους.

### 8.4.1 Πολλαπλασιαστής μονοψήφιων δυαδικών αριθμών

Έστω οι μονοψήφιοι δυαδικοί αριθμοί  $A_0$  και  $B_0$ . Ένα κύκλωμα αριθμητικού πολλαπλασιαστή των αριθμών αυτών θα υπολογίζει το γινόμενο  $P = A_0 \times B_0$  του πολλαπλασιαστή  $A_0$  επί τον πολλαπλασιαστέο  $B_0$ . Θα πρέπει να διαθέτει, επομένως, δύο εισόδους (μία για τον πολλαπλασιαστή και μία για τον πολλαπλασιαστέο) και μία έξοδο για το γινόμενο. Ο πίνακας αλήθειας του κυκλώματος φαίνεται στον Πίνακα 8.16, από τον οποίο μπορούμε να παρατηρήσουμε πως, στην περίπτωση αριθμών με μονοψήφια δυαδική αναπαράσταση, η πράξη του αριθμητικού πολλαπλασιασμού ταυτίζεται με την πράξη της λογικής *σύζευξης*. Συνεπώς, για την υλοποίησή της δεν απαιτείται παρά μια πύλη AND, όπως φαίνεται στο Σχήμα 8.24.

Δεδομένου ότι ο πολλαπλασιασμός αριθμών με πολυψήφιος δυαδικές αναπαραστάσεις μπορεί να αναχθεί στον πολλαπλασιασμό μονοψήφιων δυαδικών αριθμών, η πύλη AND αποτελεί βασική δομική μονάδα όλων των κυκλωμάτων πολλαπλασιασμού, όπως θα δούμε αναλυτικά στη συνέχεια.

### 8.4.2 Πολλαπλασιαστές διψήφιων δυαδικών αριθμών

Στην πράξη, η σχεδίαση πολλαπλασιαστών πολυψήφιων αριθμών ακολουθεί αρθρωτή δομή η οποία βασίζεται στη χρήση μονοψήφιων πολλαπλασιαστών και αθροιστών, όπως θα δείξουμε στην επόμενη παράγραφο. Παρόλα αυτά, έχει ενδιαφέρον να σχεδιάσουμε συνδυαστικό κύκλωμα το οποίο να εξειδικεύεται στον πολλαπλασιασμό διψήφιων δυαδικών αριθμών.

Έστω οι διψήφιοι δυαδικοί αριθμοί  $A = A_1A_0$  και  $B = B_1B_0$ . Ο πίνακας αλήθειας ενός κυκλώματος το οποίο θα δέχεται στις εισόδους του τους αριθμούς αυτούς και θα παρέχει στην έξοδό του το γινόμενό τους  $P = A \times B$  φαίνεται στον Πίνακα 8.17, όπου περιλαμβάνονται και οι αναπαραστάσεις

Πίνακας 8.17 Πίνακας αλήθειας πολλαπλασιαστή διψήφιων δυαδικών αριθμών

$A_{(10)}$	$A_1$	$A_0$	$B_{(10)}$	$B_1$	$B_0$	$P_{(10)}$	$P_3$	$P_2$	$P_1$	$P_0$
0	0	0	0	0	0	0	0	0	0	0
0	0	0	1	0	1	0	0	0	0	0
0	0	0	2	1	0	0	0	0	0	0
0	0	0	3	1	1	0	0	0	0	0
1	0	1	0	0	0	0	0	0	0	0
1	0	1	1	0	1	1	0	0	0	1
1	0	1	2	1	0	2	0	0	1	0
1	0	1	3	1	1	3	0	0	1	1
2	1	0	0	0	0	0	0	0	0	0
2	1	0	1	0	1	2	0	0	1	0
2	1	0	2	1	0	4	0	1	0	0
2	1	0	3	1	1	6	0	1	1	0
3	1	1	0	0	0	0	0	0	0	0
3	1	1	1	0	1	3	0	0	1	1
3	1	1	2	1	0	6	0	1	1	0
3	1	1	3	1	1	9	1	0	0	1

των εισόδων και της εξόδου στο δεκαδικό σύστημα. Στον πίνακα αλήθειας προβλέψαμε τέσσερα ψηφία για το γινόμενο  $P$ , καθώς οι μέγιστες τιμές πολλαπλασιαστή και πολλαπλασιαστέου είναι ίσες με τον αριθμό 3, γεγονός το οποίο συνεπάγεται πως η μέγιστη τιμή του γινομένου θα αντιστοιχεί στον αριθμό  $3 \times 3 = 9$  για τη δυαδική αναπαράσταση του οποίου απαιτούνται τέσσερα (τουλάχιστον) ψηφία.

Μπορούμε, επομένως, να συμπεράνουμε πως το ζητούμενο συνδυαστικό κύκλωμα θα διαθέτει τέσσερις εισόδους ( $A_1, A_0, B_1, B_0$ ) και ίσο αριθμό εξόδων ( $P_3, P_2, P_1, P_0$ ). Οι λογικές εκφράσεις των εξόδων του πολλαπλασιαστή μπορούν να προκύψουν από τον πίνακα αλήθειας του κυκλώματος. Για την έξοδο  $P_0$  μπορούμε να συντάξουμε τον χάρτη Karnaugh του Πίνακα 8.18, από τον οποίο, με τη χρήση όρων ελαχίστου, μπορούμε να καταλήξουμε στην έκφραση:

$$P_0 = A_0 B_0$$

Για την έξοδο  $P_1$  ο αντίστοιχος χάρτης Karnaugh φαίνεται στον Πίνακα 8.19, από τον οποίο προκύπτει η σχέση:

$$P_1 = A_1 \overline{A_0} B_0 + A_0 B_1 \overline{B_0} + \overline{A_1} A_0 B_1 + A_1 \overline{B_1} B_0$$

Παρόμοια, για την έξοδο  $P_2$  ο χάρτης του Πίνακα 8.20 δίνει:

$$P_2 = A_1 \overline{A_0} B_1 + A_1 B_1 \overline{B_0}$$

Πίνακας 8.18 Χάρτης Karnaugh για την έξοδο  $P_0$  πολλαπλασιαστή διψήφιων δυαδικών αριθμών

$B_1 B_0$ $A_1 A_0$	00	01	11	10
00	0	0	0	0
01	0	1	1	0
11	0	1	1	0
10	0	0	0	0

$$P_0 = A_0 B_0$$

Πίνακας 8.19 Χάρτης Karnaugh για την έξοδο  $P_1$  πολλαπλασιαστή διψήφιων δυαδικών αριθμών

$B_1 B_0$ $A_1 A_0$	00	01	11	10
00	0	0	0	0
01	0	0	1	1
11	0	1	0	1
10	0	1	1	0

$$P_1 = A_1 \bar{A}_0 B_0 + A_0 B_1 \bar{B}_0 + \bar{A}_1 A_0 B_1 + A_1 \bar{B}_1 B_0$$

Η έκφραση της εξόδου  $P_3$  μπορεί να προκύψει άμεσα από τον πίνακα αληθείας του πολλαπλασιαστή, καθώς περιλαμβάνει έναν μοναδικό όρο ελαχίστου:

$$P_3 = A_1 A_0 B_1 B_0$$

Οι προηγούμενες σχέσεις μπορούν να μας οδηγήσουν στην τοπολογία του Σχήματος 8.25, η οποία και υλοποιεί το ζητούμενο κύκλωμα πολλαπλασιαστή διψήφιων δυαδικών αριθμών.

Πίνακας 8.20 Χάρτης Karnaugh για την έξοδο  $P_2$  πολλαπλασιαστή διψήφων δυαδικών αριθμών

$B_1 B_0$ $A_1 A_0$	00	01	11	10
00	0	0	0	0
01	0	0	0	0
11	0	0	0	1
10	0	0	1	1

$$P_2 = A_1 \overline{A_0} B_1 + A_1 B_1 \overline{B_0}$$

● Άσκηση 8.11.

Να σχεδιάσετε ψηφιακό κύκλωμα με λογικές πύλες για τον υπολογισμό του διπλάσιου διψήφων δυαδικών αριθμών.

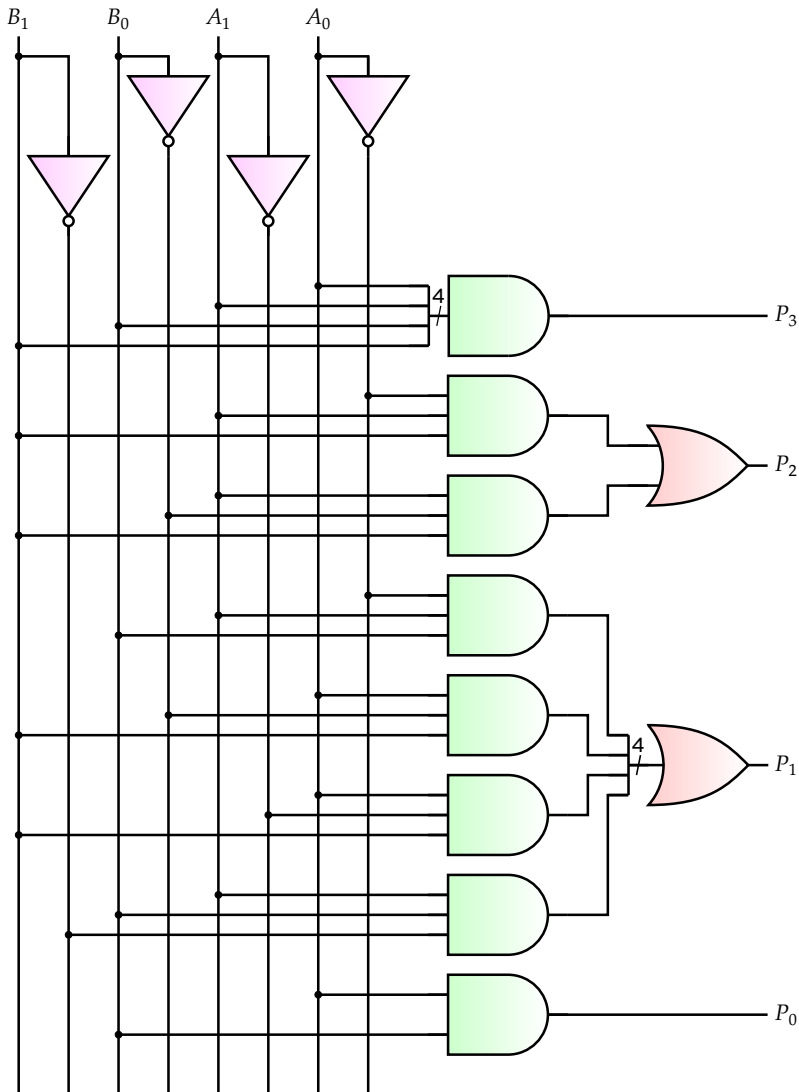
● Άσκηση 8.12.

Να σχεδιάσετε ψηφιακό κύκλωμα για τον υπολογισμό των τετραγώνων διψήφων δυαδικών αριθμών.

8.4.3 Πολλαπλασιαστές πολυψήφων δυαδικών αριθμών

Η διαδικασία πολλαπλασιασμού δύο πολυψήφων αριθμών είναι ανεξάρτητη από το αριθμητικό σύστημα το οποίο χρησιμοποιείται για την αναπαράστασή τους. Η διαδικασία αυτή παρουσιάζεται στον Πίνακα 8.21, για δύο τετραψήφιους δυαδικούς αριθμούς  $A = A_3 A_2 A_1 A_0$  και  $B = B_3 B_2 B_1 B_0$ , από την οποία μπορούμε να διαπιστώσουμε πως ο πολλαπλασιασμός των πολυψήφων αριθμών ανάγεται σε μια σειρά πολλαπλασιασμών των επιμέρους ψηφίων τους και την κατάλληλη άθροιση των αποτελεσμάτων. Θα πρέπει να σημειωθεί πως τα ψηφία του γινομένου  $P = P_7 P_6 P_5 P_4 P_3 P_2 P_1 P_0$  αντιστοιχούν στα αθροίσματα των αποτελεσμάτων των επιμέρους πολλαπλασιασμών των ψηφίων του πολλαπλασιαστή και του πολλαπλασιαστέου, ενώ τα κρατούμενα ( $C_i, i = 1 \dots 5$ ) των προσθέσεων διαδίδονται ιεραρχικά με φορά από την κατώτερη προς την ανώτερη τάξη.

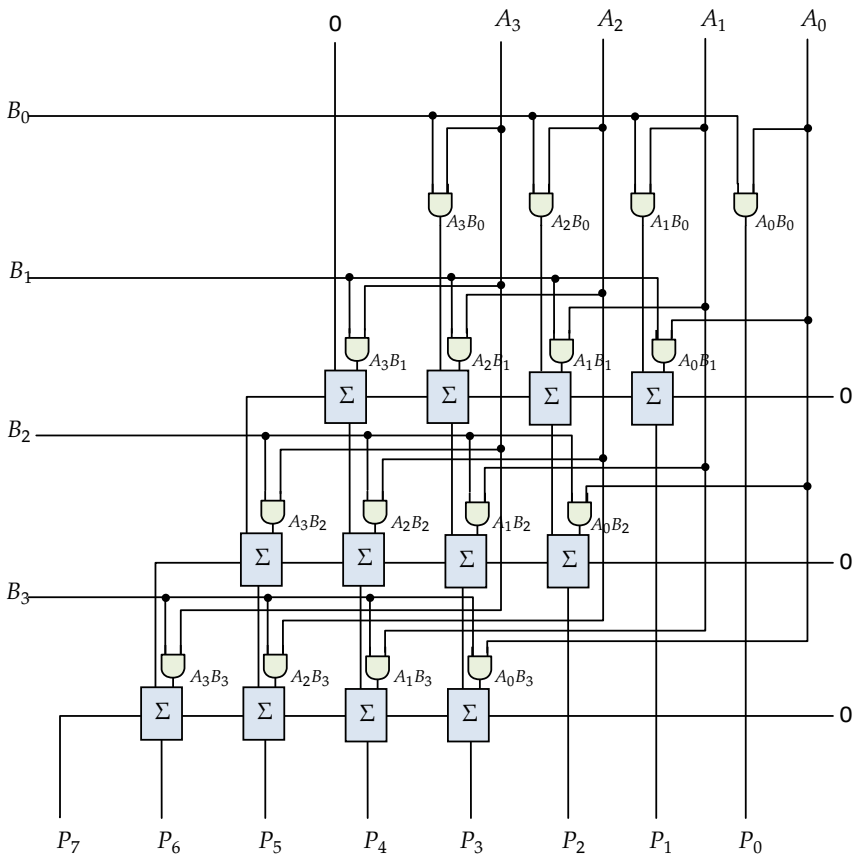
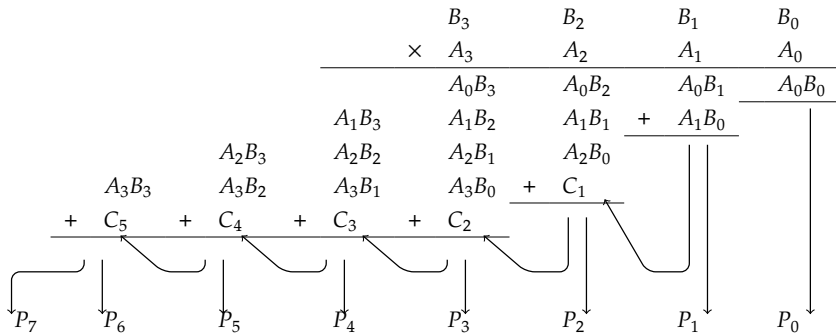
Το κύκλωμα του Σχήματος 8.26 εκτελεί ακριβώς την προηγούμενη διαδι-



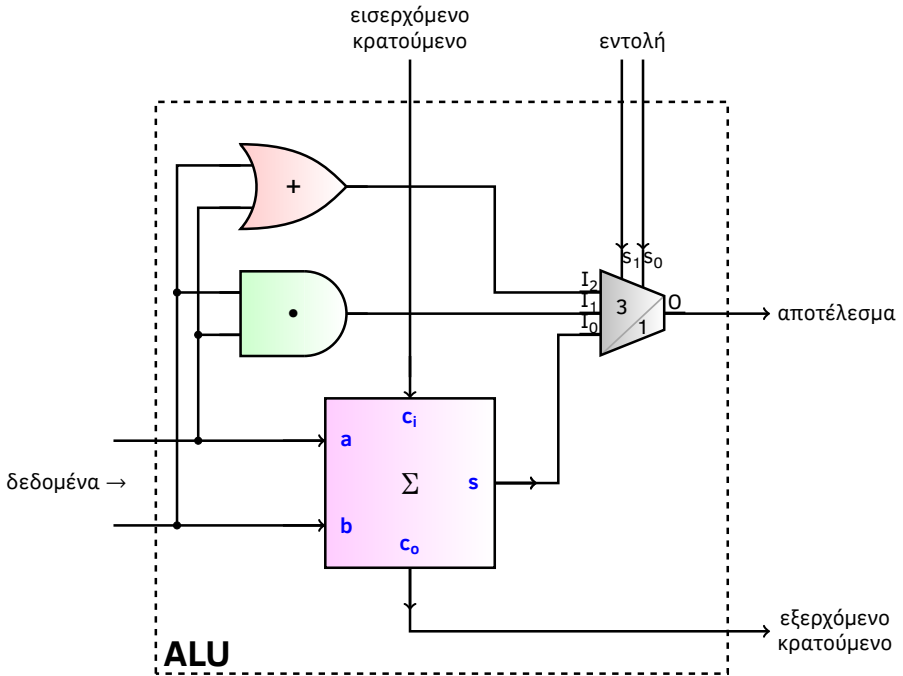
Σχήμα 8.25 Κύκλωμα πολλαπλασιαστή διψήφιων δυαδικών αριθμών

κασία. Οι πύλες AND αναλαμβάνουν την παραγωγή των γινομένων των επιμέρους ψηφίων, ενώ οι πλήρεις αθροιστές (συμβολίζονται με  $\Sigma$  στο Σχήμα 8.26) παράγουν τα αντίστοιχα επιμέρους αθροίσματα, προσθέτοντας κατά ζεύγη τα αποτελέσματα των γινομένων που παρέχονται από τις πύλες AND. Πρόκειται για ένα κύκλωμα πολλαπλασιαστή τετραψήφιων δυαδικών αριθμών, η τοπολογία του οποίου μπορεί εύκολα να επεκταθεί και για την περίπτωση δυαδικών αριθμών με περισσότερα ψηφία.

Πίνακας 8.21 Διαδικασία πολλαπλασιασμού δύο τετραψήφιων δυαδικών αριθμών  $A_2A_2A_1A_0$  και  $B_2B_2B_1B_0$



Σχήμα 8.26 Κύκλωμα πολλαπλασιαστή τετραψήφιων δυαδικών αριθμών



Σχήμα 8.27 Απλουστευμένη δομή αριθμητικής και λογικής μονάδας ενός ψηφίου

### ● Άσκηση 8.13.

Να σχεδιάσετε ψηφιακό κύκλωμα με αθροιστές για τον υπολογισμό του διπλάσιου διψήφιων δυαδικών αριθμών.

## 8.5 Αριθμητική και λογική μονάδα

Η *αριθμητική και λογική μονάδα* (arithmetic and logic unit, ALU) αποτελεί το θεμελιώδες στοιχείο με το οποίο δομείται μια *κεντρική μονάδα επεξεργασίας* (central processing unit, CPU). Βασικός σκοπός μιας αριθμητικής και λογικής μονάδας είναι η εκτέλεση απλών αριθμητικών και λογικών πράξεων, οι οποίες απαιτούνται για την πραγματοποίηση οποιουδήποτε υπολογισμού.

Η λεπτομερής περιγραφή των ALUs βρίσκεται εκτός των στόχων αυτού του βιβλίου. Παρόλα αυτά, έχει ενδιαφέρον να παρουσιάσουμε ένα απλό κύκλωμα αριθμητικής και λογικής μονάδας ενός ψηφίου, το οποίο ενσωματώνει αρκετά από τα συνδυαστικά κυκλώματα με τα οποία ασχοληθήκαμε στα προηγούμενα.

Έστω η αριθμητική και λογική μονάδα ενός ψηφίου του Σχήματος 8.27. Το κύκλωμα διαθέτει δύο εισόδους δεδομένων, όπου εφαρμόζονται δύο δυα-

δικά ψηφία, και μία έξοδο όπου εμφανίζεται το αποτέλεσμα της αριθμητικής ή της λογικής πράξης η οποία εκτελείται. Διαθέτει, επίσης, είσοδο εισερχόμενου κρατούμενου η οποία χρησιμοποιείται στην περίπτωση όπου η μονάδα θα εκτελέσει την πράξη της αριθμητικής πρόσθεσης, το (νέο) κρατούμενο της οποίας παρέχεται στην αντίστοιχη έξοδο εξερχόμενου κρατούμενου.

Η μονάδα, εκτός από την πράξη της αριθμητικής πρόσθεσης, έχει τη δυνατότητα να εκτελεί τη λογική πράξη της διάζευξης των δεδομένων εισόδου της, και για τον λόγο αυτό περιλαμβάνει μια πύλη OR. Μπορεί ακόμα να εκτελεί την πράξη της σύζευξης μέσω της ενσωματωμένης πύλης AND. Όπως φαίνεται από το κύκλωμα της ALU, όλα τα αποτελέσματα των λογικών και αριθμητικών πράξεων παράγονται κατά τρόπο *παράλληλο*, είναι δηλαδή διαθέσιμα ταυτόχρονα στο εσωτερικό της μονάδας. Το αποτέλεσμα το οποίο θα διοχετευθεί στην έξοδο της ALU επιλέγεται με τη βοήθεια του ενσωματωμένου πολυπλέκτη, τα σήματα επιλογής του οποίου αντιστοιχούν στην *εντολή* η οποία θα εκτελεστεί από τη μονάδα. Για το συγκεκριμένο κύκλωμα, π.χ., η εντολή '00' θα οδηγήσει στην επιλογή της εξόδου  $s$  του αθροιστή, η τιμή της οποίας θα δρομολογηθεί προς την έξοδο του *αποτελέσματος* της ALU. Στην ίδια περίπτωση, η έξοδος εξερχόμενου κρατούμενου θα παρέχει έγκυρη τιμή για το κρατούμενο της αριθμητικής πρόσθεσης. Αντίθετα, αν στις εισόδους εντολής εφαρμόσουμε τις τιμές '10', τότε ο πολυπλέκτης θα επιλέξει ως αποτέλεσμα την τιμή εξόδου της πύλης OR, οπότε η μονάδα θα 'εκτελέσει' την πράξη της λογικής διάζευξης. Επειδή στην εκτέλεση της πράξης αυτής δεν υπεισέρχεται το εισερχόμενο κρατούμενο, η τιμή η οποία εφαρμόζεται στην αντίστοιχη είσοδο θα αγνοηθεί. Για τον ίδιο λόγο, η τιμή της εξόδου εξερχόμενου κρατούμενου δεν θα είναι έγκυρη.

Η πιο πάνω παρουσίαση αποτελεί απλουστευμένη θεώρηση μιας αριθμητικής και λογικής μονάδας. Για περισσότερες λεπτομέρειες ο αναγνώστης ενθαρρύνεται να ανατρέξει στη σχετική βιβλιογραφία [17, 29].

## ΜΑΝΔΑΛΩΤΕΣ ΚΑΙ FLIP-FLOPS

**Π**αρά την μάλλον αστεία ονομασία τους, οι μανδαλωτές και τα flip-flops<sup>1</sup> αποτελούν μια ιδιαίτερη οικογένεια ψηφιακών κυκλωμάτων τα οποία επιτρέπουν τη σχεδίαση μιας ολόκληρης κλάσης πιο σύνθετων κυκλωμάτων στα οποία κληροδοτούν τις βασικές ιδιότητές τους. Πρόκειται για τα *ακολουθιακά κυκλώματα*, η συμπεριφορά των οποίων διαφέρει καθοριστικά από εκείνη των συνδυαστικών, και η οποία παρέχει τη δυνατότητα κατασκευής κυκλωμάτων με εφαρμογές μεγάλης χρησιμότητας, όπως οι *μνήμες*, οι *απαριθμητές*, κ.λπ.

Σε αντίθεση με τα συνδυαστικά κυκλώματα, οι τιμές των εξόδων των ακολουθιακών κυκλωμάτων δεν είναι συναρτήσεις μόνο των τιμών των εισόδων τους σε μια συγκεκριμένη χρονική στιγμή, αλλά εξαρτώνται και από *προηγούμενες* τιμές των εισόδων τους. Με άλλα λόγια, για τις ίδιες τιμές εισόδων, η έξοδος ενός ακολουθιακού κυκλώματος μπορεί να είναι διαφορετική σε διαφορετικές χρονικές στιγμές, καθώς εξαρτάται από τη χρονική εξέλιξη των σημάτων εισόδου και όχι μόνο από τις στιγμιαίες τιμές τους.

Τα ακολουθιακά κυκλώματα διακρίνονται σε δυο μεγάλες κατηγορίες: τα *ασύγχρονα* και τα *σύγχρονα*. Στα ασύγχρονα κυκλώματα οι τιμές των εξόδων τους μπορούν να μεταβάλλονται σε αυθαίρετες χρονικές στιγμές, και διαφορετικές για κάθε έξοδο. Αντίθετα, στα *σύγχρονα* κυκλώματα οι μεταβολές των εξόδων συμβαίνουν *ταυτόχρονα* και σε συγκεκριμένες χρονικές στιγμές, οι οποίες καθορίζονται από ένα κοινό σήμα *ρολογιού*. Αν και τα ασύγχρονα ακολουθιακά κυκλώματα είναι – κατά κανόνα – ταχύτερα, η σχεδίασή τους είναι ιδιαίτερα απαιτητική και παρουσιάζει τεχνικές δυσκολίες οι οποίες στρέφουν, προς το παρόν, την προτίμηση της τεχνολογίας προς την κατεύθυνση των σύγχρονων ακολουθιακών κυκλωμάτων.

<sup>1</sup> Στην ελληνική βιβλιογραφία τα flip-flops αναφέρονται και ως 'δισταθείς πολυδονητές', όρος ο οποίος αποτελεί απόδοση του 'bistable multivibrator'.

Βασική δομική μονάδα των ασύγχρονων κυκλωμάτων αποτελούν οι *μανδαλωτές* ενώ, αντίστοιχα, τα *flip-flops* αποτελούν τη δομική μονάδα οποιουδήποτε σύγχρονου ακολουθιακού κυκλώματος. Γίνεται, επομένως, φανερό πως η κατανόηση της λειτουργίας τους είναι απαραίτητη προκειμένου να μπορούμε να αναλύσουμε ή να συνθέσουμε ένα σύνθετο ακολουθιακό κύκλωμα. Επιπλέον, η περιγραφή της συμπεριφοράς ενός πολύπλοκου ακολουθιακού κυκλώματος ακολουθεί τις ίδιες βασικές αρχές περιγραφής ενός μανδαλωτή ή ενός flip-flop, γεγονός το οποίο μπορεί να δικαιολογήσει την αφιέρωση ενός ολόκληρου μαθήματος στην παρουσίαση και τη μελέτη των μανδαλωτών, των flip-flops και των βασικότερων εφαρμογών τους.

Όπως ήδη αναφέραμε, οι έξοδοι ενός ακολουθιακού κυκλώματος εξαρτώνται όχι μόνο από τις τρέχουσες τιμές των εισόδων τους, αλλά και από τις τιμές των εισόδων τους σε προηγούμενες χρονικές στιγμές. Δεδομένου ότι οι προηγούμενες τιμές των εισόδων καθορίζουν τις προηγούμενες τιμές των εξόδων, θα μπορούσαμε, ισοδύναμα, να πούμε πως οι έξοδοι ενός ακολουθιακού κυκλώματος εξαρτώνται όχι μόνο από τις τρέχουσες τιμές των εισόδων τους, αλλά και από προηγούμενες τιμές των εξόδων τους. Με άλλα λόγια, όσο κι αν ακούγεται – κατ’ αρχήν – παράδοξο, οι έξοδοι ενός ακολουθιακού κυκλώματος καθορίζονται όχι μόνο από τις εισόδους του, αλλά και από τις ίδιες τις εξόδους του ή, αλλιώς, οι έξοδοι μπορούν να διαδραματίζουν το ρόλο εισόδων. Στην πράξη, κάτι τέτοιο θα μπορούσε να επιτευχθεί αν *ανατροφοδοτούσαμε* την έξοδο ενός συνδυαστικού κυκλώματος στην είσοδό του. Η ιδέα της *ανατροφοδότησης* (feedback) αποτελεί τη βασική αρχή με βάση την οποία λειτουργούν οι μανδαλωτές (latches) και τα flip-flops, όπως θα εξηγήσουμε στις παραγράφους που ακολουθούν.

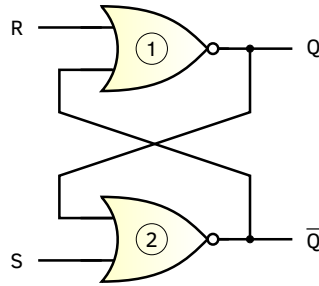
## 9.1 Μανδαλωτές

Οι μανδαλωτές είναι *ασύγχρονα* ακολουθιακά κυκλώματα τα οποία κατασκευάζονται με τη βοήθεια απλών λογικών πυλών και η λειτουργία τους καθορίζεται από την αρχή της *ανάδρασης* (ή *ανατροφοδότησης*, feedback) των εξόδων προς τις εισόδους τους, όπως θα εξηγήσουμε αναλυτικά στις παραγράφους που ακολουθούν. Τα flip-flops μπορούν να προκύψουν από τους αντίστοιχούς τους μανδαλωτές, με απλές τροποποιήσεις των κυκλωμάτων των πρώτων. Για το λόγο αυτό θα προηγηθεί η μελέτη των μανδαλωτών.

### 9.1.1 Μανδαλωτής SR

#### 9.1.1.1 Κύκλωμα

Έστω το κύκλωμα του Σχήματος 9.1, το οποίο αποτελείται από δύο πύλες NOR δύο εισόδων. Το κύκλωμα διαθέτει δύο εισόδους  $R$  και  $S$  και δύο εξόδους  $Q$  και  $\bar{Q}$ . Όπως υποδηλώνει ο συμβολισμός των εξόδων, οι τιμές τους είναι συμπληρωματικές, όπως θα δούμε στη συνέχεια. Το κύκλωμα παρουσιάζει την ιδιαιτερότητα πως η έξοδος κάθε πύλης NOR χρησιμοποιείται



Σχήμα 9.1 Κύκλωμα μανδαλωτή SR

ως μία από τις δύο εισόδους της άλλης πύλης. Βασίζεται, δηλαδή, στην *ανατροφοδότηση* των εξόδων προς τις εισόδους.

### 9.1.1.2 Λειτουργία

Θα εξετάσουμε τη λειτουργία του κυκλώματος για όλους τους δυνατούς συνδυασμούς τιμών των εισόδων του:

#### ■ R=1 και S=0

Για  $R = 1$  η πύλη ① θα εμφανίζει μηδενική τιμή εξόδου, ανεξάρτητα από την τιμή της εξόδου  $\bar{Q}$ . Θα ισχύει, επομένως,  $Q = 0$ . Στις εισόδους της πύλης ② θα εφαρμόζονται οι τιμές  $S = 0$  και  $Q = 0$ , οπότε θα δίνει στην έξοδό της τη λογική μονάδα, δηλαδή θα ισχύει  $\bar{Q} = 1$ . Παρατηρούμε πως οι τιμές των εξόδων  $Q$  και  $\bar{Q}$  είναι πράγματι συμπληρωματικές.

#### ■ R=0 και S=1

Για  $S = 1$  η πύλη ② θα εμφανίζει μηδενική τιμή εξόδου, ανεξάρτητα από την τιμή της εξόδου  $Q$ . Θα ισχύει, επομένως,  $\bar{Q} = 0$ . Στις εισόδους της πύλης ① θα εφαρμόζονται οι τιμές  $R = 0$  και  $\bar{Q} = 0$ , οπότε θα δίνει στην έξοδό της τη λογική μονάδα, δηλαδή θα ισχύει  $Q = 1$ . Παρατηρούμε πως οι τιμές των εξόδων  $Q$  και  $\bar{Q}$  είναι πράγματι συμπληρωματικές. Τα προηγούμενα συμπεράσματα είναι αναμενόμενα, λόγω της *συμμετρίας* του κυκλώματος, καθώς θα μπορούσαμε να εναλλάξουμε τις εισόδους  $R$  και  $S$  με ταυτόχρονη εναλλαγή των εξόδων  $Q$  και  $\bar{Q}$ , χωρίς να αλλοιωθεί η λειτουργία του κυκλώματος.

#### ■ R=0 και S=0

Οι τιμές εξόδου των πυλών ① και ② θα καθορίζονται από τις τιμές των εξόδων  $\bar{Q}$  και  $Q$ , αντίστοιχα. Επειδή οι τελευταίες δεν είναι γνωστές εκ των προτέρων, μπορούμε να διακρίνουμε τις εξής περιπτώσεις:

–  $Q=0$

Οι είσοδοι της πύλης (2) είναι και οι δύο μηδενικές, οπότε η έξοδος της θα είναι ίση με τη λογική μονάδα, δηλαδή  $\bar{Q} = 1$ . Η τιμή εξόδου της πύλης αυτής θα ανατροφοδοτείται στη μία είσοδο της πύλης (1), αναγκάζοντας την έξοδό της να είναι μηδενική. Άρα θα ισχύει  $Q = 0$ , σύμφωνα και με την αρχική μας υπόθεση. Παρατηρούμε πως η συμπληρωματικότητα των εξόδων του κυκλώματος διατηρείται.

–  $Q=1$

Η τιμή  $Q = 1$  ανατροφοδοτείται στη μία από τις δύο εισόδους της πύλης (2), αναγκάζοντας την έξοδό της να παραμένει μηδενική, δηλαδή  $\bar{Q} = 0$ . Η τιμή  $\bar{Q} = 0$  ανατροφοδοτείται προς την πύλη (1) η οποία, λαμβάνοντας υπόψη πως  $R = 0$ , θα παρέχει στην έξοδό της τη λογική μονάδα. Θα ισχύει, δηλαδή,  $Q = 1$ , σύμφωνα και με την αρχική μας υπόθεση. Και σε αυτή την περίπτωση οι τιμές των εξόδων του κυκλώματος είναι συμπληρωματικές.

Η μελέτη της συγκεκριμένης περίπτωσης αναδεικνύει ήδη τον *ακολουθιακό* χαρακτήρα του κυκλώματος, καθώς για τον ίδιο συνδυασμό τιμών εισόδου βρέθηκαν δύο διαφορετικά ζεύγη τιμών των εξόδων τα οποία εξαρτώνται από την υπόθεση που κάνουμε για τις *αρχικές* (ή, αλλιώς, τις *προηγούμενες*) τιμές των εξόδων.

■ **R=1 και S=1**

Σε αυτή την περίπτωση, στη μία από τις δύο εισόδους κάθε πύλης NOR εφαρμόζεται μη μηδενική τιμή. Επομένως, ανεξάρτητα από την τιμή της άλλης εισόδου της, κάθε πύλη θα παρέχει στην έξοδό της το λογικό μηδέν, δηλαδή θα ισχύει  $Q = 0$  και  $\bar{Q} = 0$ . Η προηγούμενη παρατήρηση υποδηλώνει παραβίαση της συμπληρωματικότητας των εξόδων του κυκλώματος, γεγονός το οποίο δεν είναι επιθυμητό και για τον λόγο αυτό ο συνδυασμός  $R = S = 1$  θεωρείται *μη επιτρεπτός*<sup>2</sup>.

Συνοψίζοντας, μπορούμε να συμπεράνουμε τα εξής:

- Για  $R = 1$  και  $S = 0$  η έξοδος  $Q$  *μηδενίζεται*, ανεξάρτητα της προηγούμενης τιμής της.
- Για  $R = 0$  και  $S = 1$  η έξοδος  $Q$  *τίθεται στη λογική μονάδα*, ανεξάρτητα της προηγούμενης τιμής της.
- Για  $R = 0$  και  $S = 0$  η έξοδος  $Q$  *διατηρεί* την (προηγούμενη) τιμή της.

<sup>2</sup>Επιπλέον, η εφαρμογή του συνδυασμού  $R = S = 1$ , στην πράξη, οδηγεί σε μη ευσταθή συμπεριφορά του κυκλώματος, γεγονός το οποίο συνεπάγεται την εμφάνιση μη έγκυρων τιμών στις εξόδους του.

Πίνακας 9.1 Πίνακας λειτουργίας (χαρακτηριστικός πίνακας) μανδαλωτή SR

S	R	Συμπεριφορά
0	0	διατήρηση τιμής εξόδου
0	1	μηδενισμός εξόδου ( <b>reset</b> )
1	0	η έξοδος τίθεται στη λογική μονάδα ( <b>set</b> )
1	1	μη επιτρεπτός συνδυασμός

- Για  $R = 1$  και  $S = 1$  οι έξοδοι λαμβάνουν *ασύμβατες* τιμές, άρα ο συνδυασμός δεν είναι επιτρεπτός.

Το κύκλωμα το οποίο μελετήσαμε αποτελεί έναν *μανδαλωτή SR* (set/reset). Η ονομασία “μανδαλωτής” προέρχεται από την περίπτωση  $S = R = 0$ , κατά την οποία οι έξοδοι του κυκλώματος *μανδαλώνουν* (κλειδώνουν) στις τρέχουσες τιμές τους. Το κύκλωμα του μανδαλωτή μπορεί να θεωρηθεί και ως ένα στοιχείο *μνήμης* κατάλληλο για την αποθήκευση ενός δυαδικού ψηφίου. Η *εγγραφή* της λογικής μονάδας είναι δυνατή με τη λειτουργία *set*, η *εγγραφή* του λογικού μηδενός είναι δυνατή με τη λειτουργία *reset*, ενώ το εγγραφόμενο ψηφίο *διατηρείται* με την εφαρμογή του συνδυασμού  $S = R = 0$ .

### 9.1.1.3 Περιγραφή συμπεριφοράς

Όπως προκύπτει από την ανάλυση της προηγούμενης παραγράφου, οι τιμές εξόδου των μανδαλωτών – όπως και οποιουδήποτε ακολουθιακού κυκλώματος – δεν εξαρτώνται μονοσήμαντα από τις τιμές οι οποίες εφαρμόζονται στις εισόδους τους. Για τον λόγο αυτό, η συμπεριφορά τους είναι αδύνατο να περιγραφεί με τη βοήθεια των πινάκων αλήθειας οι οποίοι χρησιμοποιούνται για την περιγραφή των συνδυαστικών κυκλωμάτων.

Υπάρχουν διάφοροι χρήσιμοι τρόποι για την περιγραφή της συμπεριφοράς ενός ακολουθιακού κυκλώματος, οι οποίοι έχουν εφαρμογή και στην περίπτωση των μανδαλωτών. Από αυτούς, θα παρουσιάσουμε εδώ τον *πίνακα λειτουργίας* (ή *χαρακτηριστικό πίνακα*) και τον *πίνακα διέγερσης*, για να επανέλθουμε σε εναλλακτικούς τρόπους περιγραφής της συμπεριφοράς των ακολουθιακών κυκλωμάτων (όπως τα *διαγράμματα καταστάσεων* ή οι *χαρακτηριστικές εξισώσεις*) ταυτόχρονα με την παρουσίαση των flip-flops.

#### ■ Πίνακας λειτουργίας (ή χαρακτηριστικός πίνακας)

Τα συμπεράσματα της προηγούμενης παραγράφου μπορούν να συγκεντρωθούν στον Πίνακα 9.1, ο οποίος αποτελεί τον *πίνακα λειτουργίας* (ή τον *χαρακτηριστικό πίνακα*) ενός μανδαλωτή SR. Στη συγκεκριμένη του μορφή, ο πίνακας λειτουργίας περιγράφει τη συμπεριφορά του μανδαλωτή για τους διαφορετικούς συνδυασμούς τιμών των εισόδων του. Ο πίνακας λειτουργίας μπορεί να πάρει εναλλακτικές, αλλά ισοδύναμες, μορφές όπως είναι η συνεπτυγμένη μορφή του Πίνακα 9.2, ή η πλήρης (ανεπτυγμένη) μορφή του Πίνακα 9.3. Σε κάθε περίπτωση, οποιαδήποτε εναλλακτική μορφή του

Πίνακας 9.2 Εναλλακτική (συνεπτυγμένη) μορφή πίνακα λειτουργίας μανδαλωτή SR

S	R	Q <sub>επόμενη</sub>
0	0	Q <sub>τρέχουσα</sub>
0	1	0
1	0	1
1	1	–

Πίνακας 9.3 Εναλλακτική (πλήρης) μορφή πίνακα λειτουργίας μανδαλωτή SR

S	R	Q <sub>τρέχουσα</sub>	Q <sub>επόμενη</sub>
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	–
1	1	1	–

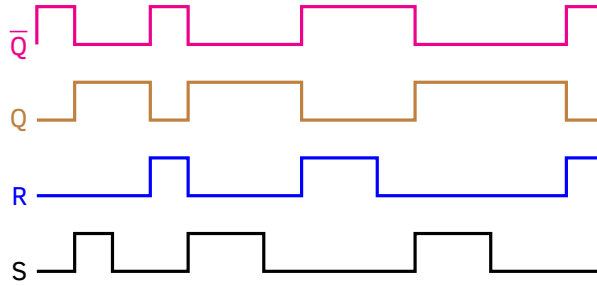
Πίνακας 9.4 Πίνακας διέγερσης μανδαλωτή SR

Q <sub>τρέχουσα</sub>	Q <sub>επόμενη</sub>	S	R	Παρατηρήσεις
0	0	0	X	reset ή διατήρηση
0	1	1	0	set
1	0	0	1	reset
1	1	X	0	set ή διατήρηση

πίνακα λειτουργίας περιγράφει την επόμενη τιμή (Q<sub>επόμενη</sub>) της εξόδου του μανδαλωτή σε σχέση με την τρέχουσα τιμή της (Q<sub>τρέχουσα</sub>) και τις αντίστοιχες τιμές των εισόδων R και S.

■ Πίνακας διέγερσης

Ο πίνακας διέγερσης (excitation table) ενός μανδαλωτή υποδεικνύει τον συνδυασμό των τιμών των εισόδων R και S με τον οποίο επιτυγχάνεται η μετάβαση (ή η διατήρηση) της εξόδου σε μια συγκεκριμένη τιμή (Q<sub>επόμενη</sub>), δεδομένης της τρέχουσας τιμής της (Q<sub>τρέχουσα</sub>). Για τον μανδαλωτή SR τον οποίο εξετάζουμε, ο Πίνακας 9.4 αντιστοιχεί στον πίνακα διέγερσης, για τον οποίον έχει ενδιαφέρον να δούμε τη σημασία των αδιάφορων όρων. Η πρώτη γραμμή του πίνακα, για παράδειγμα, αντιστοιχεί σε μηδενική τρέχουσα τιμή της εξόδου, η οποία είναι επιθυμητό να διατηρηθεί. Αυτό μπορεί, προφανώς, να συμβεί είτε αν θέσουμε S = 0 και R = 1 (οπότε η έξοδος θα μηδενιστεί [reset]), είτε αν θέσουμε S = 0 και R = 0 (οπότε η έξοδος θα



Σχήμα 9.2 Διάγραμμα χρονισμού μανδαλωτή SR (ενδεικτικό)

παραμένει στην ήδη μηδενική τιμή της). Οι δύο αυτές περιπτώσεις αναγράφονται στον πίνακα διέγερσης, συνοπτικά, ως  $S = 0$  και  $R = X$ . Παρόμοια, η τελευταία γραμμή του πίνακα διέγερσης υποδηλώνει πως για να παραμείνει η έξοδος του μανδαλωτή ίση με τη λογική μονάδα αρκεί να θέσουμε είτε  $S = 0$  και  $R = 0$  (διατήρηση), είτε  $S = 1$  και  $R = 0$  (set). Όπως και πριν, οι δύο περιπτώσεις μπορούν να συμπτυχθούν σε μία:  $S = X$  και  $R = 0$ .

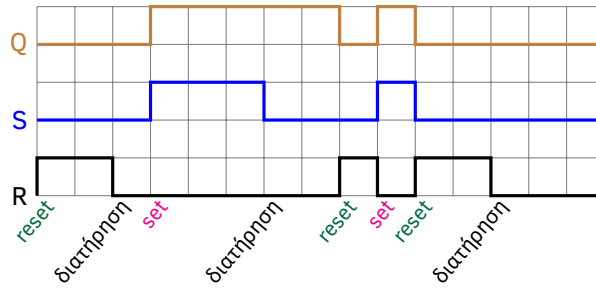
### ■ Διάγραμμα χρονισμού

Η χρήση *διαγραμμάτων χρονισμού* είναι ιδιαίτερα χρήσιμη για την περιγραφή της συμπεριφοράς των ακολουθιακών κυκλωμάτων, περισσότερο ίσως από την περιγραφή των συνδυαστικών, εξαιτίας της εξάρτησης των τιμών των εξόδων των ακολουθιακών κυκλωμάτων από τη χρονική εξέλιξη των σημάτων εισόδου. Πιο συγκεκριμένα, ένα διάγραμμα χρονισμού περιέχει πληροφορία για τις τιμές των εισόδων και των εξόδων σε διάφορες χρονικές στιγμές ('τρέχουσες' και 'επόμενες') παρέχοντας εποπτεία των μεταξύ τους εξαρτήσεων. Στο Σχήμα 9.2 παρουσιάζεται ενδεικτικό διάγραμμα χρονισμού ενός μανδαλωτή SR, όπου μπορούμε να διακρίνουμε τις διάφορες φάσεις λειτουργίας του (π.χ. set, reset, κ.λπ.). Εκτενής αξιοποίηση των διαγραμμάτων χρονισμού θα γίνει στις παραγράφους που ακολουθούν. Για τον λόγο αυτό, είναι σκόπιμο να παρουσιάσουμε ένα παράδειγμα σχεδίασης ενός διαγράμματος χρονισμού για έναν μανδαλωτή SR.

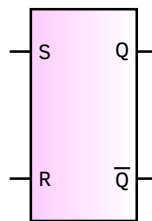
### ■ Παράδειγμα 9.1.

Στο διάγραμμα χρονισμού του Σχήματος 9.4 δίνονται οι κυματομορφές εισόδου ( $R$  και  $S$ ) ενός μανδαλωτή SR. Θα συμπληρώσουμε το διάγραμμα χρονισμού με την κυματομορφή της εξόδου  $Q$ .

Είναι αρχικά  $R = 1$  και  $S = 0$ , οπότε η έξοδος  $Q$  του μανδαλωτή θα είναι μηδενική (reset). Στη συνέχεια η είσοδος  $R$  μηδενίζεται οπότε ισχύει  $R = S = 0$  και η έξοδος διατηρεί την προηγούμενη μηδενική τιμή της. Ακολούθως, η είσοδος  $S$  γίνεται ίση με τη λογική μονάδα ενώ η είσοδος  $R$  παραμένει μηδενική, οπότε η έξοδος του μανδαλωτή τίθεται στη λογική μονάδα ( $Q = 1$  [set]). Αμέσως



Σχήμα 9.3 Διάγραμμα χρονισμού μανδαλωτή SR για το Παράδειγμα 9.1



Σχήμα 9.4 Σύμβολο μανδαλωτή SR

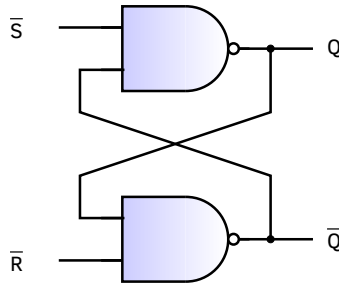
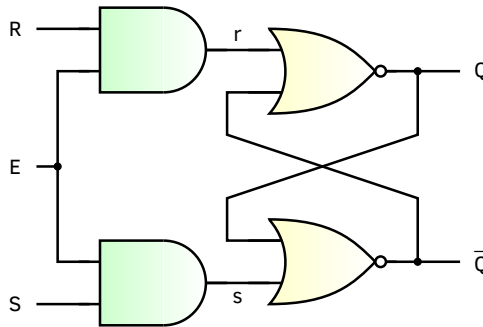
μετά η είσοδος  $S$  μηδενίζεται ενώ η είσοδος  $R$  παραμένει μηδενική, οπότε η έξοδος του κυκλώματος διατηρεί την προηγούμενη τιμή της (αυτή τη φορά ίση με τη λογική μονάδα) άρα  $Q = 1$ , κ.ο.κ.

### 📌 Ερώτηση 9.1.

Έστω διάγραμμα χρονισμού ενός μανδαλωτή SR, για κάποια χρονική στιγμή του οποίου ισχύει  $S = R = 1$ . Ποια θα είναι η χρονική εξέλιξη της κυματομορφής εξόδου  $Q$  του μανδαλωτή από εκείνη τη χρονική στιγμή και ύστερα;

#### 9.1.1.4 Σύμβολο

Το σύμβολο ενός μανδαλωτή SR φαίνεται στο Σχήμα 9.4, και περιλαμβάνει τις εισόδους του (set –  $S$  και reset –  $R$ ), και τις συμπληρωματικές εξόδους του ( $Q$  και  $\bar{Q}$ ). Το σύμβολο του μανδαλωτή SR δεν θα πρέπει να συγχέεται με το σύμβολο του ομώνυμου flip-flop το οποίο, όπως θα δούμε σε επόμενη παράγραφο, περιλαμβάνει και είσοδο ρολογιού (clock) η οποία απουσιάζει από έναν μανδαλωτή.

Σχήμα 9.5 Κύκλωμα μανδαλωτή  $\overline{SR}$ 

Σχήμα 9.6 Κύκλωμα μανδαλωτή SR με επίτρεψη

**Άσκηση 9.1.**

Να μελετηθεί ο μανδαλωτής του Σχήματος 9.5, και να βρεθεί ο πίνακας λειτουργίας και ο πίνακας διεγερσής του.

**9.1.2 Μανδαλωτής SR με επίτρεψη****9.1.2.1 Κύκλωμα**

Έστω το κύκλωμα του Σχήματος 9.6, που αποτελείται από μανδαλωτή SR με πύλες NOR, οι είσοδοι του οποίου συμβολίζονται με  $r$  και  $s$ . Στις εισόδους του μανδαλωτή προσθέτουμε δύο πύλες AND κατά τον τρόπο που υποδεικνύει το σχήμα, ώστε το κύκλωμα να διαθέτει τρεις εισόδους  $R$ ,  $S$  και  $E$ . Η είσοδος  $E$  ονομάζεται *είσοδος επίτρεψης* (enable) και η χρησιμότητά της θα διαφανεί από τη μελέτη της λειτουργίας του κυκλώματος η οποία ακολουθεί.

**9.1.2.2 Λειτουργία**

Έστω  $r$  και  $s$  οι έξοδοι των πυλών AND, όπως υποδεικνύει το Σχήμα 9.6.

Πίνακας 9.5 Πίνακας λειτουργίας (χαρακτηριστικός πίνακας) μανδαλωτή SR με επί-  
 τρηση

S	R	E	Συμπεριφορά
0	0	1	διατήρηση τιμής εξόδου
0	1	1	μηδενισμός εξόδου ( <b>reset</b> )
1	0	1	η έξοδος τίθεται στη λογική μονάδα ( <b>set</b> )
1	1	1	μη επιτρεπτός συνδυασμός
X	X	0	διατήρηση κατάστασης (τιμής) εξόδου

- Για μηδενική τιμή του σήματος επίτρεψης ( $E = 0$ ) τα σήματα  $r$  και  $s$  παραμένουν μηδενικά. Επομένως, ο μανδαλωτής *διατηρεί* την τρέχουσα τιμή της εξόδου του  $Q$ .
- Για τιμή του σήματος επίτρεψης ίση με τη μονάδα ( $E = 1$ ) ισχύει  $r = R$  και  $s = S$ . Επομένως, η λειτουργία του μανδαλωτή θα καθορίζεται από τις τιμές των εισόδων  $R$  και  $S$ .

Μπορούμε, επομένως, να συμπεράνουμε πως όταν το σήμα επίτρεψης  $E$  είναι ίσο με τη λογική μονάδα το κύκλωμα λειτουργεί ως μανδαλωτής SR με είσοδο **set** την είσοδο  $S$  και με είσοδο **reset** την είσοδο  $R$ . Αντίθετα, όταν το σήμα επίτρεψης είναι μηδενικό, ο μανδαλωτής ‘κλειδώνει’ στην τρέχουσα τιμή του και δεν επηρεάζεται από τις μεταβολές των σημάτων  $R$  και  $S$ .

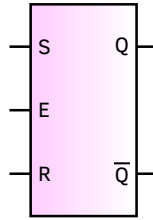
Όπως θα δούμε και στη συνέχεια, ως σήμα επίτρεψης χρησιμοποιούμε συνήθως ένα σήμα *χρονισμού* (ρολογιού – clock), το οποίο πρόκειται για περιοδικό ψηφιακό σήμα.

### 9.1.2.3 Περιγραφή συμπεριφοράς

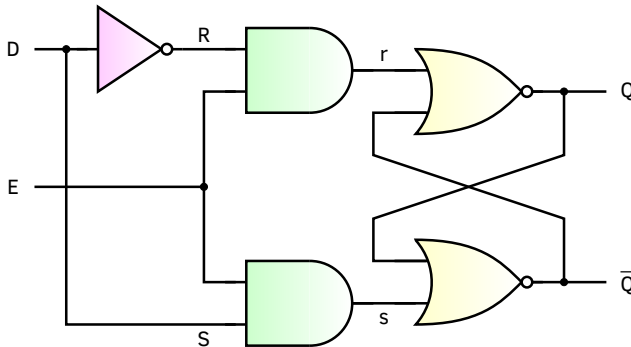
Τα προηγούμενα συμπεράσματα μπορούν να συγκεντρωθούν στον Πίνακα 9.5, ο οποίος αποτελεί τον *πίνακα λειτουργίας* του μανδαλωτή SR με επίτρηση. Πρόκειται για επέκταση του πίνακα λειτουργίας του απλού μανδαλωτή SR του Πίνακα 9.1. Αντίστοιχα μπορούν να επεκταθούν και η συνεπτυγμένη και η πλήρης μορφή του πίνακα λειτουργίας του απλού μανδαλωτή SR (Πίνακες 9.2 και 9.3, αντίστοιχα) το οποίο αφήνεται ως άσκηση στον αναγνώστη.

#### ● Άσκηση 9.2.

Για τον μανδαλωτή SR με επίτρηση να προσδιορίσετε τον πίνακα λειτουργίας σε συνεπτυγμένη μορφή, αντίστοιχη του Πίνακα 9.2 για τον απλό μανδαλωτή SR.



Σχήμα 9.7 Σύμβολο μανδαλωτή SR με επίτρεψη



Σχήμα 9.8 Κύκλωμα μανδαλωτή D με επίτρεψη

### ● Άσκηση 9.3.

Για τον μανδαλωτή SR με επίτρεψη να προσδιορίσετε τον πίνακα λειτουργίας σε πλήρη μορφή, αντίστοιχη του Πίνακα 9.2 για τον απλό μανδαλωτή SR.

#### 9.1.2.4 Σύμβολο

Το σύμβολο ενός μανδαλωτή με επίτρεψη φαίνεται στο Σχήμα 9.7. Πρόκειται για το σύμβολο του απλού μανδαλωτή SR, με την προσθήκη της εισόδου επίτρεψης  $E$ .

### 9.1.3 Μανδαλωτής D με επίτρεψη

#### 9.1.3.1 Κύκλωμα

Τροποποιούμε περαιτέρω το κύκλωμα του μανδαλωτή SR με επίτρεψη, προσθέτοντας μια πύλη NOT κατά τον τρόπο που υποδεικνύει το Σχήμα 9.8. Με τον τρόπο αυτό, στη θέση των εισόδων  $R$  και  $S$  του μανδαλωτή SR με επίτρεψη έχουμε την είσοδο  $D$  από την οποία παράγονται τα σήματα  $R$  και  $S$ , όπως θα δούμε στη συνέχεια. Κατ' αναλογία με τον μανδαλωτή SR, το

Πίνακας 9.6 Πίνακας λειτουργίας (χαρακτηριστικός πίνακας) μανδαλωτή D με επί-  
τρεψη

D	E	Συμπεριφορά	Παρατηρήσεις
0	1	μηδενισμός εξόδου ( <b>reset</b> )	$Q=0$
1	1	η έξοδος τίθεται στη λογική μονάδα ( <b>set</b> )	$Q=1$
X	0	<b>διατήρηση</b> τιμής εξόδου	$Q=Q_{\text{προηγ.}}$

κύκλωμα φέρει την ονομασία ‘μανδαλωτής D’, από την είσοδο D την οποία διαθέτει.

### 9.1.3.2 Λειτουργία

Ως προς τη λειτουργία του κυκλώματος μπορούμε να παρατηρήσουμε τα εξής:

- Για μηδενική τιμή του σήματος επίτρεψης ( $E = 0$ ), ο μανδαλωτής διατηρεί την τρέχουσα τιμή της εξόδου του Q, ανεξάρτητα από την τιμή της εισόδου D.
- Για τιμή του σήματος επίτρεψης ίση με τη μονάδα ( $E = 1$ ) ο μανδαλωτής λειτουργεί σύμφωνα με τις τιμές των R και S. Πιο συγκεκριμένα, αν θέσουμε  $D = 0$  θα ισχύει  $R = 1$  και  $S = 0$  οπότε ο μανδαλωτής θα βρίσκεται στη λειτουργία reset. Αντίθετα, για  $D = 1$  θα ισχύει  $R = 0$  και  $S = 1$  οπότε ο μανδαλωτής θα βρίσκεται στη λειτουργία set.
- Η εισαγωγή της πύλης NOT εξασφαλίζει τον αποκλεισμό της περίπτωσης  $R = 1$  και  $S = 1$ , επομένως σε έναν μανδαλωτή D με επίτρεψη δεν υπάρχει μη επιτρεπτή τιμή εισόδου.

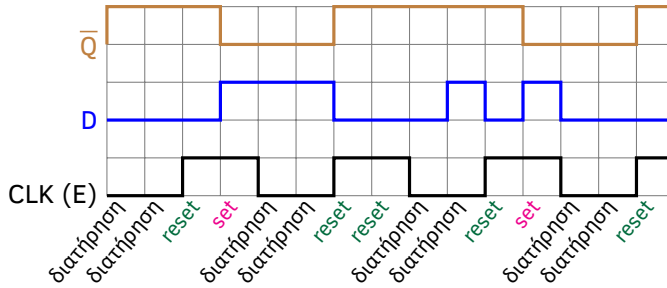
### 9.1.3.3 Περιγραφή συμπεριφοράς

Τα συμπεράσματα της προηγούμενης παραγράφου μπορούν να συνοψισθούν στη μορφή πίνακα λειτουργίας, όπως φαίνεται στον Πίνακα 9.6. Παρατηρούμε πως η τιμή της εισόδου D μεταφέρεται στην έξοδο Q όταν το σήμα επίτρεψης (E) γίνεται ίσο με τη μονάδα. Επομένως, μπορούμε να δούμε το κύκλωμα σαν μια μονάδα καθυστέρησης (delay). Από την παρατήρηση αυτή προκύπτει και η ονομασία του μανδαλωτή.

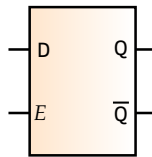
Ας δούμε λεπτομερέστερα τη συμπεριφορά ενός μανδαλωτή D με επίτρεψη, με τη βοήθεια ενός παραδείγματος.

#### ■ Παράδειγμα 9.2.

Στην είσοδο επίτρεψης E μανδαλωτή D με επίτρεψη εφαρμόζουμε σήμα ρολογιού (CLK) η κυματομορφή του οποίου δίνεται στο διάγραμμα χρονισμού του Σχήματος 9.9. Εάν η είσοδος D του μανδα-



Σχήμα 9.9 Διάγραμμα χρονισμού μανδαλωτή  $D$  με επίτρεψη για το Παράδειγμα 9.2



Σχήμα 9.10 Σύμβολο μανδαλωτή  $D$  με επίτρεψη

λωτή μεταβάλλεται κατά τον τρόπο που υποδεικνύει το ίδιο διάγραμμα, θα βρούμε την κυματομορφή της συμπληρωματικής εξόδου  $\bar{Q}$  του μανδαλωτή, υποθέτοντας πως η έξοδος  $Q$  είναι αρχικά μηδενική.

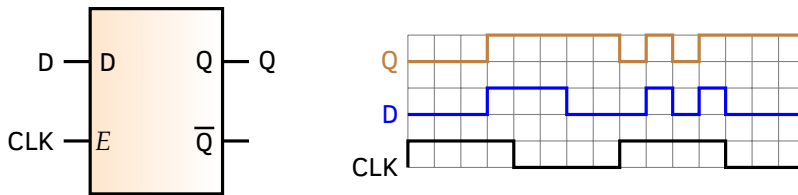
Λαμβάνοντας υπόψη τον πίνακα λειτουργίας του μανδαλωτή  $D$  με επίτρεψη (βλπ Πίνακα 9.6, μπορεί να προκύψει η κυματομορφή της εξόδου  $\bar{Q}$  του Σχήματος 9.9. Θα πρέπει να προσέξουμε πως όταν το σήμα ρολογιού (επίτρεψης) είναι μηδενικό η έξοδος του μανδαλωτή θα διατηρεί την προηγούμενη τιμή της, ενώ όταν το σήμα ρολογιού είναι ίσο με τη λογική μονάδα η συμπληρωματική έξοδος  $\bar{Q}$  θα έχει τιμή ίση με το συμπλήρωμα της εισόδου  $D$ .

#### ● Άσκηση 9.4.

Για τον μανδαλωτή  $D$  με επίτρεψη να προσδιορίσετε τον πίνακα λειτουργίας σε πλήρη μορφή, αντίστοιχη του Πίνακα 9.2 για τον απλό μανδαλωτή SR.

#### 9.1.3.4 Σύμβολο

Το σύμβολο ενός μανδαλωτή  $D$  με επίτρεψη φαίνεται στο Σχήμα 9.10.



Σχήμα 9.11 Μεταβολή της εξόδου μανδαλωτή με τη μεταβολή των εισόδων του

● **Άσκηση 9.5.**

Σχεδιάστε κύκλωμα μανδαλωτή D χωρίς επίτρεψη, περιγράψτε τη συμπεριφορά του, και προσδιορίσετε τον πίνακα λειτουργίας του.

**9.1.4 Μειονέκτημα των μανδαλωτών**

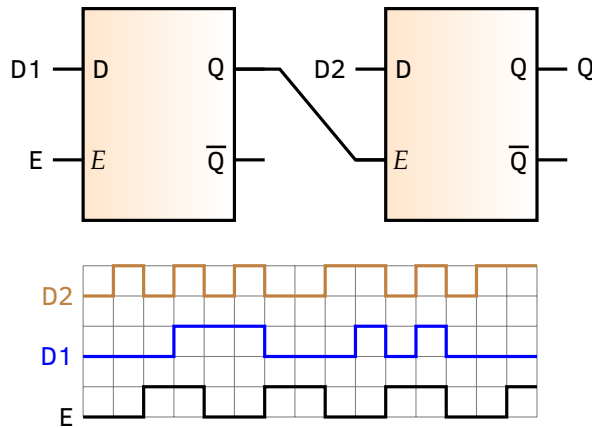
Το κύριο μειονέκτημα των μανδαλωτών, το οποίο και καθιστά προβληματική τη χρήση τους για τη σχεδίαση *σύγχρονων* ακολουθιακών κυκλωμάτων είναι πως οι έξοδοί τους παρακολουθούν άμεσα τις μεταβολές των εισόδων τους. Όπως προκύπτει από το παράδειγμα του Σχήματος 9.11, όταν το σήμα ρολογιού CLK είναι ενεργό (μη μηδενικό) οι έξοδοι του μανδαλωτή D με επίτρεψη μεταβάλλονται, ανταποκρινόμενες στις μεταβολές της εισόδου του D. Η συμπεριφορά αυτή είναι ανεπιθύμητη στην περίπτωση των *σύγχρονων* ακολουθιακών κυκλωμάτων, στα οποία οι τιμές εξόδου θα πρέπει να μεταβάλλονται μόνο σε συγκεκριμένη *μετάβαση* του σήματος ρολογιού (π.χ. 0 → 1 ή 1 → 0) όπως θα δούμε στη συνέχεια. Συνεπώς, οι μανδαλωτές είναι ακατάλληλοι για τη σχεδίαση *σύγχρονων* ακολουθιακών κυκλωμάτων.

● **Άσκηση 9.6.**

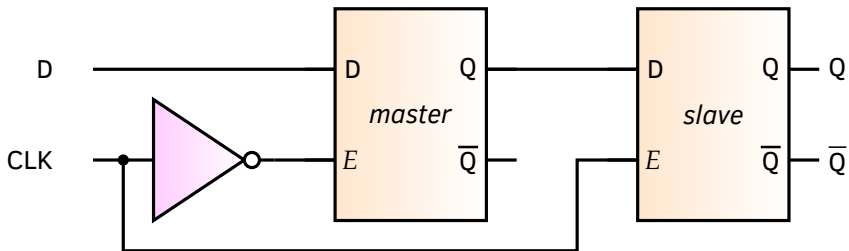
Δεδομένων των κυματομορφών εισόδου D1 και D2 του κυκλώματος του Σχήματος 9.12, να βρεθεί η κυματομορφή στην έξοδο του Q. Υποθέστε πως, αρχικά, και οι δύο μανδαλωτές βρίσκονται σε κατάσταση reset.

**9.2 Flip-flops**

Τα *flip-flops* είναι *σύγχρονα* ακολουθιακά κυκλώματα, και οι μεταβολές των εξόδων τους πραγματοποιούνται, συνήθως, σε συγκεκριμένη αλλαγή της κατάστασης του σήματος ρολογιού (π.χ. 0→1 ή 1→0). Στην περίπτωση αυτή ονομάζονται *ακμοπυροδότητα* (edge-triggered). Τα flip-flops κατασκευάζονται με τη βοήθεια μανδαλωτών, όπως θα δούμε στη συνέχεια.



Σχήμα 9.12 Κύκλωμα και διάγραμμα χρονισμού για την Άσκηση 9.6



Σχήμα 9.13 Κύκλωμα D flip-flop 'αφέντη - σκλάβου'

## 9.2.1 Ακμοπυροδότητο flip-flop 'αφέντη - σκλάβου'

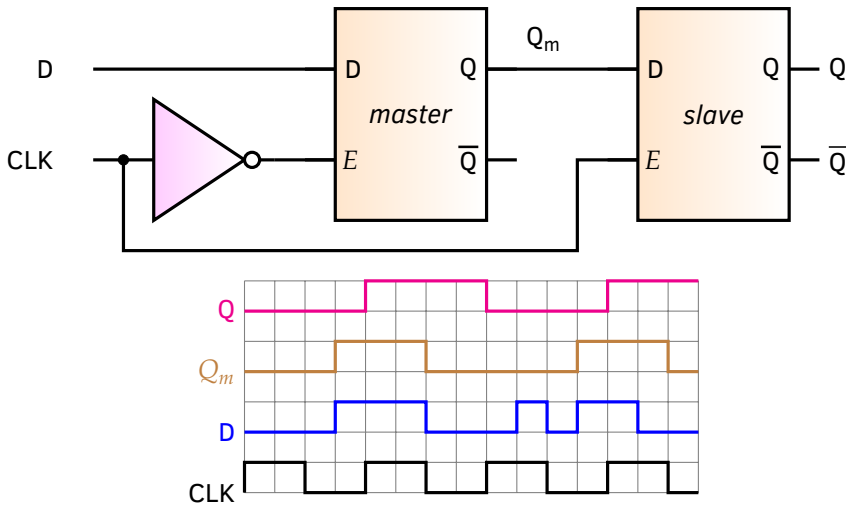
### 9.2.1.1 Κύκλωμα

Ας θεωρήσουμε τη συνδεσμολογία του Σχήματος 9.13 που αποτελείται από δύο μανδαλωτές τύπου D. Πρόκειται για ένα ακμοπυροδότητο flip-flop 'αφέντη - σκλάβου' (edge-triggered master - slave flip-flop) τη λειτουργία του οποίου θα εξετάσουμε στη συνέχεια.

### 9.2.1.2 Λειτουργία

Η λειτουργία του ακμοπυροδότητου flip-flop αφέντη - σκλάβου μπορεί να προκύψει από τις ακόλουθες παρατηρήσεις:

- Όταν το σήμα ρολογιού (CLK) έχει μηδενική τιμή, τότε ο μανδαλωτής master είναι ενεργοποιημένος ( $E = 1$ ), ενώ ο μανδαλωτής slave διατηρεί την τιμή εξόδου του, όντας ανενεργός ( $E = 0$ ).
- Όταν το σήμα ρολογιού έχει τιμή ίση με τη λογική μονάδα, τότε ο μανδαλωτής master διατηρεί την τιμή εξόδου του ( $E = 0$ ) ενώ ο μανδα-



Σχήμα 9.14 Παράδειγμα λειτουργίας D flip-flop ‘αφέντη – σκλάβου’

λωτής slave είναι ενεργοποιημένος ( $E = 1$ ).

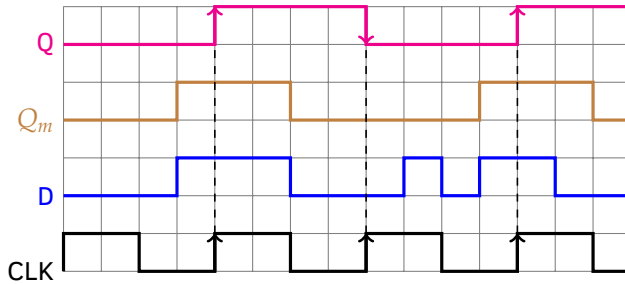
Η λειτουργία του κυκλώματος θα γίνει καλύτερα κατανοητή με τη βοήθεια του επόμενου παραδείγματος:

■ **Παράδειγμα 9.3.**

Δεδομένων των κυματομορφών εισόδου του κυκλώματος, όπως φαίνονται στο διάγραμμα χρονισμού του Σχήματος 9.14, θα βρεθούν οι κυματομορφές εξόδου των μανδαλωτών ‘αφέντη’ (master) και ‘σκλάβου’ (slave) ( $Q_m$  και  $Q$ , αντίστοιχα). Θα υποθέσουμε πως, αρχικά, ο μανδαλωτής master βρίσκεται σε κατάσταση reset (μη-δενισμένος).

Η κυματομορφή εξόδου  $Q_m$  του μανδαλωτή master μπορεί να προκύψει εύκολα με βάση τον πίνακα λειτουργίας του μανδαλωτή D με επίτρεψη, δεδομένου του σήματος ρολογιού (το συμπλήρωμα του οποίου αποτελεί το σήμα επίτρεψης του συγκεκριμένου μανδαλωτή) και της κυματομορφής της εισόδου  $D$ . Στη συνέχεια, μπορούμε να εργαστούμε με τον μανδαλωτή slave για τον οποίο η είσοδος  $D$  ταυτίζεται με την έξοδο  $Q_m$  του μανδαλωτή master, όπως και το σήμα επίτρεψης ταυτίζεται με το σήμα ρολογιού CLK. Μπορούμε, συνεπώς, να καταλήξουμε στις κυματομορφές του Σχήματος 9.14.

Ένα ενδιαφέρον συμπέρασμα το οποίο μπορεί να εξαχθεί από την παρατήρηση του διαγράμματος του Σχήματος 9.14 είναι πως οι μεταβολές στην έξοδο  $Q$  του μανδαλωτή slave συμπίπτουν χρονικά με θετικές “ακμές” του σήματος ρολογιού (CLK), όπως υπο-



Σχήμα 9.15 Πυροδότηση D flip-flop 'αφέντη - σκλάβου' στη θετική ακμή του ρολογιού

δεικνύει το Σχήμα 9.15. Πρόκειται, επομένως, για ένα ακροπυροδότητο κύκλωμα για το οποίο έχει επικρατήσει η ονομασία *flip-flop*. Η ιδιότητα των flip-flops να μεταβάλλουν τις εξόδους τους μόνο σε συγκεκριμένες μεταβάσεις του σήματος ρολογιού είναι εξαιρετικά χρήσιμη, καθώς επιτρέπει τη σχεδίαση και την κατασκευή *σύγχρονων* ακολουθιακών κυκλωμάτων, οι μεταβολές των εξόδων των οποίων είναι κι αυτές *συγχρονισμένες* προς τις μεταβάσεις του σήματος ρολογιού, όπως συμβαίνει και για τα flip-flops τα οποία τα απαρτίζουν.

### ● Άσκηση 9.7.

Να σχεδιάσετε με τη βοήθεια μανδαλωτών τύπου D κύκλωμα *flip-flop* "αφέντη - σκλάβου" το οποίο να πυροδοτείται στις *αρνητικές* ακμές του ρολογιού (δηλαδή κατά τις μεταβάσεις του ρολογιού  $1 \rightarrow 0$ ). Εξηγήστε τη λειτουργία του κυκλώματος χρησιμοποιώντας ένα παράδειγμα.

Το flip-flop το οποίο εξετάσαμε είναι ένα D *flip-flop*. Παρόμοια, μπορούμε να σχεδιάσουμε και άλλους τύπους flip-flops, τη λειτουργία και τα χαρακτηριστικά των οποίων θα περιγράψουμε στη συνέχεια.

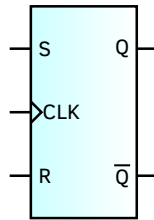
## 9.2.2 Τύποι flip-flops

### 9.2.2.1 SR flip-flop

#### ■ Σύμβολο

Το κυκλωματικό σύμβολο ενός SR *flip-flop*<sup>3</sup> φαίνεται στο Σχήμα 9.16. Διαθέτει είσοδο *set* (*S*), είσοδο *reset* (*R*), είσοδο για το σήμα χρονισμού (CLK), και δύο συμπληρωματικές εξόδους (*Q* και  $\bar{Q}$ ).

<sup>3</sup>Συχνά αναφέρεται και ως 'RS flip-flop'



Σχήμα 9.16 Σύμβολο SR flip-flop

Πίνακας 9.7 Πίνακας λειτουργίας (χαρακτηριστικός πίνακας) SR flip-flop

S	R	Συμπεριφορά
0	0	διατήρηση κατάστασης (τιμής) εξόδου
0	1	μηδενισμός εξόδου ( <b>reset</b> )
1	0	η έξοδος τίθεται στη λογική μονάδα ( <b>set</b> )
1	1	μη επιτρεπτός συνδυασμός

### ■ Πίνακας λειτουργίας

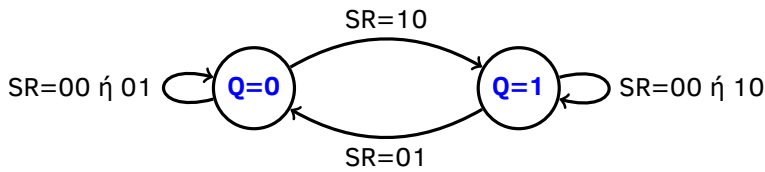
Ο πίνακας λειτουργίας (ή χαρακτηριστικός πίνακας) ενός SR flip-flop ταυτίζεται με εκείνον του αντίστοιχου μανδαλωτή, όπως φαίνεται στον Πίνακα 9.7. Αντίστοιχη ταύτιση υπάρχει τόσο για την συνεπτιγμένη όσο και για την πλήρη μορφή του αντίστοιχου πίνακα λειτουργίας, τις οποίες δεν κρίνουμε σκόπιμο να επαναλάβουμε. Παρόλο, όμως, που οι πίνακες λειτουργίας ενός flip-flop και του αντίστοιχου μανδαλωτή ταυτίζονται, δεν θα πρέπει να παραβλέπουμε την ουσιώδη διαφορά μεταξύ των δύο κυκλωμάτων, όπως διατυπώνεται στην ακόλουθη παρατήρηση:

### ■ Παρατήρηση

Στην περίπτωση ενός μανδαλωτή, η απόκριση του κυκλώματος είναι *άμεση* (ασύγχρονη), ενώ στην περίπτωση ενός flip-flop η απόκριση *καθυστερεί* (σύγχρονη) μέχρι την “*πυροδότηση*” από την κατάλληλη ακμή του ρολογιού. Η ίδια παρατήρηση ισχύει για όλους τους τύπους flip-flops τους οποίους θα εξετάσουμε στη συνέχεια.

### ■ Διάγραμμα καταστάσεων

Ένας, ισοδύναμος, εποπτικός τρόπος παρουσίασης της λειτουργίας ενός flip-flop είναι το *διάγραμμα καταστάσεων* (state diagram). Με τον όρο ‘*κατάσταση*’ ενός flip-flop εννοούμε μια συγκεκριμένη τιμή της εξόδου του. Είναι προφανές πως οι δυνατές καταστάσεις ενός flip-flop είναι δύο: Η κατάσταση  $Q = 0$  και η κατάσταση  $Q = 1$ . Θα πρέπει, με την ευκαιρία, να αναφέρουμε πως η έννοια της κατάστασης είναι γενικότερη και χρησιμοποιείται για την περιγραφή οποιουδήποτε ακολουθιακού κυκλώματος. Στη γενική



Σχήμα 9.17 Διάγραμμα καταστάσεων SR flip-flop

Πίνακας 9.8 Πίνακας διέγερσης SR flip-flop

Q <sub>τρέχουσα</sub>	Q <sub>επόμενη</sub>	S	R	Παρατηρήσεις
0	0	0	X	reset ή διατήρηση
0	1	1	0	set
1	0	0	1	reset
1	1	X	0	set ή διατήρηση

περίπτωση, οι καταστάσεις ενός κυκλώματος με περισσότερες από μία εξόδους περιλαμβάνουν όλες τους δυνατούς συνδυασμούς τιμών των εξόδων αυτών.

Το διάγραμμα καταστάσεων ενός SR flip-flop φαίνεται στο Σχήμα 9.17. Στο διάγραμμα αυτό οι καταστάσεις του flip-flop αναπαρίστανται ως κυκλικοί κόμβοι, και με βέλη οι δυνατές μεταβάσεις από μία κατάσταση σε μια άλλη, όπου η φορά του βέλους υποδηλώνει τη φορά της αντίστοιχης μετάβασης. Θα πρέπει να σημειωθεί πως περιλαμβάνονται και οι μεταβάσεις από μία κατάσταση στον εαυτό της. Σε κάθε βέλος το οποίο υποδηλώνει μια μετάβαση σημειώνεται και ο συνδυασμός τιμών των εισόδων με τον οποίον αυτή είναι εφικτή. Για το διάγραμμα καταστάσεων του SR flip-flop, για παράδειγμα, η μεταβολή της εξόδου από την τιμή (κατάσταση)  $Q = 0$  στην τιμή  $Q = 1$  είναι δυνατή αν θέσουμε  $S = 1$  και  $R = 0$ , το οποίο δηλώνεται στη συνεπτυγμένη μορφή  $SR = 10$  πάνω από το βέλος της αντίστοιχης μετάβασης. Είναι φανερό πως το διάγραμμα καταστάσεων περιλαμβάνει όλη την πληροφορία η οποία περιέχεται και στον αντίστοιχο πίνακα λειτουργίας.

### ■ Πίνακας διέγερσης

Ο πίνακας διέγερσης ενός SR flip-flop ταυτίζεται με τον πίνακα διέγερσης του ομώνυμου μανδαλωτή, όπως φαίνεται στον Πίνακα 9.8. Όπως θα εξηγήσουμε στα επόμενα κεφάλαια, ο πίνακας διέγερσης αποτελεί βασικό εργαλείο για την ανάλυση και τη σύνθεση πολύπλοκων ακολουθιακών κυκλωμάτων.

### ■ Χαρακτηριστικές εξισώσεις

Η λειτουργία ενός SR flip-flop μπορεί να περιγραφεί, εναλλακτικά, με τη βοήθεια των *χαρακτηριστικών εξισώσεων* του κυκλώματος, οι οποίες είναι οι

Πίνακας 9.9 Πλήρης μορφή πίνακα λειτουργίας SR flip-flop

S	R	Q <sub>τρέχουσα</sub>	Q <sub>επόμενη</sub>
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	X
1	1	1	X

Πίνακας 9.10 Χάρτης Karnaugh για την επόμενη τιμή (Q<sub>ε</sub>) της εξόδου SR flip-flop

RQ <sub>T</sub>	00	01	11	10
S				
0	0	1	0	0
1	1	1	X	X

$$Q_{\epsilon} = S + \bar{R}Q_T$$

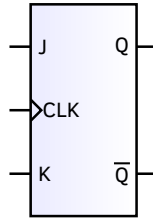
εξής:

$$S \cdot R = 0 \tag{9.1}$$

$$Q_{\epsilon\acute{o}\mu\epsilon\nu\eta} = S + \bar{R} \cdot Q_{\tau\acute{r}\epsilon\chi\omicron\upsilon\sigma\alpha} \tag{9.2}$$

Η σχέση (9.1) προκύπτει από το γεγονός ότι σε ένα SR flip-flop ο συνδυασμός τιμών εισόδων  $S = R = 1$  είναι μη επιτρεπτός. Η σχέση (9.2) προκύπτει από τον πίνακα λειτουργίας του κυκλώματος, όπως θα δείξουμε στη συνέχεια.

Δεδομένου ότι η σχέση (9.1) εξασφαλίζει τον αποκλεισμό του συνδυασμού  $S = R = 1$ , η αντίστοιχη τιμή εξόδου μπορεί να θεωρηθεί αδιάφορη, οπότε ο πλήρης πίνακας λειτουργίας του SR flip-flop θα πάρει τη μορφή του Πίνακα 9.9. Από τον πίνακα αυτόν μπορεί να προσδιοριστεί η έκφραση της επόμενης τιμής  $Q_{\epsilon\acute{o}\mu\epsilon\nu\eta}$  της εξόδου του flip-flop (θα συμβολίζεται και ως  $Q_{\epsilon}$  για συντομία) σε σχέση με την τρέχουσα τιμή της  $Q_{\tau\acute{r}\epsilon\chi\omicron\upsilon\sigma\alpha}$  (ή, για συντομία,  $Q_T$ ) και τις τιμές  $R$  και  $S$  των εισόδων του flip-flop. Η ζητούμενη έκφραση μπορεί να προκύψει με τη βοήθεια του χάρτη Karnaugh του Πίνακα 9.10, από τον οποίο, με τη χρήση όρων ελαχίστου, μπορούμε να καταλήξουμε στην (9.2).



Σχήμα 9.18 Σύμβολο JK flip-flop

Πίνακας 9.11 Πίνακας λειτουργίας JK flip-flop

J	K	Συμπεριφορά
0	0	διατήρηση κατάστασης (τιμής) εξόδου
0	1	μηδενισμός εξόδου ( <b>reset</b> )
1	0	η έξοδος τίθεται στη λογική μονάδα ( <b>set</b> )
1	1	εναλλαγή κατάστασης ( <b>toggle</b> )

### 9.2.2.2 JK flip-flop

#### ■ Σύμβολο

Το κυκλωματικό σύμβολο ενός JK flip-flop φαίνεται στο Σχήμα 9.18. Διαθέτει είσοδο *set* ( $J$ ), είσοδο *reset* ( $K$ ), είσοδο για το σήμα χρονισμού (CLK), και δύο συμπληρωματικές εξόδους ( $Q$  και  $\bar{Q}$ ).

#### ■ Πίνακας λειτουργίας

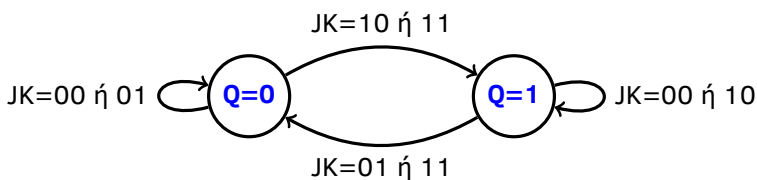
Ο πίνακας λειτουργίας ενός JK flip-flop φαίνεται στον Πίνακα 9.11. Σε σύγκριση με τον πίνακα λειτουργίας ενός SR flip-flop, μπορούμε να παρατηρήσουμε πως ο πίνακας αλήθειας ενός JK flip-flop προκύπτει από τον πρώτο αν θεωρήσουμε πως οι είσοδοι  $J$  και  $K$  είναι αντίστοιχες των  $S$  και  $R$ , με τη διαφορά ότι σε ένα JK flip-flop ο συνδυασμός  $J = K = 1$  είναι επιτρεπτός και σηματοδοτεί την εναλλαγή κατάστασης του κυκλώματος. Με άλλα λόγια, αν θέσουμε  $J = K = 1$ , η έξοδος του κυκλώματος θα πάρει μηδενική τιμή αν είναι ίση με τη λογική μονάδα, και αντίστροφα. Η συμπεριφορά αυτή είναι περισσότερο εμφανής αν παρατηρήσουμε τις δύο τελευταίες γραμμές του πλήρους πίνακα λειτουργίας ενός JK flip-flop, όπως φαίνεται στον Πίνακα 9.12.

#### ■ Διάγραμμα καταστάσεων

Το διάγραμμα καταστάσεων ενός JK flip-flop φαίνεται στο Σχήμα 9.19. Συγκρίνοντάς το με το αντίστοιχο διάγραμμα καταστάσεων ενός SR flip-flop μπορούμε να παρατηρήσουμε πως ο συνδυασμός  $JK = 11$  εμφανίζεται στο διάγραμμα καταστάσεων ως επιτρεπτός, και σηματοδοτεί τη μετάβαση από την κατάσταση  $Q = 0$  στην κατάσταση  $Q = 1$ , ή αντίστροφα.

Πίνακας 9.12 Πλήρης μορφή πίνακα λειτουργίας JK flip-flop

J	K	Q <sub>τρέχουσα</sub>	Q <sub>επόμενη</sub>
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0



Σχήμα 9.19 Διάγραμμα καταστάσεων JK flip-flop

Πίνακας 9.13 Πίνακας διέγερσης JK flip-flop

Q <sub>τρέχουσα</sub>	Q <sub>επόμενη</sub>	J	K	Παρατηρήσεις
0	0	0	X	reset ή διατήρηση
0	1	1	X	set ή εναλλαγή
1	0	X	1	reset ή εναλλαγή
1	1	X	0	set ή διατήρηση

■ Πίνακας διέγερσης

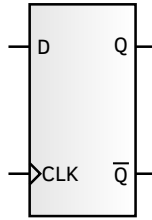
Ο πίνακας διέγερσης ενός JK flip-flop προκύπτει με βάση την πληροφορία η οποία περιέχεται στον πίνακα λειτουργίας ή στο διάγραμμα καταστάσεων του κυκλώματος, οργανωμένη σε διαφορετική μορφή, όπως φαίνεται στον Πίνακα 9.13.

■ Χαρακτηριστική εξίσωση

Η λειτουργία ενός JK flip-flop μπορεί να περιγραφεί, εναλλακτικά, με τη βοήθεια της χαρακτηριστικής εξίσωσης του κυκλώματος, η οποία είναι η εξής:

$$Q_{επόμενη} = \bar{K} \cdot Q_{τρέχουσα} + J \cdot \overline{Q_{τρέχουσα}} \tag{9.3}$$

Θα πρέπει να αναφερθεί πως, σε αντίθεση με την περίπτωση του SR flip-flop, για την περιγραφή του JK flip-flop αρκεί μία χαρακτηριστική εξίσωση

Σχήμα 9.20 Σύμβολο *D flip-flop*Πίνακας 9.14 Πίνακας λειτουργίας *D flip-flop*

D	Συμπεριφορά
0	μηδενισμός εξόδου ( <b>reset</b> )
1	η έξοδος τίθεται στη λογική μονάδα ( <b>set</b> )

καθώς δεν τίθενται περιορισμοί στους επιτρεπτούς συνδυασμούς των εισόδων του.

Ο προσδιορισμός της χαρακτηριστικής εξίσωσης του JK flip-flop μπορεί να προκύψει με τη βοήθεια του πίνακα λειτουργίας του κυκλώματος, κατά τρόπο παρόμοιο με την απόδειξη της σχέσης (9.2) για το SR flip-flop.

### ● Άσκηση 9.8.

Να αποδείξετε τη χαρακτηριστική εξίσωση του JK flip-flop.

#### 9.2.2.3 D flip-flop

Αναλυτική μελέτη του D flip-flop προηγήθηκε στην παράγραφο 9.2.1, όπου το χρησιμοποιήσαμε σαν παράδειγμα για την εισαγωγή στην έννοια των ακμοπυροδότητων flip-flops 'αφέντη - σκλάβου'. Εδώ θα συγκεντρώσουμε όλα τα στοιχεία τα οποία είναι χρήσιμα για την κατανόηση της λειτουργίας του και για την περιγραφή της συμπεριφοράς του.

#### ■ Σύμβολο

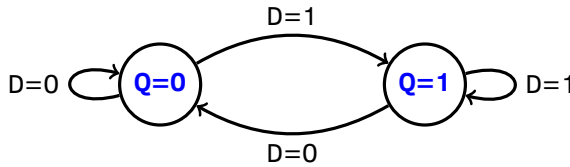
Το κυκλωματικό σύμβολο ενός *D flip-flop* φαίνεται στο Σχήμα 9.20. Διαθέτει είσοδο *δεδομένων* (*D*), είσοδο για το *σήμα χρονισμού* (*CLK*), και δύο συμπληρωματικές *εξόδους* (*Q* και  $\bar{Q}$ ).

#### ■ Πίνακας λειτουργίας

Ο πίνακας λειτουργίας ενός D flip-flop φαίνεται στον Πίνακα 9.14, από τον οποίο μπορούμε να παρατηρήσουμε πως οι μόνες διαθέσιμες λειτουργίες είναι του *set* και του *reset*, όπως καθορίζονται από την είσοδο *D* του κυκλώματος η οποία ονομάζεται 'είσοδος *δεδομένων*' αφού η τιμή της εμφανίζεται στην έξοδο του flip-flop ως η 'επόμενη' κατάσταση, όπως φαίνεται

Πίνακας 9.15 Πλήρης μορφή πίνακα λειτουργίας D flip-flop

D	Q <sub>τρέχουσα</sub>	Q <sub>επόμενη</sub>
0	0	0
0	1	0
1	0	1
1	1	1



Σχήμα 9.21 Διάγραμμα καταστάσεων D flip-flop

Πίνακας 9.16 Πίνακας διέγερσης D flip-flop

Q <sub>τρέχουσα</sub>	Q <sub>επόμενη</sub>	D	Παρατηρήσεις
0	0	0	reset
0	1	1	set
1	0	0	reset
1	1	1	set

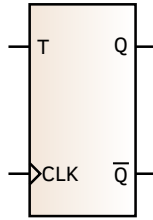
και στον Πίνακα 9.15, ο οποίος αποτελεί την ισοδύναμη πλήρη μορφή του πίνακα λειτουργίας.

■ **Διάγραμμα καταστάσεων**

Το διάγραμμα καταστάσεων ενός D flip-flop φαίνεται στο Σχήμα 9.21. Συγκρίνοντάς το με το αντίστοιχα διαγράμματα των άλλων τύπων flip-flops τα οποία εξετάσαμε μέχρι στιγμής, μπορούμε να παρατηρήσουμε ότι οι διαθέσιμες μεταβάσεις είναι ακριβώς οι ίδιες, με τη διαφορά πως για να πραγματοποιηθεί η καθεμιά θα πρέπει να τεθεί κατάλληλη τιμή της εισόδου D, όπως προκύπτει σαφέστερα από τον πίνακα διέγερσης της επόμενης παραγράφου.

■ **Πίνακας διέγερσης**

Ο πίνακας διέγερσης ενός D flip-flop προκύπτει με βάση την πληροφορία η οποία περιέχεται στον πίνακα λειτουργίας ή στο διάγραμμα καταστάσεων του κυκλώματος, οργανωμένη σε διαφορετική μορφή, όπως φαίνεται στον Πίνακα 9.16.

Σχήμα 9.22 Σύμβολο *T flip-flop*Πίνακας 9.17 Πίνακας λειτουργίας *T flip-flop*

T	Συμπεριφορά
0	διατήρηση κατάστασης
1	εναλλαγή κατάστασης

### ■ Χαρακτηριστική εξίσωση

Η λειτουργία ενός D flip-flop μπορεί να περιγραφεί, ισοδύναμα, με τη βοήθεια της *χαρακτηριστικής εξίσωσης* του κυκλώματος, οι οποία είναι εξαιρετικά απλή:

$$Q_{\text{επόμενη}} = D \quad (9.4)$$

Ο προσδιορισμός της χαρακτηριστικής εξίσωσης του D flip-flop μπορεί να προκύψει εύκολα από την παρατήρηση της πλήρους μορφής του πίνακα λειτουργίας του κυκλώματος (βλπ Πίνακα 9.15), από τον οποίο προκύπτει ότι η στήλη η οποία περιλαμβάνει την επόμενη κατάσταση ( $Q_{\text{επόμενη}}$ ) του flip-flop ταυτίζεται με την στήλη η οποία αντιπροσωπεύει τις τιμές της εισόδου  $D$ .

#### 9.2.2.4 T flip-flop

Όπως και το D flip-flop, το T flip-flop διαθέτει – εκτός από την είσοδο χρονισμού – μόνο μία είσοδο, η οποία καθορίζει την *εναλλαγή* τιμών της εξόδου του, ή τη διατήρηση της κατάστασής του, όπως θα δείξουμε στη συνέχεια. Στη συμπεριφορά αυτή οφείλει και την ονομασία του (toggle).

### ■ Σύμβολο

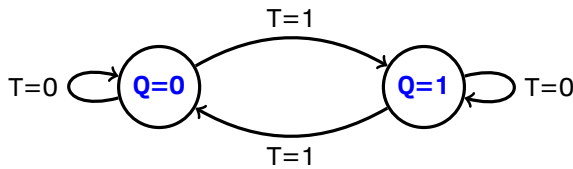
Το κυκλωματικό σύμβολο ενός *T flip-flop* φαίνεται στο Σχήμα 9.22. Διαθέτει είσοδο *εναλλαγής* ( $T$ ), είσοδο για το *σήμα χρονισμού* (CLK), και δύο συμπληρωματικές *εξόδους* ( $Q$  και  $\bar{Q}$ ).

### ■ Πίνακας λειτουργίας

Ο πίνακας λειτουργίας ενός T flip-flop φαίνεται στον Πίνακα 9.17, από τον

Πίνακας 9.18 Πλήρης μορφή πίνακα λειτουργίας T flip-flop

T	Q <sub>τρέχουσα</sub>	Q <sub>επόμενη</sub>
0	0	0
0	1	1
1	0	1
1	1	0



Σχήμα 9.23 Διάγραμμα καταστάσεων T flip-flop

Πίνακας 9.19 Πίνακας διέγερσης T flip-flop

Q <sub>τρέχουσα</sub>	Q <sub>επόμενη</sub>	T	Παρατηρήσεις
0	0	0	διατήρηση
0	1	1	εναλλαγή
1	0	0	εναλλαγή
1	1	1	διατήρηση

οποίο μπορούμε να παρατηρήσουμε πως παρέχει τη δυνατότητα *διατήρησης* ή *εναλλαγής* της κατάστασής του, ανάλογα με την τιμή η οποία εφαρμόζεται στην είσοδό του  $T$ . Στην πλήρη του μορφή, ο πίνακας λειτουργίας ενός T flip-flop φαίνεται στον Πίνακα 9.18.

■ **Διάγραμμα καταστάσεων**

Το διάγραμμα καταστάσεων ενός T flip-flop φαίνεται στο Σχήμα 9.23, το οποίο δείχνει εποπτικά πως για την παραμονή σε μια κατάσταση θα πρέπει να θέσουμε  $T = 0$ , ενώ η μετάβαση στην άλλη πραγματοποιείται με την επιλογή  $T = 1$ .

■ **Πίνακας διέγερσης**

Ο πίνακας διέγερσης ενός T flip-flop αντιστακλά την παρατήρηση της προηγούμενης παραγράφου, ότι, δηλαδή, για την παραμονή στην ίδια τιμή εξόδου (διατήρηση της κατάστασης) θα πρέπει να τεθεί  $T = 0$ , ενώ για την εναλλαγή  $T = 1$ , όπως φαίνεται και από τον Πίνακα 9.19.

### ■ Χαρακτηριστική εξίσωση

Μπορεί εύκολα να αποδειχθεί πως η λειτουργία ενός T flip-flop διέπεται από την ακόλουθη χαρακτηριστική εξίσωση:

$$Q_{\text{επόμενη}} = T \oplus Q_{\text{τρέχουσα}} \quad (9.5)$$

### ● Άσκηση 9.9.

Να αποδείξετε τη χαρακτηριστική εξίσωση του T flip-flop.

### 9.2.3 Πρόσθετα χαρακτηριστικά των flip-flops

Τα flip-flops τα οποία χρησιμοποιούνται στα σύγχρονα ψηφιακά συστήματα, εκτός από τις εισόδους που ήδη περιγράψαμε, είναι επιθυμητό σε αρκετές περιπτώσεις να περιλαμβάνουν και τα εξής:

- Ακροδέκτη για *ασύγχρονο set* (preset), προκειμένου να “φορτώνεται” στο flip-flop η επιθυμητή (συνήθως αρχική) τιμή. Σε αντίθεση με τη λειτουργία (σύγχρονου) set του ίδιου του flip-flop, η ενεργοποίηση της λειτουργίας preset είναι *άμεση* (ασύγχρονη).
- Ακροδέκτη για *ασύγχρονο reset* (clear), προκειμένου να εξασφαλίζεται ο *άμεσος* (ασύγχρονος) μηδενισμός του περιεχομένου του (της τιμής εξόδου του).

Τα κυκλωματικά σύμβολα των flip-flops διαφοροποιούνται ανάλογα με τον τύπο τους, τον τρόπο πυροδότησής τους, και τα πρόσθετα χαρακτηριστικά τα οποία ενδεχομένως να ενσωματώνουν. Εκτός από τα κυκλωματικά σύμβολα των flip-flops τα οποία ήδη περιγράψαμε, άλλα σύμβολα τα οποία μπορούμε να συναντήσουμε στα σχηματικά διαγράμματα ψηφιακών συστημάτων παρουσιάζονται – ενδεικτικά – στον Πίνακα 9.20.

### 9.2.4 Εφαρμογές των flip-flops

Τα flip-flops βρίσκουν πληθώρα εφαρμογών, μεταξύ των οποίων συγκαταλέγονται οι εξής:

- διαιρέτες συχνότητας
- μνήμες (καταχωρητές – registers)
- καταχωρητές-ολισθητές (shift registers)
- απαριθμητές (counters)
- μηχανές καταστάσεων (state machines)

Πίνακας 9.20 Παραδείγματα συμβόλων flip-flops διάφορων τύπων

Σύμβολο	Περιγραφή
	<p>Θετικά πυροδοτούμενο JK flip-flop με ακροδέκτη ασύγχρονου reset (clr)</p>
	<p>Αρνητικά πυροδοτούμενο D flip-flop με ακροδέκτη ασύγχρονου reset (clr)</p>
	<p>Αρνητικά πυροδοτούμενο T flip-flop, με ακροδέκτη ασύγχρονου reset το οποίο ενεργοποιείται με μηδενισμό του αντίστοιχου ακροδέκτη (clr)</p>

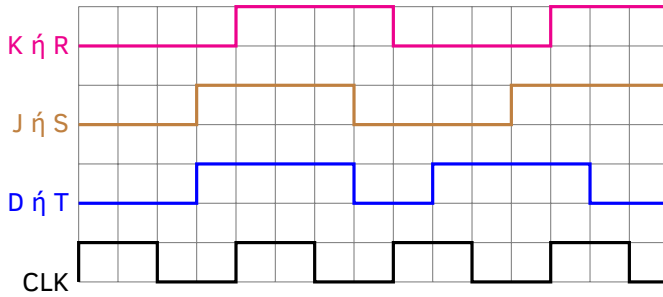
Παραδείγματα εφαρμογών των flip-flops θα μελετήσουμε στα μαθήματα που ακολουθούν.

**Άσκηση 9.10.**

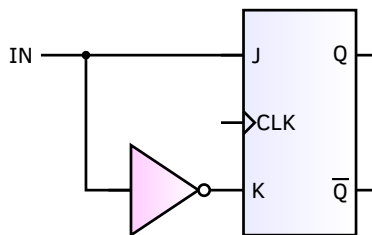
Δίνονται τα σήματα του Σχήματος 9.24. Με βάση τα σήματα αυτά (όποια χρειάζονται σε κάθε περίπτωση), να βρείτε τις κυματομορφές εξόδου (Q) για όλους τους τύπους μανδαλωτών και αρνητικά πυροδοτούμενων flip-flops τους οποίους εξετάσαμε. Υποθέστε πως οι μανδαλωτές και τα flip-flops βρίσκονται αρχικά σε κατάσταση reset.

**Άσκηση 9.11.**

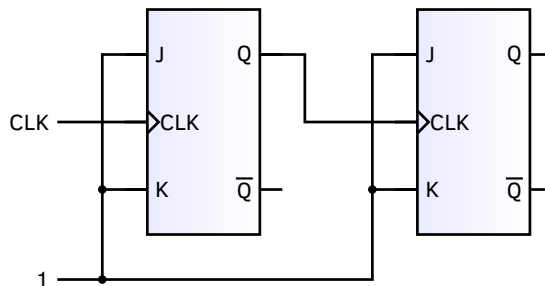
Να βρεθεί ο πίνακας λειτουργίας του κυκλώματος του Σχήματος 9.25. Σε ποιον τύπο flip-flop αντιστοιχεί;



Σχήμα 9.24 Κυματομορφές για τα σήματα της Άσκησης 9.10



Σχήμα 9.25 Κύκλωμα για την Άσκηση 9.11



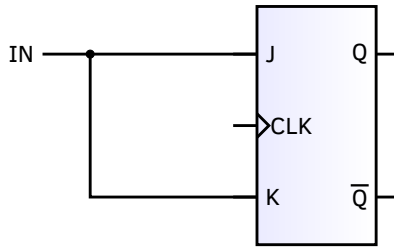
Σχήμα 9.26 Κύκλωμα για την Άσκηση 9.12

### ● Άσκηση 9.12.

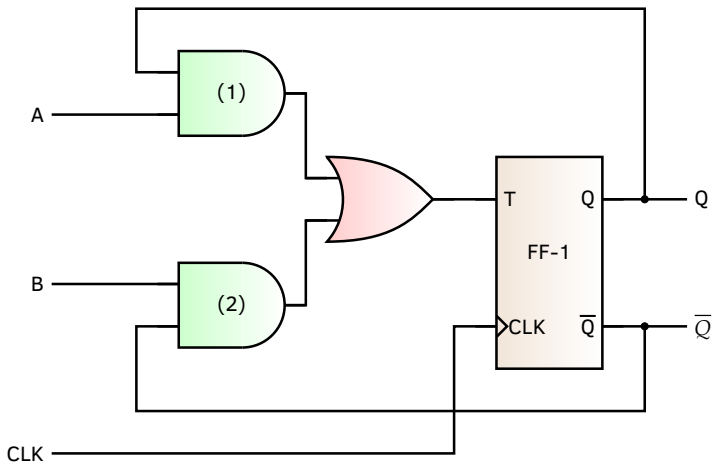
Δίνεται το κύκλωμα του Σχήματος 9.26. Να βρεθεί το διάγραμμα χρονοισμού του και να εξηγηθεί η χρησιμότητά του.

### ● Άσκηση 9.13.

Να βρεθεί ο πίνακας λειτουργίας του κυκλώματος του Σχήματος 9.27. Σε ποιον τύπο flip-flop αντιστοιχεί;



Σχήμα 9.27 Κύκλωμα για την Άσκηση 9.13



Σχήμα 9.28 Κύκλωμα για την Άσκηση 9.14

● **Άσκηση 9.14.**

Να βρεθεί ο πίνακας λειτουργίας του κυκλώματος του Σχήματος 9.28. Σε ποιον τύπο flip-flop αντιστοιχεί;

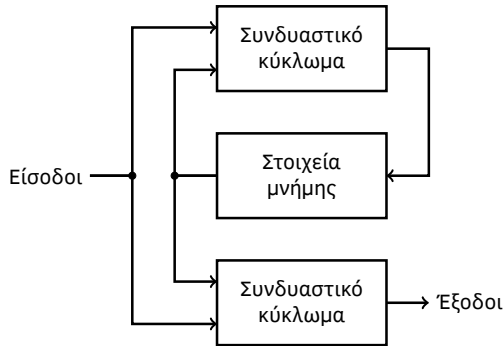
## ΑΚΟΛΟΥΘΙΑΚΑ ΚΥΚΛΩΜΑΤΑ

Στο κεφάλαιο αυτό θα συστηματοποιήσουμε την περιγραφή των *ακολουθιακών* κυκλωμάτων για τα οποία έχουμε ήδη κάνει ορισμένες αναφορές στα κεφάλαια που προηγήθηκαν. Έχοντας προηγουμένως εξοικειωθεί με τις βασικές τους δομικές μονάδες, όπως π.χ. τα flip-flops, θα περιγράψουμε απλές αλλά ευρύτατα διαδεδομένες εφαρμογές *ασύγχρονων* ακολουθιακών κυκλωμάτων, όπως οι απαριθμητές κυμάτων, και θα αναπτύξουμε μεθοδολογία για την *ανάλυση* – δηλαδή τον προσδιορισμό της συμπεριφοράς – *σύγχρονων* ακολουθιακών κυκλωμάτων. Πιο πριν, θα επιχειρήσουμε μια στοιχειώδη παρουσίαση των θεωρητικών μοντέλων τα οποία έχουν καθιερωθεί για την περιγραφή ακολουθιακών κυκλωμάτων, και συγκεκριμένα τα μοντέλα Mealy και Moore. Παρόλο που, τόσο η *ανάλυση*, όσο και η *σύνθεση* ακολουθιακών κυκλωμάτων βασίζονται σε κοινές αρχές, θα επικεντρωθούμε εδώ σε θέματα ανάλυσης, για να ασχοληθούμε αποκλειστικά με τη σύνθεση στο επόμενο κεφάλαιο.

Όπως είχαμε την ευκαιρία να δούμε και σε προηγούμενα μαθήματα, ένα ψηφιακό κύκλωμα ονομάζεται *ακολουθιακό* (sequential) όταν οι τιμές των εξόδων του δεν εξαρτώνται μόνο από τις τρέχουσες τιμές των εισόδων του, αλλά και από τις τιμές των εισόδων (ή, ισοδύναμα, των εξόδων του) του σε *προηγούμενες* χρονικές στιγμές. Για την “απομνημόνευση” της κατάστασης του κυκλώματος σε προηγούμενες χρονικές στιγμές χρησιμοποιούνται στοιχεία *μνήμης* (όπως, για παράδειγμα, οι μανδαλωτές ή τα flip-flops). Οποιοδήποτε ακολουθιακό κύκλωμα μπορεί να περιγραφεί είτε σαν μια *μηχανή Mealy*, είτε σαν μια *μηχανή Moore*, σύμφωνα με την ενότητα που ακολουθεί.

### 10.1 Μοντέλα ακολουθιακών κυκλωμάτων

Στην ενότητα αυτή θα αναφερθούμε συνοπτικά στις βασικές αρχές οι οποίες διέπουν τα μοντέλα που χρησιμοποιούνται για την περιγραφή ακο-



Σχήμα 10.1 Διάγραμμα βαθμίδων μηχανής Mealy

λουθιακών κυκλωμάτων, αποφεύγοντας τη μαθηματική ανάλυση του θέματος η οποία βρίσκεται έξω από τους στόχους αυτού του βιβλίου. Για πληρέστερη παρουσίαση ο ενδιαφερόμενος αναγνώστης μπορεί να ανατρέξει στη σχετική βιβλιογραφία [10].

### 10.1.1 Μηχανή Mealy

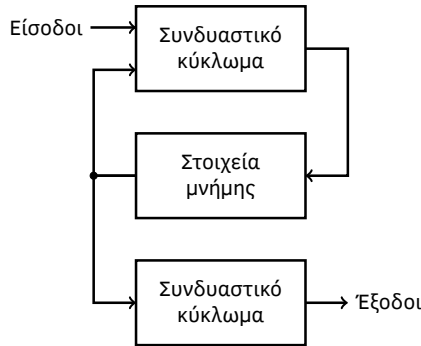
Στη γενική της μορφή, μια *μηχανή Mealy* περιγράφεται από το διάγραμμα βαθμίδων (block diagram) του Σχήματος 10.1, και αποτελείται από δύο βαθμίδες οι οποίες περιέχουν συνδυαστικά λογικά κυκλώματα, και από μια βαθμίδα με στοιχεία μνήμης στα οποία αποθηκεύεται η *κατάσταση* της μηχανής. Όπως προκύπτει από τη μελέτη του διαγράμματος βαθμίδων, η κατάσταση της μηχανής καθορίζεται όχι μόνο από τις τιμές των εισόδων της, αλλά και από την προηγούμενα αποθηκευμένη κατάσταση, όπως υποδηλώνει ο βρόχος *ανάδρασης* στο Σχήμα 10.1. Από την άλλη πλευρά, το μοντέλο *Mealy* προβλέπει για τις εξόδους της μηχανής την εξάρτησή τους όχι μόνο από την αποθηκευμένη στα στοιχεία μνήμης κατάσταση της, αλλά και από τις στιγμιαίες τιμές των εισόδων της.

Επειδή οι εναλλαγές των εισόδων οποιουδήποτε ψηφιακού κυκλώματος είναι, γενικά, ασύγχρονες, οι μηχανές Mealy είναι προσηφορότερες για την περιγραφή *ασύγχρονων* ακολουθιακών κυκλωμάτων<sup>1</sup>.

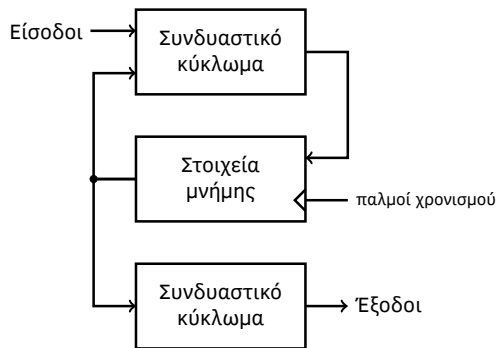
### 10.1.2 Μηχανή Moore

Στη γενική της μορφή, μια *μηχανή Moore* περιγράφεται από το διάγραμμα βαθμίδων του Σχήματος 10.2. Συγκρίνοντας με το αντίστοιχο διάγραμμα βαθμίδων μιας μηχανής Mealy, μπορούμε να παρατηρήσουμε πως σε μια μη-

<sup>1</sup> Μπορεί να αποδειχθεί πως οποιαδήποτε μηχανή Mealy μπορεί να μετατραπεί σε μια μηχανή Moore, και το αντίστροφο.



Σχήμα 10.2 Διάγραμμα βαθμίδων μηχανής Moore



Σχήμα 10.3 Διάγραμμα βαθμίδων 'σύγχρονης' μηχανής Moore

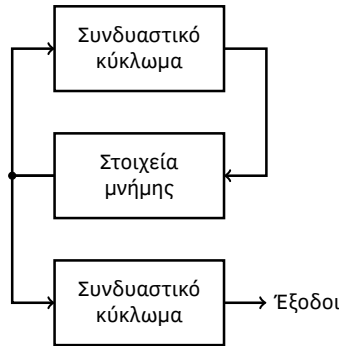
χανή Moore οι έξοδοι καθορίζονται μόνο από την αποθηκευμένη στα στοιχεία μνήμης κατάσταση της και όχι από τις εισόδους της μηχανής<sup>2</sup>.

Επιλέγοντας *σύγχρονα* στοιχεία μνήμης (π.χ. ακμοπυροδοτήτα flip-flops), οι μηχανές Moore μπορούν να περιγράψουν *σύγχρονα* ακολουθιακά κυκλώματα κατά τον τρόπο που υποδεικνύει το διάγραμμα βαθμίδων του Σχήματος 10.3. Θα πρέπει να τονίσουμε πως το σήμα χρονισμού ενός σύγχρονου ακολουθιακού κυκλώματος δεν θεωρείται ως είσοδος, με την έννοια του όρου όπως χρησιμοποιείται σε ένα μοντέλο μηχανής Moore.

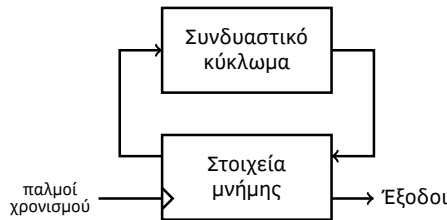
### 10.1.3 Μοντέλα ακολουθιακών κυκλωμάτων χωρίς εισόδους

Σε πολλές εφαρμογές [π.χ. σε κυκλώματα *απαριθμητών* (counters)] τα ακολουθιακά κυκλώματα δεν διαθέτουν εισόδους. Στην περίπτωση αυτή, τα μοντέλα Mealy και Moore μπορούν να απλοποιηθούν παίρνοντας την κοινή

<sup>2</sup>Φυσικά, υπάρχει εξάρτηση των εξόδων με τις εισόδους καθώς οι δεύτερες διαμορφώνουν την αποθηκευμένη κατάσταση της μηχανής, αλλά η εξάρτηση αυτή είναι έμμεση, και όχι άμεση όπως στο μοντέλο του Mealy.



Σχήμα 10.4 Διάγραμμα βαθμίδων μηχανής Mealy ή Moore χωρίς εισόδους



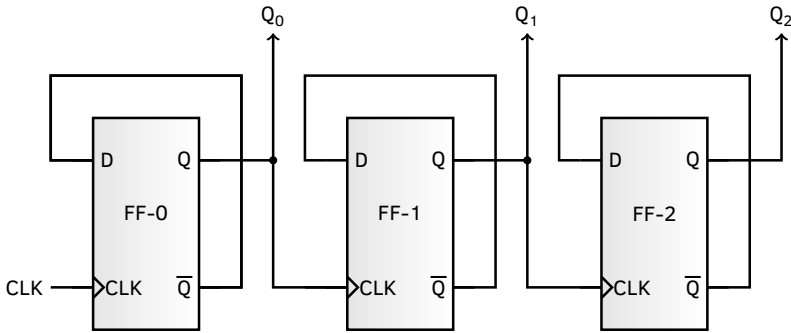
Σχήμα 10.5 Απλουστευμένο διάγραμμα βαθμίδων ‘σύγχρονης’ μηχανής Mealy ή Moore χωρίς εισόδους

μορφή του Σχήματος 10.4. Η πλειοψηφία των κυκλωμάτων τα οποία θα μελετήσουμε σε αυτό αλλά και στο επόμενο κεφάλαιο θα αφορούν κυκλώματα χωρίς εισόδους, η περιγραφή των οποίων μπορεί να γίνει με τη βοήθεια του μοντέλου του Σχήματος 10.4, το οποίο μπορεί να απλουστευθεί περαιτέρω με την υιοθέτηση μοναδικής βαθμίδας συνδυαστικής λογικής. Αν, επιπλέον, θεωρήσουμε την περίπτωση *σύγχρονου* ακολουθιακού κυκλώματος, μπορούμε να καταλήξουμε στο μοντέλο του Σχήματος 10.5 το οποίο αντιστοιχεί σε μια ‘σύγχρονη’ μηχανή Mealy ή Moore χωρίς εισόδους.

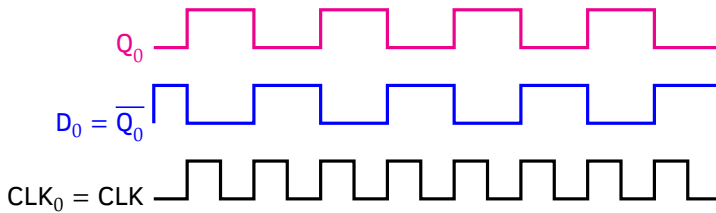
Στο υπόλοιπο αυτού του βιβλίου θα ασχοληθούμε, κυρίως, με ακολουθιακά κυκλώματα τα οποία μπορούν να περιγραφούν από το απλουστευμένο μοντέλο του Σχήματος 10.5.

## 10.2 Ασύγχρονα ακολουθιακά κυκλώματα

Τα *ασύγχρονα* (asynchronous) ακολουθιακά κυκλώματα είναι ταχύτερα σε σχέση με τα σύγχρονα καθώς τα αντίστοιχα στοιχεία μνήμης (π.χ. μανδαλωτές) αποκρίνονται άμεσα στις μεταβολές των εισόδων τους. Παρόλα αυτά, η σχεδιάσή τους είναι δυσκολότερη καθώς θα πρέπει να λαμβάνει υπόψη της την επίδραση των απρόβλεπτων χρονικών μεταβολών των εισόδων στις τιμές των εξόδων του ασύγχρονου κυκλώματος. Για τον λόγο



Σχήμα 10.6 Απαριθμητής κυμάτωσης τριών ψηφίων



Σχήμα 10.7 Διάγραμμα χρονισμού για το flip-flop FF-0 του απαριθμητή κυμάτωσης του Σχήματος 10.6

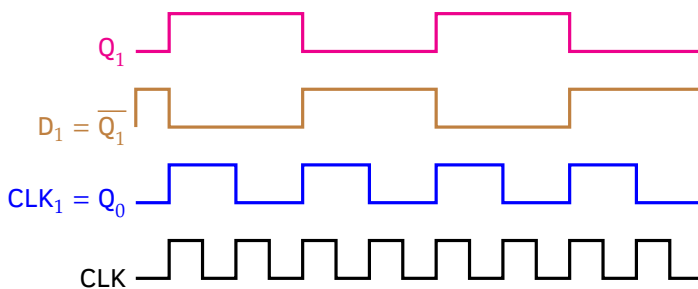
αυτό θα επικεντρωθούμε στο εξής στη μελέτη σύγχρονων ακολουθιακών κυκλωμάτων. Προηγουμένως, θα ήταν ενδιαφέρουσα μια σύντομη παρουσίαση χαρακτηριστικών εφαρμογών ασύγχρονων ακολουθιακών κυκλωμάτων.

### 10.2.1 Απαριθμητής κυμάτωσης

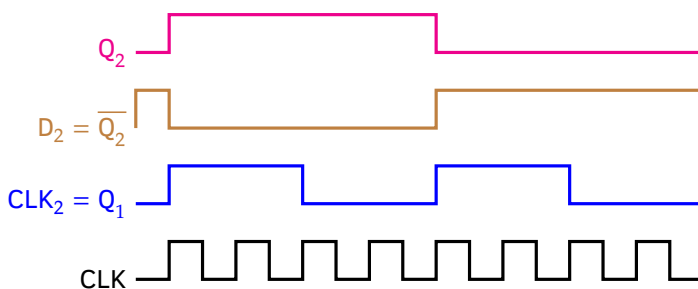
Θα θεωρήσουμε το κύκλωμα του Σχήματος 10.6 και θα αναλύσουμε τη λειτουργία του υποθέτοντας πως όλα τα flip-flops βρίσκονται, αρχικά, σε κατάσταση reset.

- Για το flip-flop FF-0 μπορούμε να βρούμε το διάγραμμα χρονισμού του Σχήματος 10.7, λαμβάνοντας υπόψη μας πως η συμπληρωματική έξοδος  $\overline{Q_0}$ <sup>3</sup> ανατροφοδοτείται στην είσοδο  $D_0$ .
- Για το flip-flop FF-1 μπορούμε να προσδιορίσουμε το διάγραμμα χρονισμού λαμβάνοντας υπόψη πως το σήμα ρολογιού του ταυτίζεται με το σήμα εξόδου  $Q_0$  του FF-0. Επιπλέον, όπως και στην περίπτωση του FF-0, η συμπληρωματική έξοδος  $\overline{Q_1}$  ανατροφοδοτείται στην είσοδο  $D_1$ . Έχουμε, επομένως, το διάγραμμα χρονισμού του Σχήματος 10.8.

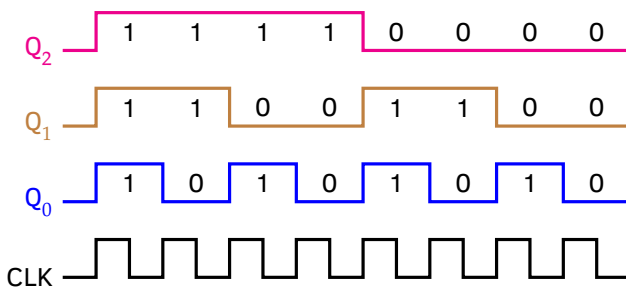
<sup>3</sup>Οι δείκτες υποδηλώνουν τον αριθμό του flip-flop στο οποίο αναφερόμαστε.



Σχήμα 10.8 Διάγραμμα χρονισμού για το flip-flop FF-1 του απαριθμητή κυμάτων της του Σχήματος 10.6



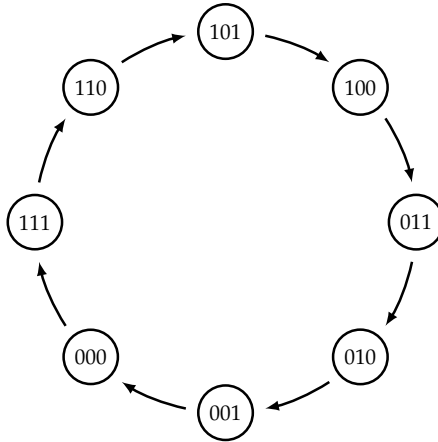
Σχήμα 10.9 Διάγραμμα χρονισμού για το flip-flop FF-2 του απαριθμητή κυμάτων της του Σχήματος 10.6



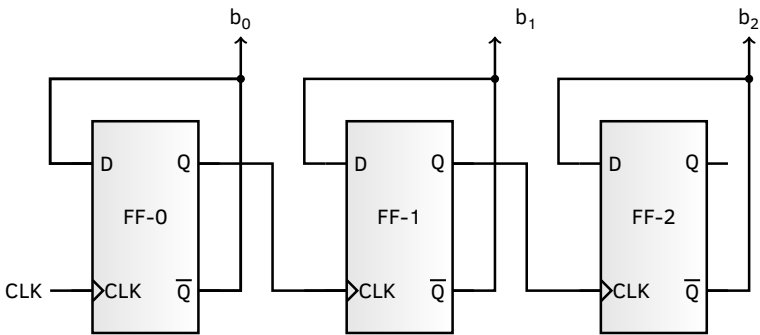
Σχήμα 10.10 Κυματομορφές εξόδου απαριθμητή κυμάτων τριών ψηφίων

- Για το flip-flop FF-2 μπορούμε να εργαστούμε αντίστοιχα, προκειμένου να καταλήξουμε στο διάγραμμα χρονισμού του Σχήματος 10.9.

Συγκεντρώνοντας τις κυματομορφές εξόδου των flip-flops στο κοινό διάγραμμα χρονισμού του Σχήματος 10.10 και θεωρώντας τον τριψήφιο δυαδικό αριθμό  $Q_2Q_1Q_0$  ο οποίος σχηματίζεται από τα ψηφία εξόδου, μπορούμε να καταλήξουμε στο συμπέρασμα πως το κύκλωμα απαριθμεί *κυκλικά* και με *φθίνουσα* σειρά, σύμφωνα με το διάγραμμα καταστάσεων του Σχήματος



Σχήμα 10.11 Διάγραμμα καταστάσεων απεριθμητή κυμάτωσης τριών ψηφίων



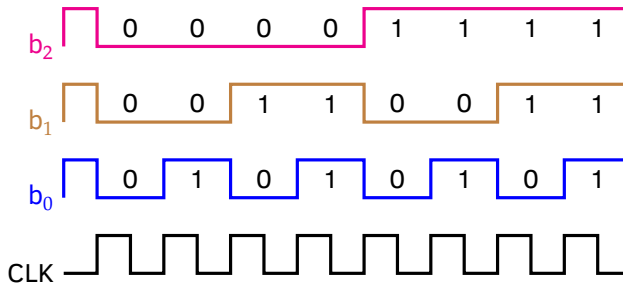
Σχήμα 10.12 Απεριθμητής κυμάτωσης τριών ψηφίων (αύξουσας απαρίθμησης)

**10.11.** Θα πρέπει να αναφερθεί πως, επειδή το κύκλωμα περιλαμβάνει τρία flip-flops (το καθένα από τα οποία ‘αποθηκεύει’ ένα ψηφίο), η κατάσταση του κυκλώματος είναι τριψήφια όπως φαίνεται και από το διάγραμμα καταστάσεων το οποίο περιγράφει τη λειτουργία του.

Πρόκειται για έναν *απεριθμητή κυμάτωσης* (ripple counter), η ονομασία του οποίου οφείλεται στο γεγονός ότι το σήμα ρολογιού διαδίδεται σαν ‘κύμα’ από το ένα flip-flop στο επόμενο.

Αν η λήψη των ψηφίων εξόδου του απεριθμητή γίνει από τα σημεία τα οποία υποδεικνύει το Σχήμα 10.12, τότε το κύκλωμα μπορεί να μετατραπεί σε απεριθμητή *αύξουσας* απαρίθμησης. Πράγματι, για τις κυματομορφές  $b_2$ ,  $b_1$  και  $b_0$  – οι οποίες αποτελούν τα συμπληρώματα των  $Q_2$ ,  $Q_1$  και  $Q_0$ , αντίστοιχα – προκύπτει το διάγραμμα χρονισμού του Σχήματος 10.13, το οποίο επιβεβαιώνει την αλλαγή φοράς της απαρίθμησης.

Ο απεριθμητής κυμάτωσης είναι ένα *ασύγχρονο* ακολουθιακό κύκλωμα,



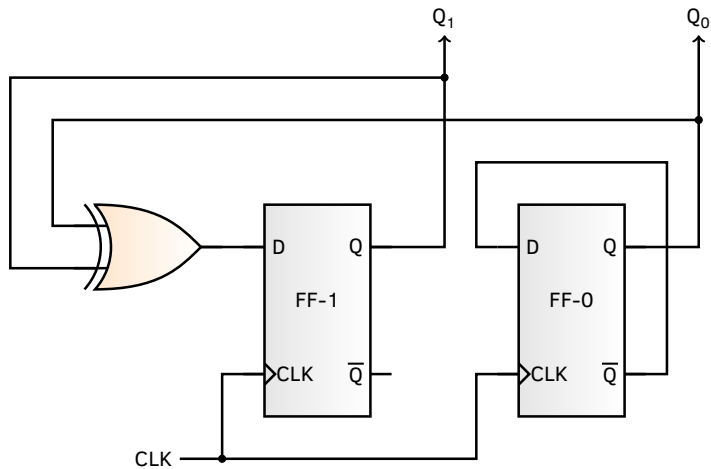
Σχήμα 10.13 Κυματομορφές εξόδου απαριθμητή κυμάτωσης τριών ψηφίων (αύξουσας απαρίθμησης)

παρόλο που η απαρίθμηση την οποία εκτελεί 'ρυθμοδοτείται' από το σήμα ρολογιού CLK. Το κύκλωμα αποτελεί μια 'μηχανή' χωρίς εισόδους, δεν εμπίπτει ωστόσο στο απλουστευμένο διάγραμμα βαθμίδων μιας 'σύγχρονης' μηχανής Mealy ή Moore χωρίς εισόδους του Σχήματος 10.5 καθώς, από τα τρία στοιχεία μνήμης (flip-flops) τα οποία διαθέτει, μόνο το ένα χρονίζεται απευθείας από το σήμα του ρολογιού (CLK).

### 10.2.2 Διαιρέτης συχνότητας

Ο απαριθμητής κυμάτωσης της προηγούμενης παραγράφου μπορεί να θεωρηθεί και ως *διαιρέτης συχνότητας* (frequency divider). Πράγματι, αν παρατηρήσουμε τις κυματομορφές εξόδου ενός απαριθμητή κυμάτωσης (βλπ. Σχήμα 10.10 ή Σχήμα 10.13) μπορούμε να διαπιστώσουμε πως η έξοδος κάθε flip-flop του κυκλώματος μεταβάλλεται με συχνότητα υποπολλαπλάσια της συχνότητας του ρολογιού. Πιο συγκεκριμένα, η έξοδος του FF-0 έχει συχνότητα ίση με το ήμισυ της συχνότητας του ρολογιού, η έξοδος του FF-1 με το υποτετραπλάσιο και η έξοδος του FF-2 με το υπο-οκταπλάσιο.

Το συγκεκριμένο χαρακτηριστικό είναι εξαιρετικά χρήσιμο, ιδιαίτερα στην περίπτωση πολύπλοκων ψηφιακών συστημάτων τα οποία χρησιμοποιούν σήματα ρολογιού με διαφορετικές συχνότητες. Στα συστήματα αυτά είναι προτιμότερη η παραγωγή του σήματος ρολογιού με την υψηλότερη συχνότητα και, από αυτό, των σημάτων με μικρότερες συχνότητες με τη βοήθεια διαιρέτων συχνότητας, αντί της ανεξάρτητης παραγωγής των επιμέρους σημάτων ρολογιού, δεδομένου ότι τα κυκλώματα τα οποία παράγουν περιοδικά σήματα (ταλαντωτές) είναι πολύπλοκα στην κατασκευή τους και καταλαμβάνουν σχετικά μεγάλο όγκο. Επιπλέον, η παραγωγή υποπολλαπλασίων μιας συχνότητας είναι δυσκολότερη όταν πραγματοποιείται μέσω ανεξάρτητων ταλαντωτών, λόγω των αναπόφευκτων αποκλίσεων συχνότητας μεταξύ τους.



Σχήμα 10.14 Ακολουθιακό κύκλωμα για τα Παραδείγματα 10.1 και 10.2

### 10.3 Ανάλυση σύγχρονων ακολουθιακών κυκλωμάτων

Στην ενότητα αυτή θα παρουσιάσουμε μεθόδους ανάλυσης σύγχρονων ακολουθιακών κυκλωμάτων, μέσω ενδεικτικών παραδειγμάτων. Αξίζει να υπενθυμίσουμε πως με τον όρο ‘*ανάλυση*’ ενός ακολουθιακού κυκλώματος εννοούμε τη διαδικασία με την οποία μπορούμε, από το σχηματικό διάγραμμα του κυκλώματος, να καταλήξουμε στην περιγραφή της συμπεριφοράς του (π.χ. στον πίνακα λειτουργίας του, ή/και στο διάγραμμα καταστάσεων).

#### 10.3.1 Κυκλώματα χωρίς εισόδους

Τα παραδείγματα αυτής της παραγράφου αναφέρονται σε ακολουθιακά κυκλώματα *χωρίς εισόδους*. Πρόκειται για κυκλώματα οι έξοδοι των οποίων ακολουθούν προκαθορισμένη χρονική εξέλιξη, χωρίς να επηρεάζονται από ‘εξωτερικά’ σήματα. Χαρακτηριστικό παράδειγμα ακολουθιακών κυκλωμάτων χωρίς εισόδους είναι τα κυκλώματα των απαριθμητών.

##### ■ Παράδειγμα 10.1.

Έστω το κύκλωμα του Σχήματος 10.14. Θα αναλύσουμε τη συμπεριφορά του με σκοπό τον προσδιορισμό του διαγράμματος καταστάσεων του.

Αρκεί να προσδιορίσουμε τον *πίνακα λειτουργίας* του κυκλώματος, ο οποίος θα απεικονίζει τη διαδοχή των καταστάσεων του. Μια πρώτη παρατήρηση αφορά τον αριθμό των flip-flops ο οποίος και καθορίζει τον αριθμό των καταστάσεων. Το κύκλωμα περιλαμβάνει δύο flip-flops, επομένως οι καταστάσεις του θα είναι διψή-

Πίνακας 10.1 Πίνακας λειτουργίας του κυκλώματος του Σχήματος 10.14 (ελλιπής)

$Q_{1\tau}$	$Q_{0\tau}$	$Q_{1\varepsilon}$	$Q_{0\varepsilon}$
0	0	?	?
0	1	?	?
1	0	?	?
1	1	?	?

φίες και θα έχουν τη μορφή  $Q_1Q_0$ , όπου  $Q_1$  και  $Q_0$  οι έξοδοι των FF-1 και FF-0, αντίστοιχα. Θα έχουμε, επομένως, τέσσερις καταστάσεις (00, 01, 10, 11) για καθεμιά από τις οποίες θα πρέπει να προσδιορίσουμε την επόμενη κατάσταση. Η διαδοχή των καταστάσεων μπορεί να αναπαρασταθεί με τον πίνακα λειτουργίας του Πίνακα 10.1, όπου οι δείκτες ‘τ’ συμβολίζουν την τρέχουσα κατάσταση ενώ οι δείκτες ‘ε’ την επόμενη, η οποία απομένει να προσδιοριστεί. Θα πρέπει να επισημανθεί πως το κύκλωμα δεν διαθέτει εισόδους<sup>4</sup>, επομένως ο πίνακας λειτουργίας περιλαμβάνει μόνο τις τρέχουσες και τις επόμενες τιμές των εξόδων.

Ως τιμές των εξόδων των αντίστοιχων flip-flops, οι επόμενες τιμές  $Q_{1\varepsilon}$  και  $Q_{0\varepsilon}$  των εξόδων του κυκλώματος θα καθορίζονται από τις αντίστοιχες τρέχουσες τιμές τους  $Q_{1\tau}$  και  $Q_{0\tau}$  καθώς και από τις τρέχουσες τιμές  $D_{1\tau}$  και  $D_{0\tau}$  στις εισόδους των αντίστοιχων flip-flops. Για την είσοδο  $D_{1\tau}$  του FF-1 η τοπολογία του κυκλώματος υπαγορεύει τη σχέση:

$$D_{1\tau} = Q_{1\tau} \oplus Q_{0\tau}$$

Παρόμοια, για την είσοδο  $D_{0\tau}$  του FF-0 ισχύει:

$$D_{0\tau} = \overline{Q_{0\tau}}$$

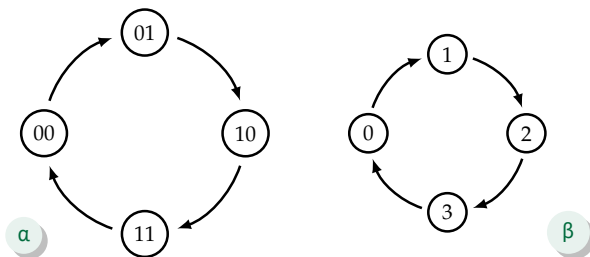
Χρησιμοποιώντας τις προηγούμενες σχέσεις μπορούμε να υπολογίσουμε τις τρέχουσες τιμές των εισόδων των flip-flops για κάθε συνδυασμό τρεχουσών τιμών των εξόδων τους, όπως φαίνεται στην τρίτη και στην τέταρτη στήλη του Πίνακα 10.2.

Έχοντας υπολογίσει τις τρέχουσες τιμές των εισόδων των flip-flops, και δεδομένων των τρεχουσών τιμών των εξόδων τους, μπορούμε να προσδιορίσουμε τις επόμενες τιμές των εξόδων με βάση τον πίνακα λειτουργίας ενός D flip-flop. Καταλήγουμε, συνεπώς, στον Πίνακα 10.2 ο οποίος αντιστοιχεί στον πλήρη πίνακα λειτουργίας του κυκλώματος όπου οι δύο τελευταίες στήλες αντιπροσωπεύουν τις επόμενες τιμές των εξόδων.

<sup>4</sup>Όπως έχει ήδη αναφερθεί, το σήμα του ρολογιού δεν θεωρείται ως ‘είσοδος’ ενός ακολουθιακού κυκλώματος.

Πίνακας 10.2 Πίνακας λειτουργίας του κυκλώματος του Σχήματος 10.14

$Q_{1τ}$	$Q_{0τ}$	$D_{1τ} = Q_{1τ} \oplus Q_{0τ}$	$D_{0τ} = \overline{Q_{0τ}}$	$Q_{1ε}$	$Q_{0ε}$
0	0	0	1	0	1
0	1	1	0	1	0
1	0	1	1	1	1
1	1	0	0	0	0



Σχήμα 10.15 Διάγραμμα καταστάσεων του κυκλώματος του Σχήματος 10.14, (α) σε δυαδική και (β) σε δεκαδική μορφή

Με τη βοήθεια του πίνακα λειτουργίας μπορούμε εύκολα να σχεδιάσουμε το αντίστοιχο διάγραμμα καταστάσεων, όπως φαίνεται στο Σχήμα 10.15.

Η μελέτη του διαγράμματος καταστάσεων μπορεί να μας οδηγήσει στο συμπέρασμα πως το κύκλωμα το οποίο μελετήσαμε αντιστοιχεί σε έναν *απαριθμητή modulo-4*, με *αύξουσα* απαρίθμηση. Με την ευκαιρία, να αναφέρουμε πως, γενικά, ονομάζουμε έναν *απαριθμητή modulo-N* όταν διαθέτει τη δυνατότητα απαρίθμησης από 0 έως  $N-1$ .

■ Παράδειγμα 10.2.

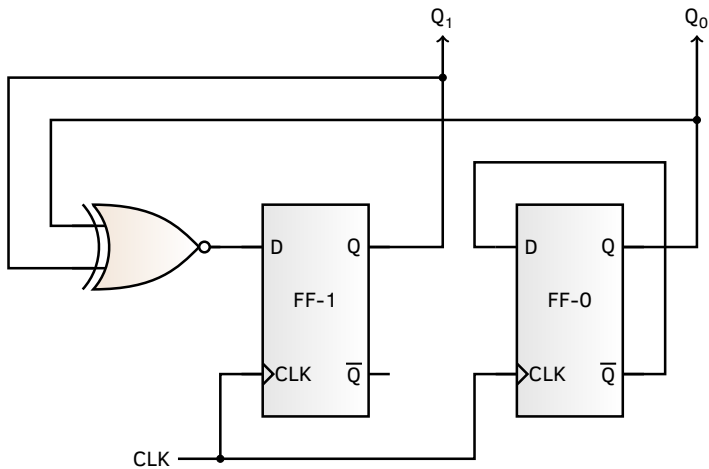
Θα μελετήσουμε το κύκλωμα του προηγούμενου παραδείγματος, χρησιμοποιώντας αυτή τη φορά τη χαρακτηριστική εξίσωση του D flip-flop.

Η εφαρμογή της χαρακτηριστικής εξίσωσης  $Q_ε = D$  του flip-flop τύπου D, δίνει για κάθε flip-flop του κυκλώματος:

- **FF-0:**  $Q_{0ε} = D_0$
- **FF-1:**  $Q_{1ε} = D_1$

Όπως είδαμε και στο προηγούμενο παράδειγμα, η τοπολογία του κυκλώματος μας επιτρέπει να γράψουμε:

- **FF-0:**  $D_0 = \overline{Q_{0τ}}$
- **FF-1:**  $D_1 = Q_{0τ} \oplus Q_{1τ}$



Σχήμα 10.16 Ακολουθιακό κύκλωμα για την Άσκηση 10.1

Συνδυάζοντας τις προηγούμενες σχέσεις βρίσκουμε:

$$Q_{0ε} = \overline{Q_{0τ}}$$

$$Q_{1ε} = Q_{0τ} \oplus Q_{1τ}$$

Οι σχέσεις αυτές συσχετίζουν τις επόμενες τιμές των εξόδων με τις τρέχουσες, οπότε η αντικατάσταση σε αυτές όλων των συνδυασμών τρεχουσών τιμών μπορεί να οδηγήσει στον πίνακα λειτουργίας και, από αυτόν, στο διάγραμμα καταστάσεων, όπως είδαμε στο προηγούμενο παράδειγμα.

● **Άσκηση 10.1.**

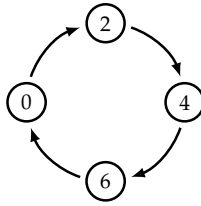
Να βρεθεί το διάγραμμα καταστάσεων του ακολουθιακού κυκλώματος του Σχήματος 10.16.

● **Άσκηση 10.2.**

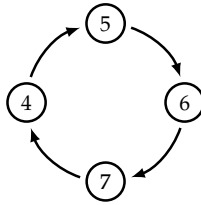
Χρησιμοποιώντας τον απαριθμητή του Παραδείγματος 10.1, να σχεδιαστεί κύκλωμα απαριθμητή *άρτιων* αριθμών με αύξουσα απαρίθμηση, σύμφωνο με το διάγραμμα καταστάσεων του Σχήματος 10.17.

● **Άσκηση 10.3.**

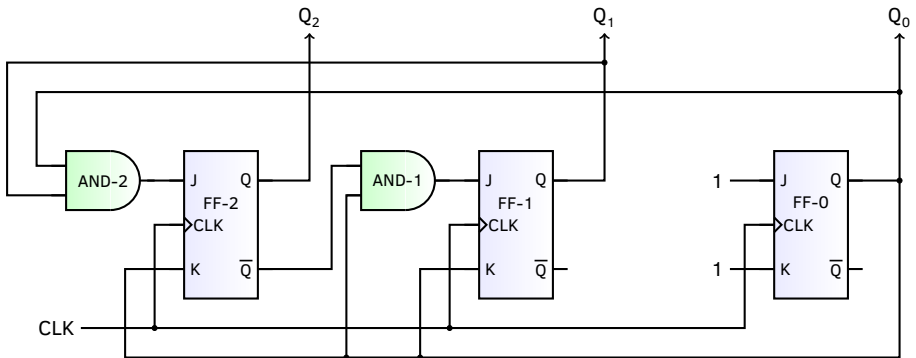
Χρησιμοποιώντας τον απαριθμητή του Παραδείγματος 10.1, να σχεδιαστεί κύκλωμα απαριθμητή *άρτιων* αύξουσας απαρίθμησης, σύμ-



Σχήμα 10.17 Διάγραμμα καταστάσεων του κυκλώματος της Άσκησης 10.2



Σχήμα 10.18 Διάγραμμα καταστάσεων του κυκλώματος της Άσκησης 10.3



Σχήμα 10.19 Ακολουθιακό κύκλωμα για το Παράδειγμα 10.3

φωνο με το διάγραμμα καταστάσεων του Σχήματος 10.18.

■ Παράδειγμα 10.3.

Έστω το κύκλωμα του Σχήματος 10.19. Θα προσδιορίσουμε το διάγραμμα καταστάσεών του.

Μπορούμε να χρησιμοποιήσουμε τη χαρακτηριστική εξίσωση του JK flip-flop ( $Q_{ε} = \bar{K} \cdot Q_{\tau} + J \cdot \bar{Q}_{\tau}$ ), η εφαρμογή της οποίας για κάθε flip-flop του κυκλώματος δίνει:

- **FF-0:**  $Q_{0ε} = \bar{K}_0 \cdot Q_{0\tau} + J_0 \cdot \bar{Q}_{0\tau}$

Πίνακας 10.3 Πίνακας λειτουργίας του κυκλώματος του Παραδείγματος 10.3

τρέχουσα			επόμενη		
Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>	Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>
0	0	0	0	0	1
0	0	1	0	1	0
0	1	0	0	1	1
0	1	1	1	0	0
1	0	0	1	0	1
1	0	1	0	0	0
1	1	0	1	1	1
1	1	1	0	0	0

- **FF-1:**  $Q_{1ε} = \overline{K_1} \cdot Q_{1τ} + J_1 \cdot \overline{Q_{1τ}}$
- **FF-2:**  $Q_{2ε} = \overline{K_2} \cdot Q_{2τ} + J_2 \cdot \overline{Q_{2τ}}$

Επιπλέον, η τοπολογία του κυκλώματος υποδεικνύει τα εξής:

- **FF-0:**  $J_0 = K_0 = 1$
- **FF-1:**  $J_1 = Q_{0τ} \cdot \overline{Q_{2τ}}$ , και  $K_1 = Q_{0τ}$
- **FF-2:**  $J_2 = Q_{0τ} \cdot Q_{1τ}$ , και  $K_2 = Q_{0τ}$

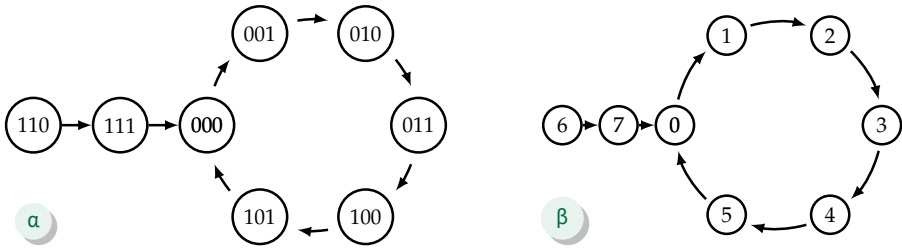
Συνδυάζοντας τις προηγούμενες σχέσεις βρίσκουμε:

$$Q_{0ε} = \overline{Q_{0τ}}$$

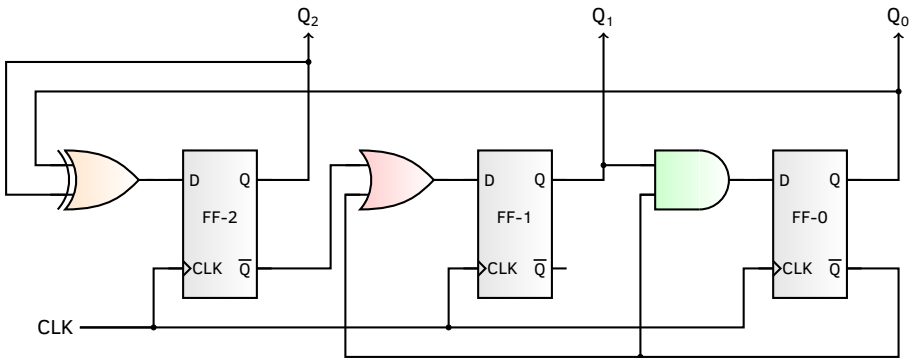
$$Q_{1ε} = Q_{1τ} \cdot \overline{Q_{0τ}} + \overline{Q_{2τ}} \cdot \overline{Q_{1τ}} \cdot Q_{0τ}$$

$$Q_{2ε} = Q_{2τ} \cdot \overline{Q_{0τ}} + \overline{Q_{2τ}} \cdot Q_{1τ} \cdot Q_{0τ}$$

Με τη βοήθεια των προηγούμενων σχέσεων μπορούμε να συμπληρώσουμε τον Πίνακα 10.3, ο οποίος αντιστοιχεί στον πίνακα λειτουργίας του κυκλώματος. Εποπτική μορφή του πίνακα λειτουργίας αποτελεί το διάγραμμα καταστάσεων του κυκλώματος το οποίο παρουσιάζεται στο Σχήμα 10.20. Το διάγραμμα καταστάσεων υποδηλώνει πως το κύκλωμα πρόκειται για κυκλικό απαριθμητή modulo-6. Σε αντίθεση με τους απαριθμητές των προηγούμενων παραδειγμάτων, ο απαριθμητής αυτός διαθέτει πρόβλεψη για την περίπτωση κατά την οποία θα βρεθεί σε μια ‘μη αναμενόμενη’ κατάσταση, όπως εκείνες που αντιστοιχούν στους αριθμούς 6 και 7. Σε όλα τα ακολουθιακά κυκλώματα υπάρχει το ενδεχόμενο να εισέλθουν σε κάποια μη προβλεπόμενη κατάσταση, ιδιαίτερα κατά τη φάση της *αρχικοποίησης* του κυκλώματος, δηλαδή τη στιγμή που τίθενται σε λειτουργία. Για τον λόγο αυτό ο σχεδιαστής τους θα πρέπει να έχει προβλέψει μηχανισμούς για την



Σχήμα 10.20 Διάγραμμα καταστάσεων του κυκλώματος του Παραδείγματος 10.3, (α) σε δυαδική και (β) σε δεκαδική μορφή

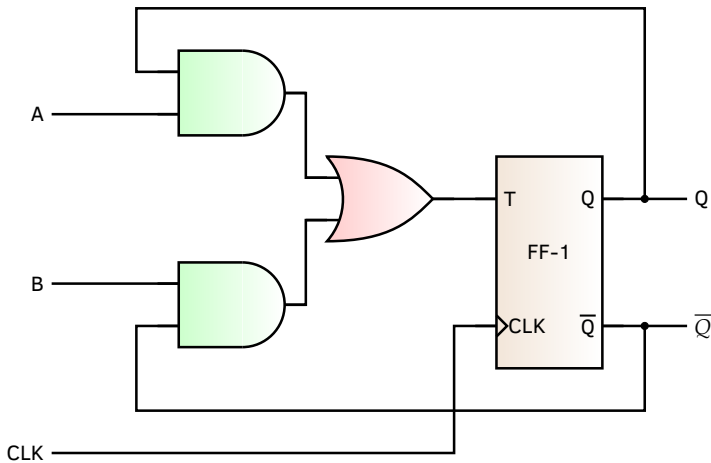


Σχήμα 10.21 Ακολουθιακό κύκλωμα για την Άσκηση 10.4

ορθή εισαγωγή τους στον αναμενόμενο κύκλο λειτουργίας τους. Στην αντίθετη περίπτωση, το κύκλωμα ενδέχεται να εμφανίζει μη αποδεκτή συμπεριφορά. Ένας τρόπος αντιμετώπισης του προβλήματος είναι ο κατάλληλος χειρισμός των μη επιθυμητών καταστάσεων, όπως στην περίπτωση του συγκεκριμένου παραδείγματος. Ένας άλλος είναι η αξιοποίηση των μηχανισμών preset τους οποίους πιθανώς να διαθέτουν τα flip-flops με τα οποία θα υλοποιηθεί το ακολουθιακό κύκλωμα, ώστε αυτό να τίθεται εξ αρχής σε μια έγκυρη κατάσταση λειτουργίας.

**Άσκηση 10.4.**

Να αναλυθεί το ακολουθιακό κύκλωμα του Σχήματος 10.21.



Σχήμα 10.22 Κύκλωμα για το Παράδειγμα 10.4

### 10.3.2 Κυκλώματα με εισόδους

Οι μέθοδοι τις οποίες ακολουθούμε για την ανάλυση σύγχρονων ακολουθιακών κυκλωμάτων που διαθέτουν εισόδους είναι παρόμοιες με τις μεθόδους που παρουσιάσαμε στην προηγούμενη ενότητα για την ανάλυση κυκλωμάτων χωρίς εισόδους. Στη συνέχεια θα παραθέσουμε ορισμένα ενδεικτικά παραδείγματα.

#### ■ Παράδειγμα 10.4.

Θα αναλύσουμε το κύκλωμα του Σχήματος 10.22, όπου  $A$  και  $B$  οι εισοδοί του.

Το κύκλωμα ταυτίζεται με εκείνο της Άσκησης 9.14, και μια μέθοδος ανάλυσής του μπορεί να βρεθεί στο Παράρτημα IV. Ισοδύναμα, μπορούμε να εργαστούμε ως εξής:

Η χαρακτηριστική εξίσωση ενός T flip-flop επιβάλλει:

$$Q_{\varepsilon} = T \oplus Q_{\tau}$$

Επιπλέον, από την τοπολογία του κυκλώματος μπορούμε να καταλήξουμε στη σχέση:

$$T = A Q_{\tau} + B \overline{Q_{\tau}}$$

Ο συνδυασμός των δύο προηγούμενων σχέσεων μάς οδηγεί στην ακόλουθη χαρακτηριστική εξίσωση:

$$Q_{\varepsilon} = (A Q_{\tau} + B \overline{Q_{\tau}}) \oplus Q_{\tau} \tag{10.1}$$

Πίνακας 10.4 Πίνακας λειτουργίας του κυκλώματος του Σχήματος 10.22

B	A	$Q_{\tau}$	$Q_{\varepsilon}$
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

Αντικαθιστώντας στην προηγούμενη σχέση όλους τους δυνατούς συνδυασμούς τιμών των  $A$ ,  $B$  και  $Q_{\tau}$ , μπορούμε να συμπληρώσουμε τον Πίνακα 10.4 ο οποίος αποτελεί τον πίνακα λειτουργίας του κυκλώματος. Αντιστρέψαμε σκόπιμα τη σειρά των εισόδων  $A$  και  $B$  στον πίνακα λειτουργίας προκειμένου να διαφανεί πως αυτός ταυτίζεται με τον πίνακα λειτουργίας ενός JK flip-flop, όπου οι εισόδοι  $B$  και  $A$  του κυκλώματος αντιστοιχούν στις εισόδους  $J$  και  $K$  του flip-flop.

### ● Άσκηση 10.5.

Να αποδείξετε αλγεβρικά πως η σχέση (10.1) ταυτίζεται με τη χαρακτηριστική εξίσωση ενός JK flip-flop αν θεωρήσουμε  $B = J$  και  $A = K$ .

### ■ Παράδειγμα 10.5.

Θα αναλύσουμε το κύκλωμα του Σχήματος 10.23.

Η εφαρμογή της χαρακτηριστικής εξίσωσης  $Q_{\varepsilon} = D$  του flip-flop τύπου D δίνει για κάθε flip-flop του κυκλώματος:

- **FF-0:**  $Q_{0\varepsilon} = D_0$
- **FF-1:**  $Q_{1\varepsilon} = D_1$

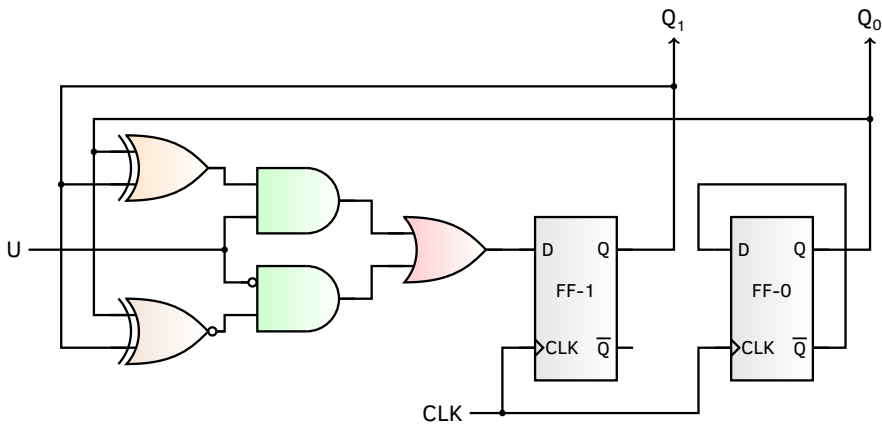
Επιπλέον, η τοπολογία του κυκλώματος μάς επιτρέπει να γράψουμε:

- **FF-0:**  $D_0 = \overline{Q_{0\tau}}$
- **FF-1:**  $D_1 = (Q_{0\tau} \oplus Q_{1\tau})U + (Q_{0\tau} \odot Q_{1\tau})\overline{U}$

Συνδυάζοντας τις προηγούμενες σχέσεις βρίσκουμε:

$$Q_{0\varepsilon} = \overline{Q_{0\tau}}$$

$$Q_{1\varepsilon} = (Q_{0\tau} \oplus Q_{1\tau})U + (Q_{0\tau} \odot Q_{1\tau})\overline{U}$$



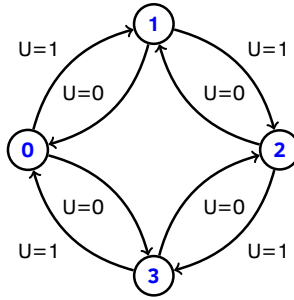
Σχήμα 10.23 Ακολουθιακό κύκλωμα για το Παράδειγμα 10.5

Πίνακας 10.5 Πίνακας λειτουργίας του κυκλώματος του Παραδείγματος 10.5

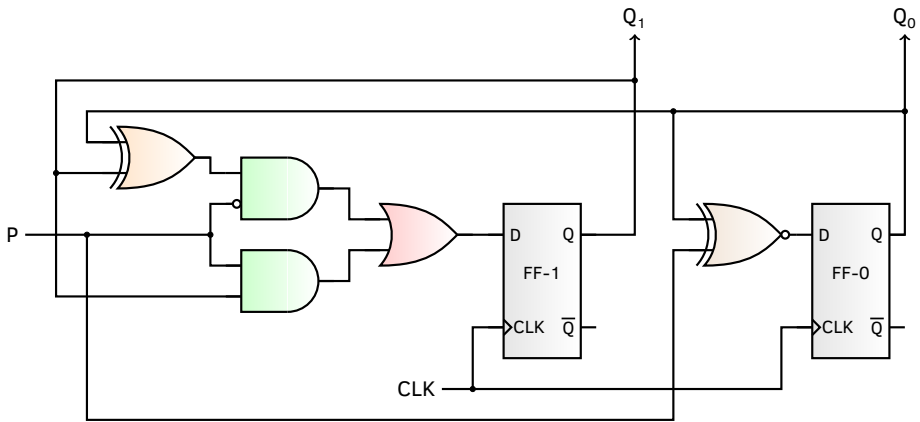
$Q_{1τ}$	$Q_{0τ}$	$U$	$Q_{1ε}$	$Q_{0ε}$
0	0	0	1	1
0	0	1	0	1
0	1	0	0	0
0	1	1	1	0
1	0	0	0	1
1	0	1	1	1
1	1	0	1	0
1	1	1	0	0

Αντικαθιστώντας στις πιο πάνω σχέσεις όλους τους δυνατούς συνδυασμούς των τρεχουσών τιμών των εξόδων των flip-flops καθώς και της εισόδου  $U$  μπορούμε να συμπληρώσουμε τον Πίνακα 10.5, ο οποίος αντιστοιχεί στον πίνακα λειτουργίας του κυκλώματος. Αποτυπώνοντας την πληροφορία του πίνακα λειτουργίας σε διάγραμμα καταστάσεων μπορούμε να πάρουμε το διάγραμμα του Σχήματος 10.24.

Εξετάζοντας το διάγραμμα καταστάσεων του κυκλώματος μπορούμε να συμπεράνουμε πως πρόκειται για έναν απαριθμητή modulo-4, η φορά απαρίθμησης του οποίου εξαρτάται από την τιμή της εισόδου  $U$ . Πιο συγκεκριμένα, αν ισχύει  $U = 0$  τότε η απαρίθμηση είναι φθίνουσα ενώ αν  $U = 1$  τότε η απαρίθμηση είναι αύξουσα. Πρόκειται για έναν απαριθμητή *αμφίδρομης* απαρίθμησης.



Σχήμα 10.24 Διάγραμμα καταστάσεων του κυκλώματος του Παραδείγματος 10.5



Σχήμα 10.25 Ακολουθιακό κύκλωμα για το Παράδειγμα 10.6

### Ερώτηση 10.1.

Μπορείτε να εξηγήσετε την επιλογή του συμβόλου  $U$  για την είσοδο του κυκλώματος του Παραδείγματος 10.5;

### Παράδειγμα 10.6.

Θα αναλύσουμε το κύκλωμα του Σχήματος 10.25.

Η εφαρμογή της χαρακτηριστικής εξίσωσης  $Q_{\varepsilon} = D$  του flip-flop τύπου D, δίνει για κάθε flip-flop του κυκλώματος:

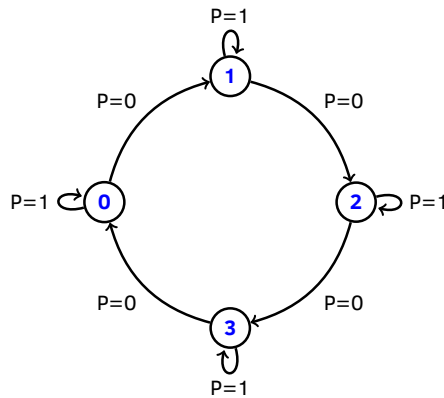
- **FF-0:**  $Q_{0\varepsilon} = D_0$
- **FF-1:**  $Q_{1\varepsilon} = D_1$

Επιπλέον, η τοπολογία του κυκλώματος μάς επιτρέπει να γράψουμε:

- **FF-0:**  $D_0 = Q_{0\tau} \odot P$

Πίνακας 10.6 Πίνακας λειτουργίας του κυκλώματος του Παραδείγματος 10.6

$Q_{1\tau}$	$Q_{0\tau}$	$P$	$Q_{1\varepsilon}$	$Q_{0\varepsilon}$
0	0	0	0	1
0	0	1	0	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	1
1	0	1	1	0
1	1	0	0	0
1	1	1	1	1



Σχήμα 10.26 Διάγραμμα καταστάσεων του κυκλώματος του Παραδείγματος 10.6

• **FF-1:**  $D_1 = (Q_{0\tau} \oplus Q_{1\tau})\bar{P} + Q_{1\tau}P$

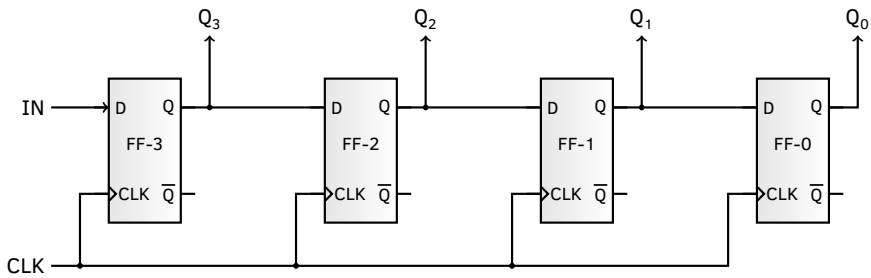
Συνδυάζοντας τις προηγούμενες σχέσεις βρίσκουμε:

$$Q_{0\varepsilon} = Q_{0\tau} \odot P$$

$$Q_{1\varepsilon} = (Q_{0\tau} \oplus Q_{1\tau})\bar{P} + Q_{1\tau}P$$

Αντικαθιστώντας στις πιο πάνω σχέσεις όλους τους δυνατούς συνδυασμούς των τρεχουσών τιμών των εξόδων των flip-flops καθώς και της εισόδου  $P$  μπορούμε να συμπληρώσουμε τον Πίνακα 10.6, ο οποίος αντιστοιχεί στον πίνακα λειτουργίας του κυκλώματος. Αποτυπώνοντας την πληροφορία του πίνακα λειτουργίας σε διάγραμμα καταστάσεων μπορούμε να πάρουμε το διάγραμμα του Σχήματος 10.26.

Εξετάζοντας το διάγραμμα καταστάσεων του κυκλώματος μπορούμε να συμπεράνουμε πως πρόκειται για έναν απαριθμητή



Σχήμα 10.27 Καταχωρητής ολίσθησης / Μετατροπέας σειριακού σε παράλληλο

modulo-4 αύξουσας απαρίθμησης, με δυνατότητα *παύσης*. Πιο συγκεκριμένα, αν τεθεί  $P = 1$  τότε η απαρίθμηση διακόπτεται και ο απαριθμητής παραμένει στην τρέχουσα κατάσταση του μέχρι να τεθεί  $P = 0$ , οπότε η απαρίθμηση αποκαθίσταται.

### Ερώτηση 10.2.

Μπορείτε να εξηγήσετε την επιλογή του συμβόλου  $P$  για την είσοδο του κυκλώματος του Παραδείγματος 10.6;

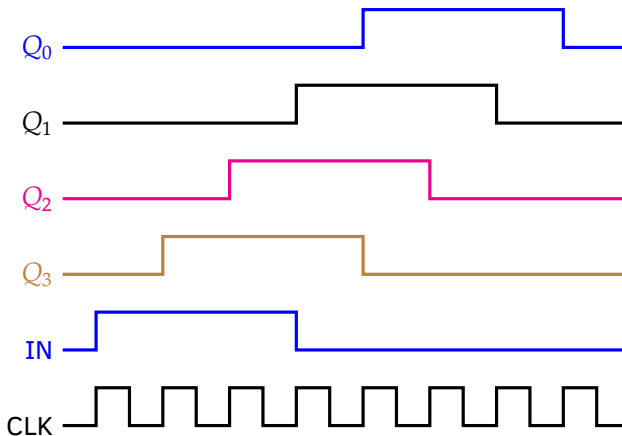
## 10.4 Εφαρμογές σύγχρονων ακολουθιακών κυκλωμάτων

Στα προηγούμενα παραδείγματα παρουσιάσαμε χαρακτηριστικά κυκλώματα *απαριθμητών*, οι οποίοι αποτελούν ενδεικτικές πρακτικές εφαρμογές σύγχρονων ακολουθιακών κυκλωμάτων. Κλείνοντας αυτό το κεφάλαιο θα αναφερθούμε σε μερικές ακόμα εφαρμογές, οι οποίες παρουσιάζουν ιδιαίτερη σπουδαιότητα για τη σχεδίαση των ψηφιακών υπολογιστών.

### 10.4.1 Καταχωρητές ολίσθησης / Μετατροπείς σειριακού σε παράλληλο

Έστω το κύκλωμα του Σχήματος 10.27, το οποίο αποτελείται από τέσσερα flip-flops τύπου D τα οποία πυροδοτούνται στη θετική ακμή του ρολογιού και τα οποία βρίσκονται συνδεδεμένα σε σειρά, ώστε η έξοδος του ενός να αποτελεί την είσοδο  $D$  του επόμενου. Ας υποθέσουμε, ακόμα, πως στην είσοδο IN του FF-3 εφαρμόζεται η κυματομορφή που φαίνεται στο διάγραμμα χρονισμού του Σχήματος 10.28. Από την κυματομορφή αυτή, και με δεδομένο το σήμα ρολογιού CLK, μπορούμε να προσδιορίσουμε τις κυματομορφές εξόδου όλων των flip-flops, όπως φαίνεται στο ίδιο διάγραμμα<sup>5</sup>.

<sup>5</sup>Για την κατανόηση του διαγράμματος είναι χρήσιμο να λαμβάνουμε υπόψη μας πως, όπως συμβαίνει στην πράξη, η απόκριση της εξόδου κάθε flip-flop παρουσιάζει μια μικρή χρονική καθυστέρηση ως προς τη χρονική στιγμή της εναλλαγής της εισόδου η οποία την πυροδοτεί.



Σχήμα 10.28 Διάγραμμα χρονισμού για το κύκλωμα του Σχήματος 10.27

Παρατηρώντας το διάγραμμα χρονισμού του Σχήματος 10.28 μπορούμε να προσέξουμε πως τα δεδομένα εισόδου ολισθαίνουν με την πάροδο του χρόνου και από το ένα flip-flop στο άλλο. Για τον λόγο αυτό το κύκλωμα φέρει την ονομασία *καταχωρητής ολίσθησης* (shift register), καθώς τα δεδομένα τα οποία εφαρμόζονται στην είσοδό του *καταχωρούνται* (δηλαδή, αποθηκεύονται) στα flip-flops ολισθαίνοντας διαδοχικά από την είσοδο του κυκλώματος.

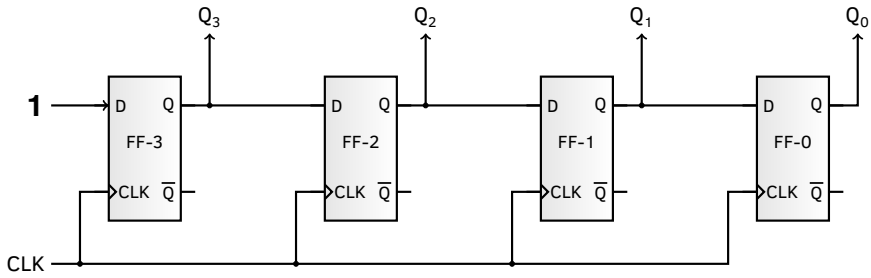
Σε άλλες περιπτώσεις εφαρμογών το κύκλωμα ονομάζεται και *μετατροπέας σειριακού σε παράλληλο* (serial to parallel converter) ή και SIPO (serial in – parallel out). Πράγματι, με το πέρας της σειριακής καταχώρησης των δεδομένων στα flip-flops του κυκλώματος καθένα από αυτά αποθηκεύει ένα δυαδικό ψηφίο πληροφορίας, σχηματίζοντας μια ‘λέξη’ η οποία μπορεί να ληφθεί παράλληλα από τις εξόδους των flip-flops. Η συγκεκριμένη χρήση έχει μεγάλη σπουδαιότητα στις εφαρμογές όπου η πληροφορία διακινείται σειριακά (κυρίως για το λόγο της εξοικονόμησης του φυσικού μέσου μετάδοσης), αλλά η επεξεργασία της γίνεται παράλληλα.

**Άσκηση 10.6.**

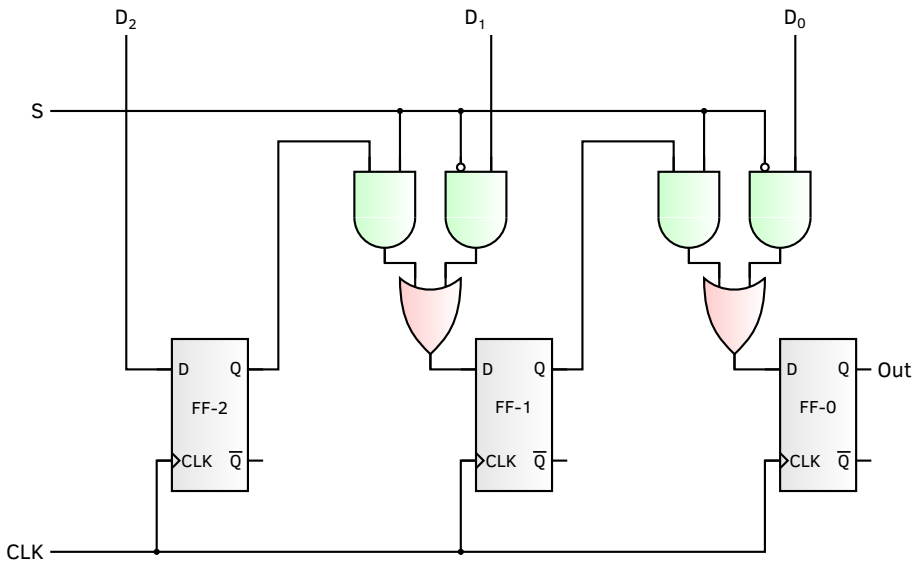
Να σχεδιάσετε σε κοινό διάγραμμα χρονισμού τις κυματομορφές εξόδου των flip-flops του καταχωρητή ολίσθησης του κυκλώματος του Σχήματος 10.29.

**10.4.2 Μετατροπείς παράλληλου σε σειριακό**

Οι *μετατροπείς παράλληλου σε σειριακό* (parallel to serial converters) ή και PISO (parallel in – serial out) ‘φορτώνουν’ δεδομένα κατά τρόπο παράλλη-



Σχήμα 10.29 Καταχωρητής ολίσθησης για την Άσκηση 10.6



Σχήμα 10.30 Μετατροπέας παράλληλου σε σειριακό

ληλο και τα δρομολογούν κατά τρόπο σειριακό. Ένας απλός μετατροπέας παράλληλου σε σειριακό φαίνεται στο Σχήμα 10.30.

Η λειτουργία του κυκλώματος μπορεί να προσδιοριστεί εμπειρικά, ως εξής: Καταρχάς, μπορούμε να προσέξουμε πως καθένα από τα flip-flops FF-0 και FF-1 συνοδεύεται από δύο πύλες AND και μια πύλη OR, οι οποίες απαρτίζουν έναν πολυπλέκτη 2:1 (βλπ Σχήμα 6.5) με σήμα επιλογής το σήμα στην είσοδο  $S$ . Όταν το σήμα αυτό είναι μηδενικό, οι εισόδους  $D_0$  και  $D_1$  του κυκλώματος δρομολογούνται προς τις εισόδους  $D$  των FF-0 και FF-1, αντίστοιχα, επιτρέποντας την παράλληλη φόρτωση δεδομένων σε αυτά. Αντίθετα, αν το σήμα  $S$  τεθεί ίσο με τη λογική μονάδα, τότε δρομολογούνται στις εισόδους

$D$  των FF-0 και FF-1 οι έξοδοι των FF-1 και FF-2, αντίστοιχα. Όταν συμβαίνει αυτό, το κύκλωμα είναι ισοδύναμο με έναν καταχωρητή ολίσθησης καθώς τα flip-flops του συνδέονται σε σειρά.

Συνοψίζοντας, ο κύκλος λειτουργίας του κυκλώματος περιλαμβάνει την αρχική παράλληλη φόρτωση δεδομένων σε αυτό, μέσω των εισόδων  $D_2$ ,  $D_1$  και  $D_0$ , διατηρώντας το σήμα επιλογής  $S$  μηδενικό. Αφού ολοκληρωθεί η καταχώρηση των δεδομένων, το σήμα ελέγχου τίθεται ίσο με τη λογική μονάδα οπότε το κύκλωμα λειτουργεί ως καταχωρητής ολίσθησης, δρομολογώντας σειριακά τα δεδομένα προς την έξοδο (Out).

## ΣΧΕΔΙΑΣΗ ΜΗΧΑΝΩΝ ΚΑΤΑΣΤΑΣΕΩΝ

**Η** ανάλυση ενός κυκλώματος δεν έχει, ίσως, ιδιαίτερη αξία από μόνη της, ιδιαίτερα εάν αγνοούμε τις στοιχειώδεις αρχές σχεδίασής του. Σε γενικές γραμμές, η διαδικασία σχεδίασης οποιουδήποτε κυκλώματος έγκειται στον προσδιορισμό των δομικών μονάδων οι οποίες θα απαιτηθούν για την κατασκευή του, καθώς και στην εύρεση κατάλληλου τρόπου διασύνδεσής τους προκειμένου να πληρούνται αυστηρά καθορισμένες προδιαγραφές ως προς τη λειτουργία και τις επιδόσεις του.

Στο προηγούμενο κεφάλαιο εξοικειωθήκαμε με τη μεθοδολογία ανάλυσης ακολουθιακών κυκλωμάτων με σχετικά απλή δομή αλλά με αξιόλογες πρακτικές εφαρμογές. Σκοπός μας ήταν, δεδομένης της τοπολογίας ενός κυκλώματος, να προσδιορίσουμε τον τρόπο με τον οποίο λειτουργεί. Σε αυτό το κεφάλαιο θα παρουσιάσουμε την αντίστροφη διαδικασία: Θεωρώντας, δηλαδή, ως στόχο συγκεκριμένη συμπεριφορά θα αναζητούμε την τοπολογία του κυκλώματος η οποία είναι ικανή να την υλοποιήσει. Όπως θα έχουμε την ευκαιρία να διαπιστώσουμε, η συγγένεια της διαδικασίας *σύνθεσης* ενός σύγχρονου ακολουθιακού κυκλώματος με την αντίστοιχη διαδικασία ανάλυσης είναι σημαντική, καθώς οι αρχές οι οποίες αξιοποιούνται για την πραγματοποίησή τους είναι κοινές.

Πριν την πρακτική παρουσίαση – μέσω ενδεικτικών παραδειγμάτων – της μεθοδολογίας σύνθεσης ενός σύγχρονου ακολουθιακού κυκλώματος θα επιχειρήσουμε μια σύντομη ανασκόπηση της έννοιας της *μηχανής καταστάσεων*, με το θεωρητικό μοντέλο της οποίας περιγράφονται όλα τα κυκλώματα με τα οποία θα ασχοληθούμε. Στη συνέχεια θα αναπτύξουμε τη μεθοδολογία σύνθεσης απλών μηχανών καταστάσεων, χρησιμοποιώντας στην πλειοψηφία των περιπτώσεων τα παραδείγματα του προηγούμενου κεφαλαίου, θεωρώντας γνωστή τη συμπεριφορά τους και προσπαθώντας από αυτήν να συνθέσουμε τα αντίστοιχα κυκλώματα.



Σχήμα 11.1 Παράδειγμα διαγράμματος καταστάσεων μηχανής άπειρων καταστάσεων

## 11.1 Μηχανές καταστάσεων

Με τον όρο “μηχανή καταστάσεων” (state machine) αναφερόμαστε σε ένα γενικό μαθηματικό μοντέλο υπολογισμού το οποίο βρίσκει εφαρμογή όχι μόνο στη σχεδίαση ψηφιακών ακολουθιακών κυκλωμάτων, αλλά και στη σχεδίαση λογισμικού (software). Συχνά, συναντάμε και τον όρο *αυτόματο* (automaton) ως συνώνυμο του όρου *μηχανή*, υπό την έννοια με την οποία ο δεύτερος όρος χρησιμοποιείται στα πλαίσια αυτού του βιβλίου.

### 11.1.1 Διάκριση

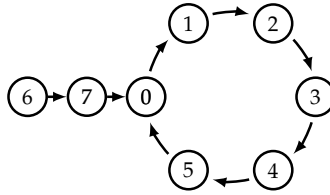
Οι μηχανές καταστάσεων διακρίνονται σε μηχανές *πεπερασμένων* καταστάσεων (finite-state machines – FSMs) και σε μηχανές *άπειρων* καταστάσεων (infinite-state machines).

#### 11.1.1.1 Μηχανές άπειρων καταστάσεων

Ας θεωρήσουμε την περίπτωση απαριθμητή του *συνόλου* των ακέραιων αριθμών. Το διάγραμμα καταστάσεων ενός τέτοιου απαριθμητή θα περιείχε *άπειρο* αριθμό “κόμβων”, όπως φαίνεται στο Σχήμα 11.1. Γενικεύοντας θα μπορούσαμε να ορίσουμε ως *μηχανή άπειρων καταστάσεων* κάθε μηχανή το διάγραμμα καταστάσεων της οποίας περιέχει *άπειρο* αριθμό κόμβων. Η έννοια μιας μηχανής άπειρων καταστάσεων είναι περισσότερο θεωρητική, καθώς μια τέτοια μηχανή είναι αδύνατον να υλοποιηθεί στην πράξη. Επιστρέφοντας στο παράδειγμα του απαριθμητή όλων των ακεραίων αριθμών, η υλοποίηση ενός τέτοιου κυκλώματος θα απαιτούσε άπειρο αριθμό flip-flops, γεγονός το οποίο καθιστά το εγχείρημα ανέφικτο.

#### 11.1.1.2 Μηχανές πεπερασμένων καταστάσεων

Όπως υποδηλώνει και η ονομασία της, μια μηχανή *πεπερασμένων* καταστάσεων διαθέτει διάγραμμα καταστάσεων με πεπερασμένο αριθμό κόμβων. Τα ακολουθιακά κυκλώματα τα οποία μελετήσαμε στο προηγούμενο κεφάλαιο περιγράφονται από το μοντέλο των μηχανών πεπερασμένων καταστάσεων, όπως π.χ. το κύκλωμα απαριθμητή το οποίο περιγράφεται από το διάγραμμα καταστάσεων του Σχήματος 11.2.



Σχήμα 11.2 Παράδειγμα διαγράμματος καταστάσεων μηχανής πεπερασμένων καταστάσεων

## 11.2 Μεθοδολογία σχεδίασης μηχανών πεπερασμένων καταστάσεων

Στη συνέχεια θα περιγράψουμε γενική μεθοδολογία σχεδίασης ψηφιακών ακολουθιακών κυκλωμάτων τα οποία υλοποιούν μηχανές πεπερασμένων καταστάσεων. Θα μελετηθεί σειρά χαρακτηριστικών παραδειγμάτων σχεδίασης μηχανών καταστάσεων, τόσο χωρίς εισόδους, όσο και με εισόδους.

Με τον όρο “σχεδίαση” (ή και *σύνθεση*) μιας μηχανής καταστάσεων θα εννοούμε τη διαδικασία με την οποία μπορούμε να καταλήξουμε στο ψηφιακό κύκλωμα το οποίο υλοποιεί τη μηχανή, εάν διαθέτουμε την περιγραφή της λειτουργίας της. Υπενθυμίζεται πως η λειτουργία μιας μηχανής καταστάσεων είναι πλήρως γνωστή αν είναι γνωστό το διάγραμμα καταστάσεων της, ή/και ο χαρακτηριστικός της πίνακας. Δεδομένου ότι τα κυκλώματα τα οποία θα μελετήσουμε θα πρέπει να είναι υλοποιήσιμα στην πράξη, όταν αναφερόμαστε σε ‘μηχανές καταστάσεων’ θα εννοούμε μηχανές πεπερασμένων καταστάσεων.

### 11.2.1 Μηχανές καταστάσεων χωρίς εισόδους

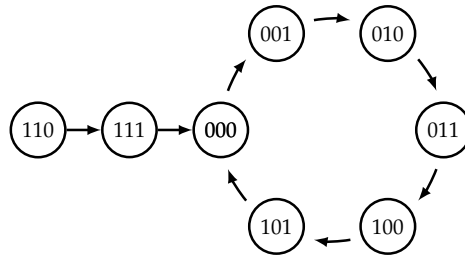
#### ■ Παράδειγμα 11.1.

Θα σχεδιάσουμε σύγχρονο ακολουθιακό κύκλωμα το οποίο να υλοποιεί τη μηχανή καταστάσεων η οποία περιγράφεται από το διάγραμμα καταστάσεων του Σχήματος 11.2.

Αρχικά, θα μεταγράψουμε το διάγραμμα καταστάσεων της μηχανής στη δυαδική του μορφή, όπως φαίνεται στο Σχήμα 11.3.

Μπορούμε να παρατηρήσουμε τα εξής:

- Κάθε κατάσταση αντιστοιχεί σε έναν *τριψήφιο* δυαδικό αριθμό.
- *Κανένα* από τα ψηφία των αριθμών που περιγράφουν τις καταστάσεις της μηχανής δεν διατηρείται *σταθερό*, επομένως όλα θα ληφθούν υπόψη.
- Δεδομένου ότι για την αποθήκευση ενός ψηφίου χρησιμοποιείται ένα flip-flop, το κύκλωμα θα περιέχει *τρία* flip-flops.



Σχήμα 11.3 Δυαδική μορφή του διαγράμματος καταστάσεων του Σχήματος 11.2

Πίνακας 11.1 Πίνακας καταστάσεων της μηχανής του Παραδείγματος 11.1

τρέχουσα			επόμενη		
Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>	Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>
0	0	0	0	0	1
0	0	1	0	1	0
0	1	0	0	1	1
0	1	1	1	0	0
1	0	0	1	0	1
1	0	1	0	0	0
1	1	0	1	1	1
1	1	1	0	0	0

Με βάση τη δυαδική μορφή του διαγράμματος καταστάσεων θα σχεδιάσουμε τον αντίστοιχο πίνακα λειτουργίας (θα τον ονομάζουμε και *πίνακα καταστάσεων*), όπως φαίνεται στον Πίνακα 11.1.

Στον πίνακα καταστάσεων της μηχανής θα προσθέσουμε τις εισόδους των τριών flip-flops που θα χρησιμοποιηθούν, λαμβάνοντας υπόψη τους πίνακες διέγερσής τους. Αν και θα μπορούσαμε να χρησιμοποιήσουμε οποιονδήποτε τύπο flip-flop<sup>1</sup>, για τις ανάγκες του συγκεκριμένου παραδείγματος θα επιλέξουμε D flip-flops. Επεκτείνουμε, λοιπόν, τον Πίνακα 11.1 ώστε να συμπεριλάβουμε τις τιμές των εισόδων D των flip-flops οι οποίες εξασφαλίζουν την επιθυμητή μετάβαση από την τρέχουσα στην επόμενη κατάσταση. Με την ολοκλήρωση της διαδικασίας αυτής καταλήγουμε στον Πίνακα 11.2.

Λαμβάνοντας υπόψη τις τιμές που αντιστοιχούν στις *τρέχουσες* καταστάσεις, σχεδιάζουμε τους χάρτες Karnaugh για τις εισόδους των flip-flops, προκειμένου να βρούμε τις λογικές εκφράσεις που τις περιγράφουν.

<sup>1</sup> Ακόμη και διαφορετικό τύπο για κάθε flip-flop της μηχανής.

Πίνακας 11.2 Πίνακας καταστάσεων της μηχανής του Παραδείγματος 11.1, όπου περιλαμβάνονται και οι τιμές εισόδου των flip-flops

τρέχουσα			επόμενη			είσοδοι FF		
Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>	Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
0	0	0	0	0	1	0	0	1
0	0	1	0	1	0	0	1	0
0	1	0	0	1	1	0	1	1
0	1	1	1	0	0	1	0	0
1	0	0	1	0	1	1	0	1
1	0	1	0	0	0	0	0	0
1	1	0	1	1	1	1	1	1
1	1	1	0	0	0	0	0	0

Πίνακας 11.3 Χάρτης Karnaugh για την είσοδο D<sub>0</sub> του flip-flop FF-0

	Q <sub>1</sub> Q <sub>0</sub>	00	01	11	10
Q <sub>2</sub>	0	1	0	0	1
	1	1	0	0	1

$$D_0 = \overline{Q_0}$$

- Για την είσοδο D<sub>0</sub> του flip-flop FF-0 έχουμε τον χάρτη Karnaugh του Πίνακα 11.3, από τον οποίο προκύπτει η έκφραση:

$$D_0 = \overline{Q_0}$$

- Για την είσοδο D<sub>1</sub> του flip-flop FF-1 έχουμε τον χάρτη Karnaugh του Πίνακα 11.4, από τον οποίο προκύπτει η έκφραση:

$$D_1 = \overline{Q_0}Q_1 + Q_0\overline{Q_1}\overline{Q_2}$$

- Για την είσοδο D<sub>2</sub> του flip-flop FF-2 έχουμε τον χάρτη Karnaugh του Πίνακα 11.5, από τον οποίο προκύπτει η έκφραση:

$$D_2 = \overline{Q_0}Q_2 + Q_0Q_1\overline{Q_2}$$

Έχοντας προσδιορίσει τις λογικές εκφράσεις των εισόδων των flip-flops με τις οποίες περιγράφεται η συσχέτισή τους με τις (τρέχουσες) τιμές των εξόδων τους, μπορούμε να σχεδιάσουμε την το-

Πίνακας 11.4 Χάρτης Karnaugh για την είσοδο  $D_1$  του flip-flop FF-1

$Q_1 Q_0$ $Q_2$	00	01	11	10
0	0	1	0	1
1	0	0	0	1

$$D_1 = \overline{Q_0}Q_1 + Q_0\overline{Q_1}\overline{Q_2}$$

Πίνακας 11.5 Χάρτης Karnaugh για την είσοδο  $D_2$  του flip-flop FF-2

$Q_1 Q_0$ $Q_2$	00	01	11	10
0	0	0	1	0
1	1	0	0	1

$$D_2 = \overline{Q_0}Q_2 + Q_0Q_1\overline{Q_2}$$

πολογία του σύγχρονου ακολουθιακού κυκλώματος το οποίο υλοποιεί τη συγκεκριμένη μηχανή καταστάσεων, όπως φαίνεται στο Σχήμα 11.4.

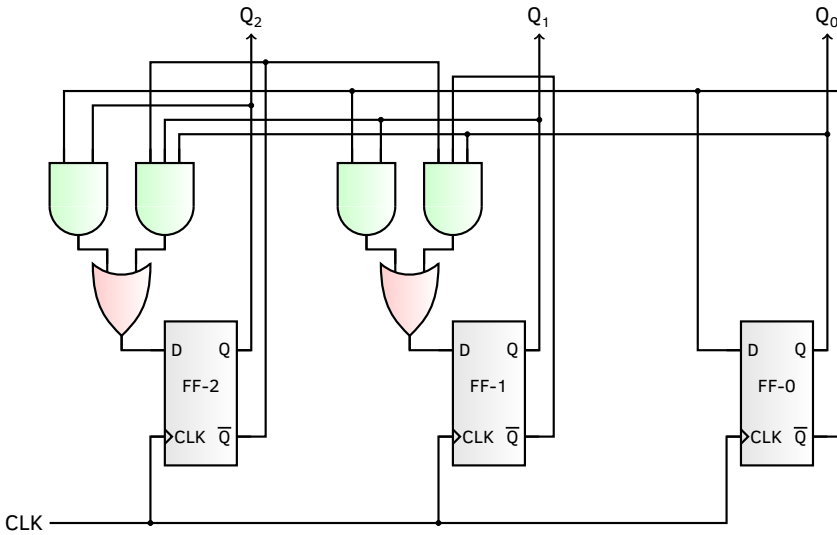
### ● Άσκηση 11.1.

Να υλοποιήσετε τη μηχανή καταστάσεων του Παραδείγματος 11.1 χρησιμοποιώντας δύο D flip-flops και ένα T flip-flop.

### ■ Παράδειγμα 11.2.

Θα επανασχεδιάσουμε το κύκλωμα του προηγούμενου παραδείγματος ώστε η υλοποίηση της μηχανής καταστάσεων να γίνει με τη βοήθεια JK flip-flops.

Η διαδικασία σχεδίασης θα είναι όμοια με του προηγούμενου παραδείγματος, διαφοροποιούμενη από του σημείου όπου στον πίνακα καταστάσεων της μηχανής θα συμπεριλάβουμε τις εισόδους των τριών JK flip-flops. Αυτή τη φορά θα λάβουμε υπόψη μας τον πίνακα διέγερσης ενός JK flip-flop, οπότε ο πίνακας καταστάσεων θα πάρει τη μορφή του Πίνακα 11.6.



Σχήμα 11.4 Σύγχρονο ακολουθιακό κύκλωμα το οποίο υλοποιεί τη μηχανή καταστάσεων του Παραδείγματος 11.1

Πίνακας 11.6 Πίνακας καταστάσεων της μηχανής του Παραδείγματος 11.2, όπου περιλαμβάνονται και οι τιμές εισόδου των flip-flops

τρέχουσα			επόμενη			είσοδοι FF					
$Q_2$	$Q_1$	$Q_0$	$Q_2$	$Q_1$	$Q_0$	FF-2		FF-1		FF-0	
						$J_2$	$K_2$	$J_1$	$K_1$	$J_0$	$K_0$
0	0	0	0	0	1	0	X	0	X	1	X
0	0	1	0	1	0	0	X	1	X	X	1
0	1	0	0	1	1	0	X	X	0	1	X
0	1	1	1	0	0	1	X	X	1	X	1
1	0	0	1	0	1	X	0	0	X	1	X
1	0	1	0	0	0	X	1	0	X	X	1
1	1	0	1	1	1	X	0	X	0	1	X
1	1	1	0	0	0	X	1	X	1	X	1

Λαμβάνοντας υπόψη τις τιμές που αντιστοιχούν στις τρέχουσες καταστάσεις, σχεδιάζουμε τους χάρτες Karnaugh για τις εισόδους των JK flip-flops, προκειμένου να βρούμε τις λογικές εκφράσεις που τις περιγράφουν.

- Για την είσοδο  $J_0$  του flip-flop FF-0 έχουμε τον χάρτη Karnaugh του Πίνακα 11.7, από τον οποίο προκύπτει η έκφραση:

$$J_0 = 1$$

Πίνακας 11.7 Χάρτης Karnaugh για την είσοδο  $J_0$  του flip-flop FF-0

$Q_1 Q_0$ $Q_2$	00	01	11	10
0	1	X	X	1
1	1	X	X	1

$$J_0 = 1$$

Πίνακας 11.8 Χάρτης Karnaugh για την είσοδο  $K_0$  του flip-flop FF-0

$Q_1 Q_0$ $Q_2$	00	01	11	10
0	X	1	1	X
1	X	1	1	X

$$K_0 = 1$$

Πίνακας 11.9 Χάρτης Karnaugh για την είσοδο  $J_1$  του flip-flop FF-1

$Q_1 Q_0$ $Q_2$	00	01	11	10
0	0	1	X	X
1	0	0	X	X

$$J_1 = Q_0 \overline{Q_2}$$

- Για την είσοδο  $K_0$  του flip-flop FF-0 έχουμε τον χάρτη Karnaugh του Πίνακα 11.8, από τον οποίο προκύπτει η έκφραση:

$$K_0 = 1$$

- Για την είσοδο  $J_1$  του flip-flop FF1 έχουμε τον χάρτη Karnaugh του Πίνακα 11.9, από τον οποίο προκύπτει η έκφραση:

$$J_1 = Q_0 \overline{Q_2}$$

Πίνακας 11.10 Χάρτης Karnaugh για την είσοδο  $K_1$  του flip-flop FF-1

$Q_1 Q_0$	00	01	11	10
0	X	X	1	0
1	X	X	1	0

$$K_1 = Q_0$$

Πίνακας 11.11 Χάρτης Karnaugh για την είσοδο  $J_2$  του flip-flop FF-2

$Q_1 Q_0$	00	01	11	10
0	0	0	1	0
1	X	X	X	X

$$J_2 = Q_0 Q_1$$

- Για την είσοδο  $K_1$  του flip-flop FF1 έχουμε τον χάρτη Karnaugh του Πίνακα 11.10, από τον οποίο προκύπτει η έκφραση:

$$K_1 = Q_0$$

- Για την είσοδο  $J_2$  του flip-flop FF-2 έχουμε τον χάρτη Karnaugh του Πίνακα 11.11, από τον οποίο προκύπτει η έκφραση:

$$J_2 = Q_0 Q_1$$

- Για την είσοδο  $K_2$  του flip-flop FF-2 έχουμε τον χάρτη Karnaugh του Πίνακα 11.12, από τον οποίο προκύπτει η έκφραση:

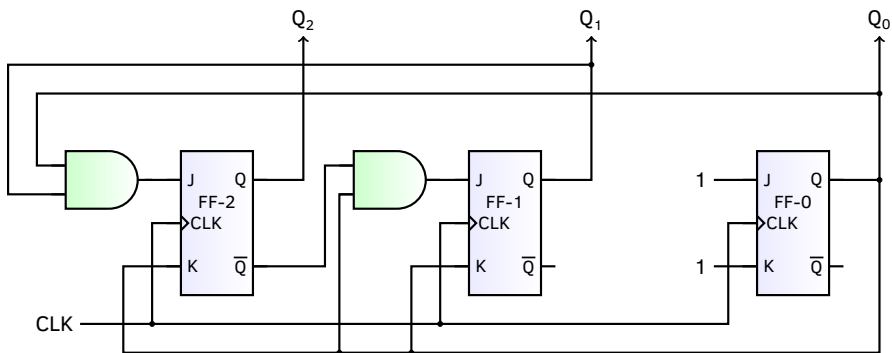
$$K_2 = Q_0$$

Έχοντας βρει τις λογικές εκφράσεις των εισόδων των flip-flops με τις οποίες προσδιορίζεται η συσχέτισή τους με τις (τρέχουσες) τιμές των εξόδων τους, μπορούμε να σχεδιάσουμε την τοπολογία του σύγχρονου ακολουθιακού κυκλώματος με JK flip-flops το οποίο υλοποιεί τη συγκεκριμένη μηχανή καταστάσεων, όπως φαίνεται στο Σχήμα 11.5.

Πίνακας 11.12 Χάρτης Karnaugh για την είσοδο  $K_2$  του flip-flop FF-2

$Q_1 Q_0$	00	01	11	10
$Q_2$				
0	X	X	X	X
1	0	1	1	0

$$K_2 = Q_0$$



Σχήμα 11.5 Σύγχρονο ακολουθιακό κύκλωμα το οποίο υλοποιεί τη μηχανή καταστάσεων του Παραδείγματος 11.2

**Ερώτηση 11.1.**

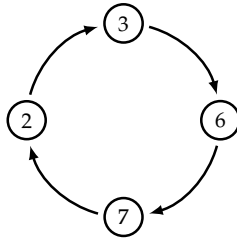
Σε ποια συμπεράσματα θα μπορούσατε να καταλήξετε συγκρίνοντας τις διαδικασίες σχεδίασης των Παραδειγμάτων 11.1 και 11.2, λαμβάνοντας υπόψη σας την πολυπλοκότητα της διαδικασίας αλλά και την πολυπλοκότητα του τελικού κυκλώματος;

**Άσκηση 11.2.**

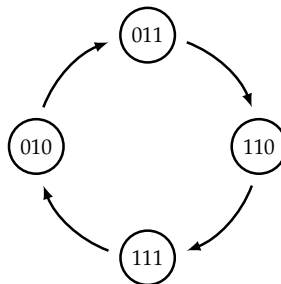
Να υλοποιήσετε τη μηχανή καταστάσεων του Παραδείγματος 11.2 χρησιμοποιώντας flip-flops τύπου T.

**Παράδειγμα 11.3.**

Θα σχεδιάσουμε σύγχρονο ακολουθιακό κύκλωμα το οποίο θα περιέχει D flip-flops ώστε να υλοποιεί τη μηχανή καταστάσεων η



Σχήμα 11.6 Διάγραμμα καταστάσεων για τη μηχανή του Παραδείγματος 11.3



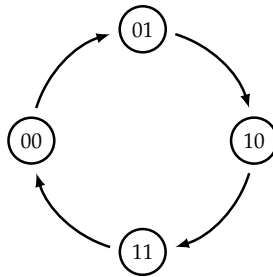
Σχήμα 11.7 Δυαδική μορφή του διαγράμματος καταστάσεων της μηχανής του Παραδείγματος 11.3

οποία περιγράφεται από το διάγραμμα καταστάσεων του Σχήματος 11.6.

Θα ξεκινήσουμε μεταγράφοντας το διάγραμμα καταστάσεων στη δυαδική του μορφή, όπως φαίνεται στο Σχήμα 11.7. Μπορούμε να παρατηρήσουμε τα εξής:

- Κάθε κατάσταση αντιστοιχεί σε έναν *τριψήφιο* δυαδικό αριθμό.
- Το *δεύτερο* ψηφίο των αριθμών που περιγράφουν τις καταστάσεις της μηχανής παραμένει *σταθερό*, επομένως θα το αγνοήσουμε προς το παρόν και θα εργαστούμε με τα *δύο* ψηφία που απομένουν.
- Δεδομένου ότι για την αποθήκευση ενός ψηφίου χρησιμοποιείται ένα flip-flop, το κύκλωμα θα περιέχει *δύο* flip-flops.

Αγνοώντας το μεσαίο ψηφίο, η δυαδική μορφή του διαγράμματος καταστάσεων απλοποιείται κατά τον τρόπο που υποδεικνύει το Σχήμα 11.8, και μπορεί να αποτυπωθεί στην ισοδύναμη μορφή του Πίνακα 11.13 ο οποίος αντιστοιχεί στον πίνακα καταστάσεων της μηχανής όπου έχουν συμπεριληφθεί και οι τιμές των εισόδων των flip-flops οι οποίες εξασφαλίζουν τις επιθυμητές μεταβάσεις από την τρέχουσα στην επόμενη κατάσταση. Υπενθυμίζεται πως οι τιμές των εισόδων των flip-flops προσδιορίζονται με βάση τον πίνακα διέγερσης του D flip-flop.



Σχήμα 11.8 Απλοποιημένη δυαδική μορφή του διαγράμματος καταστάσεων της μηχανής του Παραδείγματος 11.3

Πίνακας 11.13 Πίνακας καταστάσεων της μηχανής του Παραδείγματος 11.3, όπου περιλαμβάνονται και οι τιμές εισόδου των flip-flops

τρέχουσα			επόμενη			είσοδοι FF		
Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>	Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
0	0	0	0	0	1	0	0	1
0	0	1	0	1	0	0	1	0
0	1	0	0	1	1	0	1	1
0	1	1	1	0	0	1	0	0
1	0	0	1	0	1	1	0	1
1	0	1	0	0	0	0	0	0
1	1	0	1	1	1	1	1	1
1	1	1	0	0	0	0	0	0

Από τον πίνακα καταστάσεων του ζητούμενου κυκλώματος είναι εύκολο να καταλήξουμε στις ακόλουθες σχέσεις:

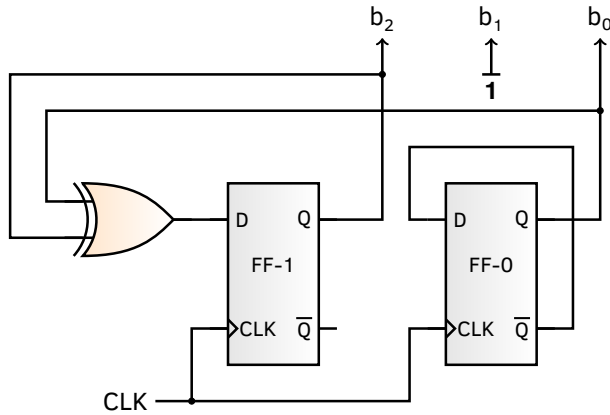
$$D_0 = \overline{Q_0}$$

$$D_1 = Q_0 \oplus Q_1$$

Οι πιο πάνω σχέσεις υποδεικνύουν την τοπολογία του ζητούμενου κυκλώματος, η οποία φαίνεται στο Σχήμα 11.9, όπου το μεσαίο ψηφίο – το οποίο είχε παραλειφθεί κατά τη φάση της απλοποίησης του διαγράμματος καταστάσεων – έχει συμπληρωθεί στη σωστή θέση.

**Άσκηση 11.3.**

Να υλοποιήσετε τη μηχανή καταστάσεων του Παραδείγματος 11.3 χρησιμοποιώντας flip-flops τύπου T.



Σχήμα 11.9 Σύγχρονο ακολουθιακό κύκλωμα του Παραδείγματος 11.3

#### ● Άσκηση 11.4.

Να υλοποιήσετε τη μηχανή καταστάσεων του Παραδείγματος 11.3 χρησιμοποιώντας flip-flops τύπου JK.

#### ● Άσκηση 11.5.

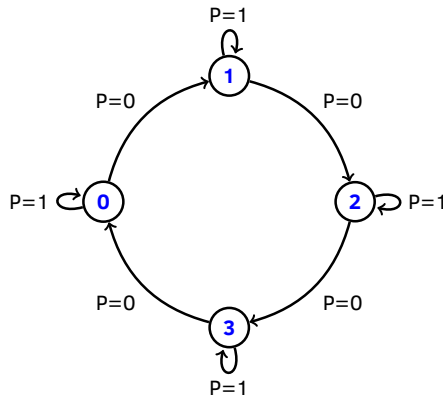
Να υλοποιήσετε τη μηχανή καταστάσεων του Παραδείγματος 11.3 χρησιμοποιώντας ένα flip-flop τύπου JK και ένα flip-flop τύπου D. Εξετάστε και τις δύο εναλλακτικές δυνατότητες ([ $\alpha$ ] το FF-0 να είναι τύπου D και το FF-1 να είναι τύπου JK και [ $\beta$ ] το FF-0 να είναι τύπου JK και το FF-1 να είναι τύπου D) και συγκρίνετε ως προς την πολυπλοκότητα της υλοποίησης.

### 11.2.2 Μηχανές καταστάσεων με εισόδους

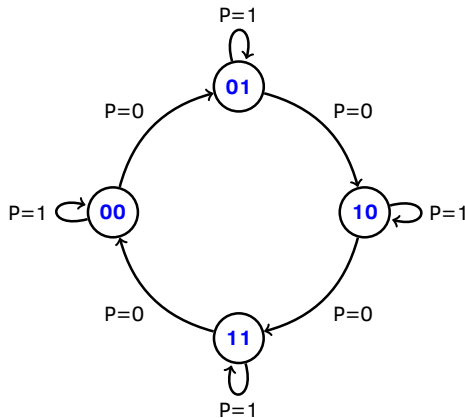
Οι εφαρμογές των μηχανών καταστάσεων με εισόδους παρουσιάζουν ιδιαίτερο ενδιαφέρον, καθώς επιτρέπουν τη μεταβολή της συμπεριφοράς της μηχανής με βάση εξωτερικά εφαρμοζόμενα σήματα. Στο υπόλοιπο του κεφαλαίου θα εξοικειωθούμε με τη διαδικασία σχεδίασης μηχανών καταστάσεων με εισόδους μέσω ενδεικτικών παραδειγμάτων.

#### ■ Παράδειγμα 11.4.

Θα σχεδιάσουμε σύγχρονο ακολουθιακό κύκλωμα το οποίο θα περιέχει D flip-flops ώστε να υλοποιεί τη μηχανή καταστάσεων η οποία περιγράφεται από το διάγραμμα καταστάσεων του Σχήματος 11.10. Πρόκειται, προφανώς, για τον modulo-4 απαριθμητή



Σχήμα 11.10 Διάγραμμα καταστάσεων του απαριθμητή του Παραδείγματος 11.4



Σχήμα 11.11 Δυαδική μορφή του διαγράμματος καταστάσεων του απαριθμητή του Παραδείγματος 11.4

αύξουσας απαρίθμησης με δυνατότητα παύσης τον οποίον αναλύσαμε στο προηγούμενο κεφάλαιο.

Το διάγραμμα καταστάσεων του κυκλώματος γράφεται σε δυαδική μορφή κατά τον τρόπο που υποδεικνύει το Σχήμα 11.11, από το οποίο προκύπτει ο πίνακας καταστάσεων του Πίνακα 11.14, όπου έχουν συμπεριληφθεί και οι τιμές των εισόδων των flip-flops οι οποίες διεγείρουν τις αντίστοιχες μεταβάσεις.

Από τον πίνακα καταστάσεων μπορούμε να προσδιορίσουμε τις απλοποιημένες εκφράσεις των εισόδων  $D_0$  και  $D_1$  των flip-flops FF-0 και FF-1, αντίστοιχα. Από τον χάρτη Karnaugh του Πίνακα 11.15 μπορούμε, χρησιμοποιώντας όρους ελαχίστου, να προσδιο-

Πίνακας 11.14 Πίνακας καταστάσεων του απαριθμητή του Παραδείγματος 11.4, όπου περιλαμβάνονται και οι τιμές εισόδου των flip-flops

$Q_{1τ}$	$Q_{0τ}$	P	$Q_{1ε}$	$Q_{0ε}$	$D_1$	$D_0$
0	0	0	0	1	0	1
0	0	1	0	0	0	0
0	1	0	1	0	1	0
0	1	1	0	1	0	1
1	0	0	1	1	1	1
1	0	1	1	0	1	0
1	1	0	0	0	0	0
1	1	1	1	1	1	1

Πίνακας 11.15 Χάρτης Karnaugh για την είσοδο  $D_0$  του flip-flop FF-0 του κυκλώματος του Παραδείγματος 11.4

$Q_0P$	00	01	11	10
$Q_1$				
0	1	0	1	0
1	1	0	1	0

$$D_0 = Q_0P + \overline{Q_0}\overline{P}$$

Πίνακας 11.16 Χάρτης Karnaugh για την είσοδο  $D_1$  του flip-flop FF-1 του κυκλώματος του Παραδείγματος 11.4

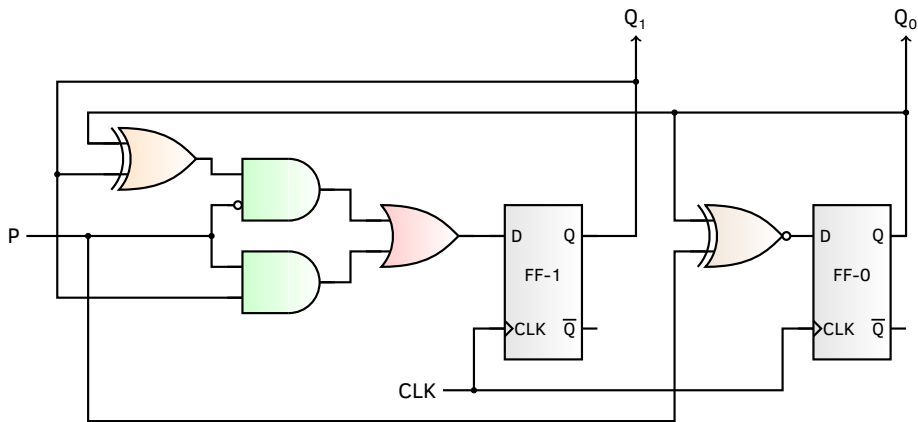
$Q_0P$	00	01	11	10
$Q_1$				
0	0	0	0	1
1	1	1	1	0

$$D_1 = \overline{Q_1}Q_0\overline{P} + Q_1\overline{Q_0} + Q_1P$$

ρίσουμε την έκφραση:

$$D_0 = Q_0P + \overline{Q_0}\overline{P} = Q_0 \odot P$$

Αντίστοιχα, ο χάρτης Karnaugh του Πίνακα 11.16 οδηγεί στην



Σχήμα 11.12 Ακολουθιακό κύκλωμα για το Παράδειγμα 11.4

ακόλουθη έκφραση για την είσοδο  $D_1$  του FF-1:

$$D_1 = \overline{Q_1}Q_0\overline{P} + Q_1\overline{Q_0} + Q_1P$$

Η προηγούμενη σχέση μπορεί να γραφεί ισοδύναμα:

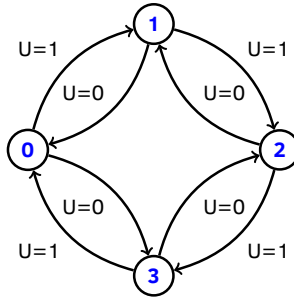
$$\begin{aligned} D_1 &= \overline{Q_1}Q_0\overline{P} + Q_1\overline{Q_0} + Q_1P = \\ &= \overline{Q_1}Q_0\overline{P} + Q_1\overline{Q_0}P + Q_1\overline{Q_0}\overline{P} + Q_1P = \\ &= \overline{P}(Q_1 \oplus Q_0) + Q_1P \end{aligned}$$

Από τις εκφράσεις των εισόδων των flip-flops μπορούμε εύκολα να οδηγηθούμε στη συνδεσμολογία του Σχήματος 11.12 η οποία υλοποιεί κύκλωμα απαριθμητή modulo-4 αύξουσας απαρίθμησης με τη δυνατότητα παύσης.

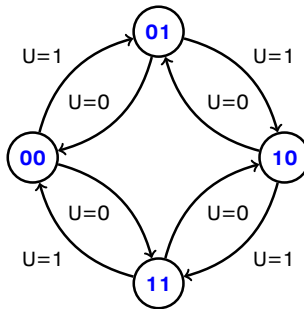
### ■ Παράδειγμα 11.5.

Θα σχεδιάσουμε σύγχρονο ακολουθιακό κύκλωμα το οποίο θα περιλαμβάνει D flip-flops ώστε να υλοποιεί τη μηχανή καταστάσεων η οποία περιγράφεται από το διάγραμμα καταστάσεων του Σχήματος 11.13. Πρόκειται για τον modulo-4 απαριθμητή αμφίδρομης απαρίθμησης τον οποίον αναλύσαμε στο προηγούμενο κεφάλαιο.

Στο Σχήμα 11.14 παρουσιάζεται η δυαδική μορφή του διαγράμματος καταστάσεων της μηχανής, από το οποίο προκύπτει ο Πίνακας 11.17, ο οποίος αντιστοιχεί στον πίνακα καταστάσεων του αντίστοιχου κυκλώματος, όπου έχουν συμπεριληφθεί και οι τιμές



Σχήμα 11.13 Διάγραμμα καταστάσεων για το Παράδειγμα 11.5



Σχήμα 11.14 Δυαδική μορφή διαγράμματος καταστάσεων για το Παράδειγμα 11.5

Πίνακας 11.17 Πίνακας καταστάσεων του απαριθμητή του Παραδείγματος 11.5, όπου περιλαμβάνονται και οι τιμές εισόδου των flip-flops

$Q_{1\tau}$	$Q_{0\tau}$	$U$	$Q_{1\epsilon}$	$Q_{0\epsilon}$	$D_1$	$D_0$
0	0	0	1	1	1	1
0	0	1	0	1	0	1
0	1	0	0	0	0	0
0	1	1	1	0	1	0
1	0	0	0	1	0	1
1	0	1	1	1	1	1
1	1	0	1	0	1	0
1	1	1	0	0	0	0

των εισόδων των flip-flops οι οποίες είναι κατάλληλες για να διεγείρουν την επιθυμητή μετάβαση.

Για την είσοδο  $D_0$  του flip-flop FF-0 ο αντίστοιχος χάρτης Karnaugh του Σχήματος 11.18, χρησιμοποιώντας όρους ελαχίστου, οδηγεί στην έκφραση:

$$D_0 = \overline{Q_0}$$

Πίνακας 11.18 Χάρτης Karnaugh για την είσοδο  $D_0$  του flip-flop FF-0 του κυκλώματος του Παραδείγματος 11.5

$Q_0U$ $Q_1$	00	01	11	10
0	1	1	0	0
1	1	1	0	0

$$D_0 = \overline{Q_0}$$

Πίνακας 11.19 Χάρτης Karnaugh για την είσοδο  $D_1$  του flip-flop FF-1 του κυκλώματος του Παραδείγματος 11.5

$Q_0U$ $Q_1$	00	01	11	10
0	1	0	1	0
1	0	1	0	1

$$D_1 = Q_1Q_0\overline{U} + \overline{Q_1}Q_0U + Q_1\overline{Q_0}U + \overline{Q_1}\overline{Q_0}\overline{U}$$

Αντίστοιχα, ο χάρτης Karnaugh του Πίνακα 11.19 οδηγεί στην ακόλουθη έκφραση για την είσοδο  $D_1$  του FF-1:

$$D_1 = Q_1Q_0\overline{U} + \overline{Q_1}Q_0U + Q_1\overline{Q_0}U + \overline{Q_1}\overline{Q_0}\overline{U}$$

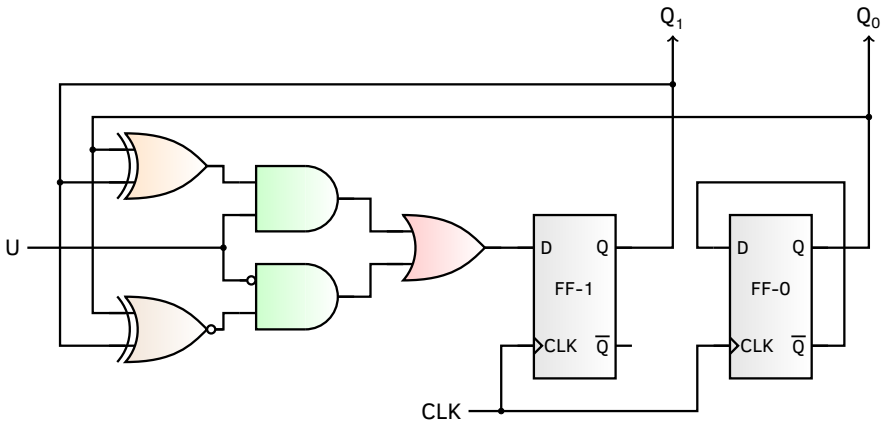
Η προηγούμενη σχέση μπορεί να γραφεί ισοδύναμα:

$$D_1 = \overline{U}(Q_1 \odot Q_0) + U(Q_1 \oplus Q_0)$$

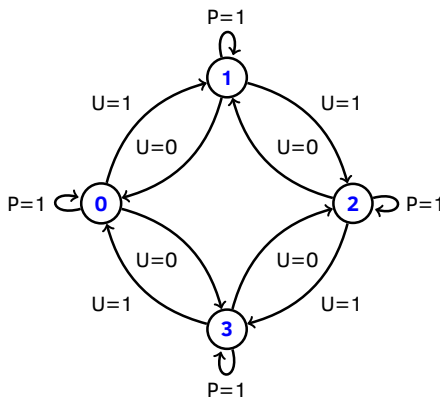
Από τις εκφράσεις των εισόδων των flip-flops μπορούμε εύκολα να οδηγηθούμε στη συνδεσμολογία του Σχήματος 11.15, η οποία αντιστοιχεί στον ζητούμενο modulo-4 απαριθμητή αμφίδρομης απαρίθμησης.

**Άσκηση 11.6.**

Να υλοποιήσετε μηχανή καταστάσεων η οποία να συμπεριφέρεται όπως υποδεικνύει το διάγραμμα καταστάσεων του Σχήματος 11.16. Ποια η χρησιμότητα του αντίστοιχου κυκλώματος;



Σχήμα 11.15 Κύκλωμα απαριθμητή για το Παράδειγμα 11.5



Σχήμα 11.16 Διάγραμμα καταστάσεων του κυκλώματος της Άσκησης 11.6

● **Άσκηση 11.7.**

Να σχεδιάσετε σύγχρονο ακολουθιακό κύκλωμα το οποίο να μπορεί να απαριθμεί κατά αύξουσα σειρά είτε τους άρτιους είτε τους περιττούς αριθμούς έως και το τρία. Η επιλογή άρτιων ή περιττών αριθμών θα γίνεται με τη βοήθεια εξωτερικού σήματος. Ο αριθμός 0 να θεωρηθεί άρτιος.





## Αριθμητική modulo-2

**Η** αριθμητική modulo-2 αποτελεί ένα σύστημα στο οποίο τα αποτελέσματα των πράξεων της πρόσθεσης και του πολλαπλασιασμού φυσικών αριθμών ορίζονται ως το υπόλοιπο της διαίρεσης των αποτελεσμάτων των αντίστοιχων πράξεων της στοιχειώδους άλγεβρας με τον αριθμό 2<sup>1</sup>. Κάθε αποτέλεσμα μιας πράξης στο σύστημα modulo-2 αναπαρίσταται, συνήθως, με το σύμβολο '%', π.χ. η modulo-2 πρόσθεση των αριθμών 3 και 17 συμβολίζεται με  $(3+17)_{\%2}$ . Για το συγκεκριμένο παράδειγμα θα ισχύει  $(3+17)_{\%2} = (20)_{\%2} = 0$ , αφού το υπόλοιπο της διαίρεσης του αριθμού 20 με το 2 είναι μηδενικό.

Γενικά, η modulo-2 εκδοχή μιας αριθμητικής πράξης '\*' ορίζεται ως εξής:

$$(x*y)_{\%2} = \text{υπόλ.} \left( \frac{x*y}{2} \right)$$

Στην περίπτωση του συνόλου  $B=\{0,1\}$ , στο οποίο ορίζεται η δίτιμη άλγεβρα Boole, η πράξη της αποκλειστικής διάζευξης (XOR) μπορεί – πέρα από τον ορισμό της που δόθηκε στην παράγραφο 2.3.5 – να θεωρηθεί, ισοδύναμα, ως το αποτέλεσμα της πρόσθεσης modulo-2. Πιο συγκεκριμένα, το αποτέλεσμα της αποκλειστικής διάζευξης  $(x \oplus y)$  δύο στοιχείων του συνόλου  $B$  θα προκύπτει από το αποτέλεσμα της αντίστοιχης *αριθμητικής πρόσθεσης* (θεωρώντας, δηλαδή, τα στοιχεία του  $B$  ως *φυσικούς* αριθμούς), διαιρώντας το τελευταίο με το 2 και λαμβάνοντας το υπόλοιπο.

Στον Πίνακα 1.1 παρουσιάζεται η λειτουργία της modulo-2 πρόσθεσης, όπου για την αριθμητική πρόσθεση χρησιμοποιήθηκε το σύμβολο '⊕' ώστε να αποφευχθεί η σύγχυση με το σύμβολο '+' το οποίο, στην άλγεβρα Boole, αντιστοιχεί στην πράξη της διάζευξης. Θα πρέπει να σημειωθεί πως η τρίτη στήλη του συγκεκριμένου πίνακα αντιστοιχεί στο αποτέλεσμα της αριθμη-

<sup>1</sup> Στη γενικότερη περίπτωση, σε μια αριθμητική *modulo-n* θεωρούμε το υπόλοιπο της διαίρεσης με τον αριθμό  $n$ .

Πίνακας Ι.1 Ταυτόσημο της λογικής πράξης XOR με τη modulo-2 πρόσθεση

x	y	$x+y$	$x \oplus y = (x+y)_{\%2}$
0	0	0	0
0	1	1	1
1	0	1	1
1	1	2	0

Πίνακας Ι.2 Ταυτόσημο της λογικής πράξης AND με τον modulo-2 πολλαπλασιασμό

x	y	$x \cdot y$	$x \cdot y = (x \cdot y)_{\%2}$
0	0	0	0
0	1	0	0
1	0	0	0
1	1	1	1

τικής πρόσθεσης των στοιχείων  $x$  και  $y$ , ενώ η τέταρτη στήλη περιλαμβάνει το υπόλοιπο της διαίρεσης των αριθμών της τρίτης στήλης με το 2.

Για λόγους πληρότητας, αξίζει να αναφέρουμε πως η πράξη του modulo-2 πολλαπλασιασμού δύο στοιχείων του συνόλου  $B$  στο οποίο ορίζεται η δίτιμη άλγεβρα Boole ταυτίζεται με την πράξη της λογικής σύζευξης (AND), όπως αποδεικνύεται από το περιεχόμενο του Πίνακα Ι.2 όπου το σύμβολο “ $\cdot$ ” αντιστοιχεί στον αριθμητικό πολλαπλασιασμό, ενώ το σύμβολο “ $\cdot$ ” στην πράξη της λογικής σύζευξης.



## Ολοκληρωμένες λογικές πύλες


Για την υλοποίηση της συντριπτικής πλειοψηφίας των ηλεκτρονικών ψηφιακών συστημάτων χρησιμοποιούνται ολοκληρωμένα κυκλώματα (integrated circuits, ICs). Ένα ολοκληρωμένο κύκλωμα κατασκευάζεται σε κρύσταλλο ημιαγωγού (συνήθως πυριτίου), μικρών διαστάσεων, που περιέχει μεγάλο αριθμό κατάλληλα συνδεδεμένων ηλεκτρονικών στοιχείων (αντιστάσεις, διόδους, τρανζίστορες κ.λπ.), τα οποία απαρτίζουν ένα συγκεκριμένο ηλεκτρονικό κύκλωμα. Ο κρύσταλλος τοποθετείται σε πλαστική – εποξική ή κεραμική συσκευασία (package) και οι εσωτερικές του ηλεκτρικές επαφές συνδέονται με τους εξωτερικούς ακροδέκτες (pins). Οι συσκευασίες μπορεί να είναι διαφόρων τύπων [π.χ. διπλογραμμικές (dual in line package, DIP), επίπεδες (flat) κ.λπ.]. Τα πλεονεκτήματα των ολοκληρωμένων κυκλωμάτων σε σχέση με τα ηλεκτρονικά κυκλώματα διακριτών στοιχείων είναι το χαμηλό κόστος κατασκευής, η μικρότερη κατανάλωση ηλεκτρικής ισχύος και το πολύ μικρό τους μέγεθος.

### II.1 Κατάταξη ψηφιακών ολοκληρωμένων κυκλωμάτων

Με βάση τον αριθμό των ηλεκτρονικών στοιχείων (π.χ. τον αριθμό των πυλών) που περιέχουν, τα ψηφιακά ολοκληρωμένα κυκλώματα διακρίνονται στις παρακάτω κατηγορίες:

1. **SSI**, Small Scale Integration (μικρή κλίμακα ολοκλήρωσης, 1-12 πύλες ανά ολοκληρωμένο κύκλωμα)
2. **MSI**, Medium Scale Integration (μεσαία κλίμακα ολοκλήρωσης, 13-99 πύλες ανά ολοκληρωμένο κύκλωμα)
3. **LSI**, Large Scale Integration (μεγάλη κλίμακα ολοκλήρωσης, 100-9999 πύλες ανά ολοκληρωμένο κύκλωμα)

Πίνακας ΙΙ.1 Επεξήγηση των συνηθέστερων συμβόλων τα οποία απαντούν στα φύλλα δεδομένων των ψηφιακών ολοκληρωμένων κυκλωμάτων

σύμβολο	επεξήγηση
H	Λογική κατάσταση 1 (High)
L	Λογική κατάσταση 0 (Low)
X	Οποιαδήποτε λογική κατάσταση (αδιάφορη κατάσταση)
↑	Μετάβαση από L σε H
↓	Μετάβαση από H σε L
Z	Κατάσταση υψηλής αντίστασης
	Θετικός παλμός χρονισμού Αρνητικός παλμός χρονισμού

4. **VLSI**, Very Large Scale Integration (πολύ μεγάλη κλίμακα ολοκλήρωσης, 10000-99999 πύλες ανά ολοκληρωμένο κύκλωμα)
5. **ULSI**, Ultra Large Scale Integration [εξαιρετικά μεγάλη κλίμακα ολοκλήρωσης (πάνω από 100000 πύλες ανά ολοκληρωμένο κύκλωμα)]

Με βάση τα ηλεκτρονικά τους χαρακτηριστικά, τα ψηφιακά ολοκληρωμένα κυκλώματα κατατάσσονται σε λογικές οικογένειες (logic families). Οι πρώτες οικογένειες που εμφανίστηκαν ήταν η RTL (resistor – transistor logic) και η DTL (diode – transistor logic) η χρήση των οποίων είναι σήμερα περιορισμένη.

Άλλες λογικές οικογένειες είναι οι εξής:

1. **ECL**, Emitter Coupled Logic
2. **HTL**, High Threshold Logic
3. **MOS**, Metal Oxide Semiconductor
4. **CMOS**, Complementary MOS
5. **TTL**, Transistor – Transistor Logic

## II.2 Σύμβολα στους πίνακες αλήθειας

Στους πίνακες αλήθειας των ολοκληρωμένων κυκλωμάτων που βρίσκουμε στα φύλλα δεδομένων (datasheets) των κατασκευαστών τους συναντάμε, συνήθως, τα σύμβολα που περιέχονται στον Πίνακα ΙΙ.1.

## II.3 Αναγνώριση ψηφιακών ολοκληρωμένων κυκλωμάτων

Κάθε ολοκληρωμένο ψηφιακό κύκλωμα φέρει στη συσκευασία του έναν κωδικό που υποδηλώνει τα λειτουργικά χαρακτηριστικά του και την κατα-

σκευάστρια εταιρεία. Ο κωδικός αυτός αποτελείται, κατά κανόνα, από τα ακόλουθα πέντε πεδία<sup>1</sup>:

### 1. Κατασκευάστρια Εταιρεία

- **MC**, Motorola
- **DM**, National Semiconductor
- **SN**, Texas Instruments
- **HD**, Hitachi
- **MN**, Panasonic
- **F**, Fairchild
- **P**, Intel

### 2. Προδιαγραφές Λειτουργίας

- **74**, Εμπορικές Προδιαγραφές
- **54**, Στρατιωτικές Προδιαγραφές

### 3. Λογική Οικογένεια

- **LS**, Low Power Schottky
- **L**, Low Power
- **S**, Schottky
- **ALS**, Advanced Low power Schottky
- **AS**, Advanced Schottky
- **C**, CMOS
- **HCU**, High Speed CMOS Unbuffered
- **HCT**, High Speed CMOS

### 4. Τύπος

- **00**, τέσσερις NAND δύο εισόδων
- **01**, τέσσερις NAND δύο εισόδων με εξόδους ανοικτού συλλέκτη
- **02**, τέσσερις NOR δύο εισόδων
- **04**, έξι αναστροφείς (NOT)
- **05**, έξι αναστροφείς με εξόδους ανοικτού συλλέκτη
- **08**, τέσσερις AND δύο εισόδων
- **09**, τέσσερις AND δύο εισόδων με εξόδους ανοικτού συλλέκτη
- **10**, τρεις NAND τεσσάρων εξόδων
- **20**, δύο NAND τεσσάρων εισόδων

---

<sup>1</sup> Οι δυνατές τιμές ανά πεδίο οι οποίες παρατίθενται είναι ενδεικτικές.

- **32**, τέσσερις OR δύο εισόδων
- **86**, τέσσερις XOR δύο εισόδων

### 5. Τύπος συσκευασίας

- **N**, πλαστικό DIP
- **M**, επίπεδο

#### ■ Παράδειγμα

Ο κωδικός **SN74LS00N** υποδηλώνει ένα ψηφιακό ολοκληρωμένο κύκλωμα κατασκευασμένο από την Texas Instruments (SN), εμπορικών προδιαγραφών (74), τεχνολογίας Low Power Schottky (LS), το οποίο περιέχει τέσσερις πύλες NAND δύο εισόδων (00) οι οποίες είναι συσκευασμένες σε πλαστικό περίβλημα με διάταξη ακροδεκτών DIP (N).

## II.4 Ολοκληρωμένες λογικές πύλες της σειράς 74xx

Τα ολοκληρωμένα κυκλώματα της σειράς 74xx βασίζονται στην τεχνολογία TTL και χρησιμοποιήθηκαν ευρύτατα κατά τις δεκαετίες του 1960 και του 1970 για την κατασκευή των κυκλωμάτων των ηλεκτρονικών υπολογιστών της εποχής. Καθώς κατατάσσονται στην κατηγορία των SSI ολοκληρωμένων κυκλωμάτων, η χρήση τους περιορίζεται σε απλές εφαρμογές ψηφιακών κυκλωμάτων τα οποία κατασκευάζονται σε πλακέτες PCB (printed circuit boards).

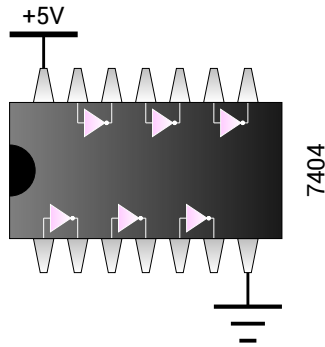
Στη συνέχεια θα παραθέσουμε ενδεικτικά παραδείγματα ολοκληρωμένων λογικών πυλών της σειράς 7400.

### II.4.1 7404

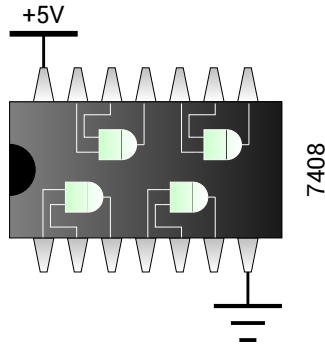
Πρόκειται για ένα ολοκληρωμένο που περιέχει έξι πύλες NOT, όπως φαίνεται και στο σχηματικό διάγραμμα του Σχήματος II.1. Οι λογικές στάθμες που χρησιμοποιεί είναι 0V (L) και 5V (H) οι οποίες και εφαρμόζονται κατά τον τρόπο που υπαγορεύει το ίδιο σχήμα.

### II.4.2 7408

Πρόκειται για ένα ολοκληρωμένο που περιέχει τέσσερις πύλες AND, όπως φαίνεται και στο σχηματικό διάγραμμα του Σχήματος II.2. Οι λογικές στάθμες που χρησιμοποιεί είναι 0V (L) και 5V (H) οι οποίες και εφαρμόζονται κατά τον τρόπο που υπαγορεύει το ίδιο σχήμα.



Σχήμα II.1 Σχηματικό διάγραμμα του ολοκληρωμένου κυκλώματος 7404



Σχήμα II.2 Σχηματικό διάγραμμα του ολοκληρωμένου κυκλώματος 7408

### II.4.3 7400

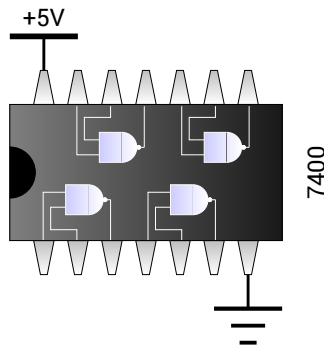
Πρόκειται για ένα ολοκληρωμένο που περιέχει τέσσερις πύλες NAND, όπως φαίνεται και στο σχηματικό διάγραμμα του Σχήματος II.3. Οι λογικές στάθμες που χρησιμοποιεί είναι 0V (L) και 5V (H) οι οποίες και εφαρμόζονται κατά τον τρόπο που υπαγορεύει το ίδιο σχήμα.

### II.4.4 7402

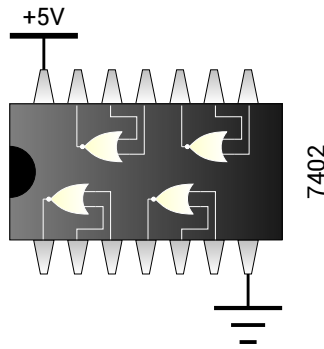
Πρόκειται για ένα ολοκληρωμένο που περιέχει τέσσερις πύλες NOR, όπως φαίνεται και στο σχηματικό διάγραμμα του Σχήματος II.4. Οι λογικές στάθμες που χρησιμοποιεί είναι 0V (L) και 5V (H) οι οποίες και εφαρμόζονται κατά τον τρόπο που υπαγορεύει το ίδιο σχήμα.

#### ■ Παρατήρηση

Αξίζει να προσέξουμε πως η τοποθέτηση των λογικών πυλών στο



Σχήμα ΙΙ.3 Σχηματικό διάγραμμα του ολοκληρωμένου κυκλώματος 7400

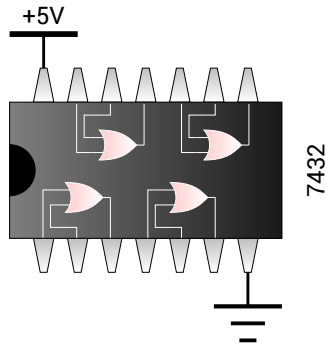


Σχήμα ΙΙ.4 Σχηματικό διάγραμμα του ολοκληρωμένου κυκλώματος 7402

ολοκληρωμένο κύκλωμα 7402 είναι διαφορετική σε σχέση με τον προσανατολισμό των άλλων πυλών δύο εισόδων στα κυκλώματα της ίδιας σειράς (π.χ. στο 7400 ή στο 7408).

### ΙΙ.4.5 7432

Πρόκειται για ένα ολοκληρωμένο που περιέχει τέσσερις πύλες OR, όπως φαίνεται και στο σχηματικό διάγραμμα του Σχήματος ΙΙ.5. Οι λογικές στάθμες που χρησιμοποιεί είναι 0V (L) και 5V (H) οι οποίες και εφαρμόζονται κατά τον τρόπο που υπαγορεύει το ίδιο σχήμα.



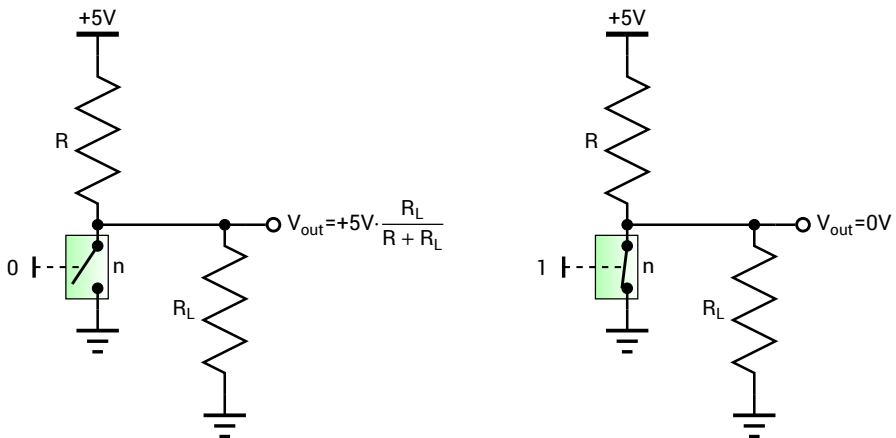
Σχήμα II.5 Σχηματικό διάγραμμα του ολοκληρωμένου κυκλώματος 7432





## Επίδραση του φόρτου σε λογική πύλη NOT υλοποιούμενη με ιδανικό ηλεκτρονικά ελεγχόμενο διακόπτη τύπου n

Έστω το κύκλωμα του Σχήματος III.1 το οποίο υλοποιεί τη λογική πύλη NOT με τη βοήθεια ιδανικού ηλεκτρονικά ελεγχόμενου διακόπτη και αντιστάτη R. Θα μελετήσουμε τη λειτουργία της πύλης παρουσία φόρτου, ο οποίος περιγράφεται από τον αντιστάτη  $R_L$  ο οποίος έχει συνδεθεί στην έξοδο του κυκλώματος.



Σχήμα III.1 Κύκλωμα διακόπτη τύπου n για την υλοποίηση του συμπληρώματος (NOT), με φόρτο ( $R_L$ ) στην έξοδο

Ας ξεκινήσουμε από την περίπτωση κατά την οποία εφαρμόζουμε στην είσοδο ελέγχου του διακόπτη τάση η οποία αντιστοιχεί στη λογική μονάδα. Ο διακόπτης θα είναι, προφανώς, κλειστός και λόγω της ιδανικότητάς του (η οποία ισοδυναμεί με μηδενική αντίσταση στην κατάσταση on) θα μεταβι-

βάζει στην έξοδο του κυκλώματος το δυναμικό της γης, όπως φαίνεται στο Σχήμα ΙΙΙ.1. Επομένως, μπορούμε να συμπεράνουμε πως στην περίπτωση κατά την οποία θέτουμε στην είσοδο της πύλης τη λογική μονάδα, η έξοδος λαμβάνει τιμή 'ακριβώς' ίση με την τιμή του λογικού μηδενός.

Ας εξετάσουμε, στη συνέχεια, την περίπτωση κατά την οποία εφαρμόζουμε στην είσοδο της πύλης τιμή τάσης αντίστοιχη προς το λογικό μηδέν. Ο διακόπτης θα είναι, τότε, ανοικτός. Η παρουσία του φόρτου θα παρέχει μια αγώγιμη διαδρομή για το ρεύμα, με φορά από τη θετική τάση τροφοδοσίας προς τη γη, μέσω των αντιστατών R και  $R_L$ . Το γεγονός ότι – σε αντίθεση με την περίπτωση απουσίας φόρτου – ο αντιστάτης R διαρρέεται από ρεύμα συνεπάγεται πτώση τάσης στον αντιστάτη αυτόν, με αποτέλεσμα η τάση εξόδου ( $V_{out}$ ) να υπολείπεται της θετικής τάσης τροφοδοσίας των +5V. Η ακριβής τιμή της τάσης αυτής μπορεί να υπολογισθεί με βάση τον *διαιρέτη τάσης*<sup>1</sup> ο οποίος σχηματίζεται από τους αντιστάτες του κυκλώματος, και ισούται με  $V_{out} = +5V \cdot \frac{R_L}{R + R_L}$ .

Από την τελευταία σχέση μπορούμε να παρατηρήσουμε πως αν η τιμή του φόρτου  $R_L$  είναι πολύ μεγαλύτερη της αντίστασης R, τότε η τάση εξόδου θα τείνει προς τα +5V, καθώς ο λόγος διαίρεσης  $\frac{R_L}{R + R_L}$  θα τείνει προς τη μονάδα. Αντίθετα, αν η τιμή του φόρτου είναι πολύ μικρή (τείνει προς το μηδέν), το ίδιο θα συμβαίνει και για την τάση εξόδου, το οποίο είναι προφανώς ανεπιθύμητο καθώς για μηδενική είσοδο θα έχουμε επίσης μηδενική έξοδο, γεγονός που αντιβαίνει προς την ορθή λειτουργία μιας πύλης NOT. Το πρόβλημα θα μπορούσε να αντιμετωπισθεί επιλέγοντας πολύ μικρή τιμή για τον αντιστάτη R. Παρόλα αυτά, μια τέτοια επιλογή θα είχε την εξής ανεπιθύμητη συνέπεια: Στην περίπτωση κατά την οποία ο διακόπτης είναι κλειστός, το ρεύμα το οποίο θα απορροφούσε το κύκλωμα από την πηγή τροφοδοσίας μέσω της πολύ μικρής αντίστασης R θα ήταν εξαιρετικά μεγάλο, με προφανή επιβάρυνση της κατανάλωσης ισχύος του κυκλώματος. Επιπλέον, ακόμη κι αν η κατανάλωση ισχύος ήταν αδιάφορη, η προηγούμενη επιλογή θα απαιτούσε τη χρήση τροφοδοτικού με τη δυνατότητα παροχής ρεύματος μεγάλης τιμής, γεγονός το οποίο θα είχε επίπτωση στο κόστος του ίδιου του τροφοδοτικού.

Το πρόβλημα το οποίο παρουσιάσαμε πιο πάνω συνεπάγεται μια διαδικασία συμβιβασμών, όπου η βελτίωση ενός χαρακτηριστικού επιφέρει τον υποβιβασμό ενός άλλου, και είναι εξαιρετικά συχνή στη σχεδίαση ηλεκτρονικών κυκλωμάτων. Στην περίπτωση της σχεδίασης ολοκληρωμένων λογικών πυλών, αποτελεί το κυριότερο μειονέκτημα των τεχνολογιών nMOS, και τον λόγο της επικράτησης των κυκλωμάτων CMOS, από τα οποία απουσιάζει.

<sup>1</sup> Για περισσότερες πληροφορίες σχετικά με τους διαιρέτες τάσης και ρεύματος ο αναγνώστης παραπέμπεται στη βιβλιογραφία (π.χ. στο [3]).

## Λύσεις επιλεγμένων ασκήσεων

### ● Μάθημα 1

1.1. βλπ παράδειγμα 1.1.

1.2. Οι αριθμοί A και B διαφέρουν μόνο ως προς το πέμπτο ψηφίο (από τα δεξιά). Για τον αριθμό A το ψηφίο αυτό είναι ίσο με 0, ενώ για τον αριθμό B είναι ίσο με 1. Επομένως, θα ισχύει  $A < B$ .

1.5. Είναι  $12345_{(10)} = 11000000111001_{(2)}$  και  $532_{(10)} = 1000010100_{(2)}$ .

1.7. Ένας δεκαδικός αριθμός των  $k$  δεκαδικών ψηφίων απαιτεί  $4 \cdot k$  δυαδικά ψηφία για την αναπαράστασή του σε BCD μορφή. Επομένως με  $4 \cdot k$  δυαδικά ψηφία μπορούν να παρασταθούν στο BCD  $10 \cdot k$  διαφορετικοί αριθμοί. Οι  $10 \cdot k$  αριθμοί μπορούν να παρασταθούν με  $\lceil \log_2 10^k \rceil^1$  δυαδικά ψηφία. Συνεπώς για να παραστήσουμε  $10 \cdot k$  αριθμούς απαιτούνται  $4 \cdot k$  δυαδικά ψηφία στην BCD αναπαράσταση ενώ απαιτούνται  $\lceil \log_2 10^k \rceil = \left\lceil \frac{\log_{10} 10^k}{\log_2 10} \right\rceil = \left\lceil \frac{k}{0.3} \right\rceil$  δυαδικά ψηφία στην δυαδική αναπαράσταση,

όπου προφανώς  $4 \cdot k > \left\lceil \frac{k}{0.3} \right\rceil$ . Δηλαδή, στο δυαδικό απαιτούνται  $\left\lceil \frac{k}{0.3} \right\rceil$  δυαδικά ψηφία ενώ στο BCD απαιτούνται  $4 \cdot k - \left\lceil \frac{k}{0.3} \right\rceil$  περισσότερα.

Επομένως, το ζητούμενο ποσοστό επί τοις εκατό μπορεί να υπολογισθεί ως εξής:  $100 \cdot \frac{4 \cdot k - \left\lceil \frac{k}{0.3} \right\rceil}{\left\lceil \frac{k}{0.3} \right\rceil} = 100 \cdot \left( \frac{4 \cdot k}{\left\lceil \frac{k}{0.3} \right\rceil} - 1 \right) \approx 100 \cdot \left( \frac{4 \cdot k}{\frac{k}{0.3}} - 1 \right) = 100 \cdot (4 \cdot 0.3 - 1) = 100 \cdot (1.2 - 1) = 20\%$ .

1.8. Εφαρμόζοντας τη διαδικασία μετατροπής της παραγράφου 1.3.3.1 μπορούμε

<sup>1</sup> Με  $\lceil x \rceil$  συμβολίζουμε τον μικρότερο ακέραιο αριθμό ο οποίος είναι μεγαλύτερος του  $x$ .

να βρούμε πως η κατά Gray αναπαράσταση του  $X$  είναι 11010011.

**1.9.** Εφαρμόζοντας τη διαδικασία μετατροπής της παραγράφου 1.3.3.2 μπορούμε να βρούμε πως η φυσική δυαδική αναπαράσταση του  $X$  είναι 11010101.

**1.11.** Το πλήθος των ψηφίων τα οποία αντιστοιχούν στο μέτρο του ακέραίου αριθμού είναι ίσο με  $N - 1$ . Επομένως, το πλήθος των μη αρνητικών αριθμών οι οποίοι μπορούν να αναπαρασταθούν είναι  $2^{N-1}$ . Για καθέναν από τους αριθμούς αυτούς μπορεί να αναπαρασταθεί και ο αντίστοιχος αρνητικός, επομένως μπορούν να αναπαρασταθούν συνολικά  $2 \cdot 2^{N-1} = 2^N$  αριθμοί.

**1.12.** Το πλήθος των δυνατών αναπαραστάσεων με τη χρήση  $N$  δυαδικών ψηφίων είναι  $2^N$ . Δεδομένου ότι για τον αριθμό 0 υπάρχουν δύο διαφορετικές μορφές απεικόνισης (0 και  $-0$ ), το πλήθος των αριθμών που μπορούν να αναπαρασταθούν θα είναι  $2^N - 1$ .

**1.13.** Στην προηγούμενη άσκηση βρέθηκε πως το πλήθος των αριθμών που μπορούν να αναπαρασταθούν με  $N$ -ψηφία δυαδική αναπαράσταση με το συμπλήρωμα ως προς 1 είναι  $2^N - 1$ . Αν εξαιρεθεί το μηδέν, οι εναπομένοντες αριθμοί είναι  $2^N - 2$ , από τους οποίους οι μισοί είναι θετικοί και οι υπόλοιποι αρνητικοί. Επομένως, θα μπορούν να αναπαρασταθούν  $\frac{2^N - 2}{2} = 2^{N-1} - 1$  θετικοί αριθμοί, και συνεπώς ο μέγιστος (θετικός) αριθμός που μπορεί να αναπαρασταθεί είναι ο  $2^{N-1} - 1$ . Προφανώς, ο μικρότερος αριθμός που μπορεί να αναπαρασταθεί θα είναι ο αντίθετός του, δηλαδή ο  $-2^{N-1} + 1$ .

**1.14.** Η φυσική δυαδική αναπαράσταση του αριθμού 125 είναι 1111101. Επομένως, στην αναπαράσταση προσημασμένου μέτρου οι αριθμοί 125 και  $-125$  θα γράφονται ως 01111101 και 11111101, αντίστοιχα. Στην αναπαράσταση με τη χρήση του συμπληρώματος ως προς 1 η μορφή του 125 θα ταυτίζεται με την αντίστοιχη μορφή προσημασμένου μέτρου, ενώ η αναπαράσταση του αριθμού  $-125$  θα προκύπτει από το συμπλήρωμα των ψηφίων της τελευταίας και, επομένως, θα είναι 1000010. Λαμβάνοντας υπόψη μας το προηγούμενο παράδειγμα, μπορούμε να πούμε πως, στη γενική περίπτωση, αν διαθέτουμε την αναπαράσταση προσημασμένου μέτρου ενός ακέραίου αριθμού, τότε η αντίστοιχη αναπαράσταση με τη χρήση συμπληρώματος ως προς 1 θα ταυτίζεται με την αναπαράσταση προσημασμένου μέτρου αν το MSB της τελευταίας είναι ίσο με 0 (θετικός αριθμός). Στην αντίθετη περίπτωση (MSB=1), η αναπαράσταση με τη χρήση συμπληρώματος ως προς 1 θα προκύπτει συμπληρώνοντας όλα τα ψηφία της αναπαράστασης προσημασμένου μέτρου, πλην του MSB. Η ίδια ακριβώς διαδικασία μπορεί να εφαρμοστεί και για την αντίστροφη μετατροπή (συμπληρώματος ως προς 1 σε προσημασμένου μέτρου).

**1.15.** Το πλήθος των δυνατών αναπαραστάσεων με τη χρήση  $N$  δυαδικών ψηφίων είναι  $2^N$ . Δεδομένου ότι για τον αριθμό 0 υπάρχει μία μοναδική μορφή απεικόνισης (000 ... 0), το πλήθος των αριθμών που μπορούν να αναπαρασταθούν θα είναι  $2^N$ .

**1.16.** Στην προηγούμενη άσκηση βρέθηκε πως το πλήθος των αριθμών που μπορούν να αναπαρασταθούν με  $N$ -ψηφία δυαδική αναπαράσταση με το συμπλήρωμα ως προς 2 είναι  $2^N$  (άρτιος αριθμός). Από αυτούς, οι μισοί είναι αρνητικοί και οι υπόλοι-

ποι μη αρνητικοί, δηλαδή θετικοί συμπεριλαμβανομένου και του μηδενός. Επομένως, θα μπορούν να αναπαρασταθούν  $\frac{2^N}{2} - 1 = 2^{N-1} - 1$  θετικοί αριθμοί, και συνεπώς ο μέγιστος (θετικός) αριθμός που μπορεί να αναπαρασταθεί είναι ο  $2^{N-1} - 1$ . Ο μικρότερος αριθμός που μπορεί να αναπαρασταθεί θα είναι ο  $-2^{N-1}$ .

**1.17.** Η πρόσθεση των αριθμών 110110 και 1101 θα εκτελεστεί ως εξής:

		1		1		0		1		1		0
+		(0)		(0)		1		1		0		1
	1	←	1	←	1	←	1	←	1	←	0	1
=	1		0		0		0		0		1	1

**1.18.** Η αφαίρεση των αριθμών 110110 και 1101 θα εκτελεστεί ως εξής:

		1		1		0		1		1		0		
-		(0)		(0)		1		1		0		1		
	1		1	→	1	→	-1		0	1	→	1	→	-1
=	1		0		1		0		0		0	1		

## ● Μάθημα 2

**2.2.** Από τον πίνακα αλήθειας της πράξης XOR μπορούμε να παρατηρήσουμε πως το αποτέλεσμά της είναι 0 όταν τα ορίσματά της ταυτίζονται, και 1 όταν τα ορίσματά της διαφέρουν. Μπορούμε, επομένως, να τροποποιήσουμε τον αλγόριθμο ως εξής:

**Είσοδος:**  $X_{(2)}$  (ο δυαδικός αριθμός προς μετατροπή)

**Έξοδος:**  $X_{\text{Gray}}$  (η κωδικοποίηση κατά Gray του  $X$ )

Βρες το πλήθος  $N$  των ψηφίων του αριθμού  $X_{(2)}$

Δημιούργησε πίνακα  $b$ , ώστε  $b(0)$  το LSB και  $b(N-1)$  το MSB του  $X_{(2)}$

Θέσε  $X_{\text{Gray}} = ""$  ("ο κενός χαρακτήρας")

**for**  $i=N-1$  **to** 0 **do**

**if**  $i=N-1$  **then**

$a=b(i)$

**else**

$a=b(i) \oplus b(i+1)$

**end if**

$X_{\text{Gray}}=X_{\text{Gray}}+a$  (Τοποθέτησε το ψηφίο  $a$  στα δεξιά του  $X_{\text{Gray}}$ )

**end for**

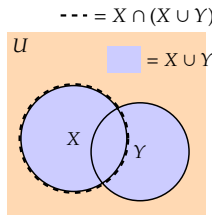
**2.4.** Οι δυνατές λογικές συναρτήσεις δύο μεταβλητών είναι 16 τον αριθμό, και συγκεντρώνονται στον ακόλουθο πίνακα, όπου οι στήλες  $f_0$  έως  $f_{15}$  αντιστοιχούν στις τιμές της αντίστοιχης συνάρτησης και οι στήλες  $x$  και  $y$  στα δύο ορίσματα.

x	y	f <sub>0</sub>	f <sub>1</sub>	f <sub>2</sub>	f <sub>3</sub>	f <sub>4</sub>	f <sub>5</sub>	f <sub>6</sub>	f <sub>7</sub>	f <sub>8</sub>	f <sub>9</sub>	f <sub>10</sub>	f <sub>11</sub>	f <sub>12</sub>	f <sub>13</sub>	f <sub>14</sub>	f <sub>15</sub>
0	0	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
0	1	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
1	0	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
1	1	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1

**2.5.** Γενικεύοντας το παράδειγμα της προηγούμενης άσκησης, ο αντίστοιχος πίνακας θα έχει  $k = 2^n$  γραμμές. Το πλήθος των δυνατών συναρτήσεων ( $f_0$  έως  $f_{n-1}$ ) θα είναι, επομένως,  $2^k = 2^{2^n}$  (βλπ και [8]).

**2.14.** Η αλγεβρική απόδειξη της δοσμένης ταυτότητας έχει ως εξής:  $x \cdot (x + y) = x \cdot x + x \cdot y = x + x \cdot y$ , η οποία με τη βοήθεια της σχέσης 2.21 προκύπτει ίση με  $x$ .

Στην άλγεβρα των συνόλων, η ισοδύναμη μορφή της συγκεκριμένης ταυτότητας έχει ως εξής:  $X \cap (X \cup Y) = X$ , και δηλώνει πως η τομή ενός συνόλου  $X$  με την ένωσή του με ένα άλλο σύνολο ταυτίζεται με το ίδιο το σύνολο  $X$ , όπως επιβεβαιώνεται από το διάγραμμα Venn του Σχήματος IV.1.



Σχήμα IV.1 Διάγραμμα Venn για την απόδειξη της ταυτότητας  $x \cdot (x + y) = x$

Η δοσμένη ταυτότητα μπορεί να αποδειχθεί και με τη βοήθεια πίνακα αλήθειας, όπως φαίνεται στον Πίνακα IV.1. Πιο συγκεκριμένα, η στήλη  $x \cdot (x + y)$  ταυτίζεται με τη στήλη  $x$ , γεγονός το οποίο επιβεβαιώνει την ισότητα  $x \cdot (x + y) = x$ .

Πίνακας IV.1 Πίνακας αλήθειας για την απόδειξη της ταυτότητας  $x \cdot (x + y) = x$

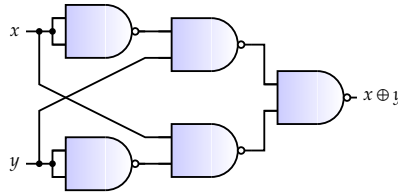
x	y	x+y	x · (x + y)
0	0	0	0
0	1	1	0
1	0	1	1
1	1	1	1

**2.17.** Η αλγεβρική απόδειξη της δοσμένης ταυτότητας προκύπτει από τη διαδοχική εφαρμογή της σχέσης (2.24), ως εξής:

$$\overline{x \cdot y \cdot z} = \overline{x \cdot (y \cdot z)} = \overline{x} + \overline{y \cdot z} = \overline{x} + (\overline{y} + \overline{z}) = \overline{x} + \overline{y} + \overline{z}.$$

**2.22.** Στην άλγεβρα Boole η πράξη ‘·’ δέχεται ορίσματα με δυνατές τιμές τα στοιχεία του συνόλου  $\{0,1\}$ . Επομένως, η έκφραση  $2014 \cdot x$  είναι μη επιτρεπτή, και επομένως ο ισχυρισμός είναι λανθασμένος.

**2.29.** Μια πιθανή υλοποίηση μιας πύλης XOR αποκλειστικά με πύλες NAND θα μπορούσε να στηριχθεί στην εξής παρατήρηση:  $x \oplus y = x\bar{y} + \bar{x}y = \overline{x\bar{y} + \bar{x}y} = \overline{x \cdot \bar{y}} \cdot \overline{\bar{x} \cdot y} = \overline{[x \cdot (y \cdot y)]} \cdot \overline{[(x \cdot x) \cdot y]}$ . Η αντίστοιχη υλοποίηση με λογικές πύλες παρουσιάζεται στο Σχήμα IV.2.



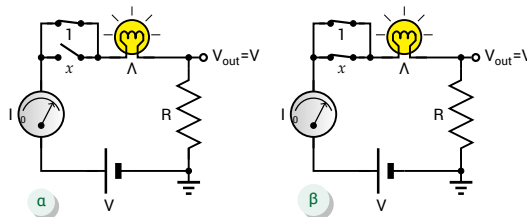
Σχήμα IV.2 Παράδειγμα υλοποίησης πύλης XOR αποκλειστικά με πύλες NAND

**2.32.** ΥΠΟΔΕΙΞΗ: Χρησιμοποιήστε την ταυτότητα  $x \oplus y = \bar{x} \cdot y + x \cdot \bar{y}$  προκειμένου να αντικαταστήσετε την πράξη XOR με βασικές πράξεις.

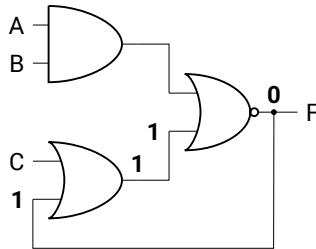
### ● Μάθημα 3

**3.4.** Το αριστερό μέλος της προς απόδειξη ταυτότητας αντιστοιχεί σε δύο διακόπτες συνδεδεμένους παράλληλα, από τους οποίους ο ένας βρίσκεται μόνιμα στην κατάσταση της λογικής μονάδας, και είναι, επομένως, μόνιμα κλειστός όπως φαίνεται στο Σχήμα IV.3. Όπως μπορούμε εύκολα να συμπεράνουμε, το κύκλωμα θα διαρρέεται πάντοτε από ρεύμα, ανεξάρτητα από την κατάσταση του διακόπτη  $x$  και, επομένως, η λογική κατάσταση της εξόδου του θα είναι μόνιμα ίση με τη λογική μονάδα, γεγονός το οποίο επαληθεύει την ταυτότητα  $x + 1 = 1$ .

**3.15.** Δεδομένου ότι ο τύπος της λογικής συνάρτησης δεν περιέχει την πράξη του συμπληρώματος, το κύκλωμα με τον μικρότερο αριθμό τρανζίστορ θα υλοποιεί το συμπλήρωμα της συνάρτησης και θα το αναστρέφει με τη βοήθεια πύλης NOT. Επιπλέον, αφού έχουμε  $N$  μεταβλητές, το κύκλωμα το οποίο θα υλοποιεί τη συμπληρωματική συνάρτηση θα περιλαμβάνει ένα τρανζίστορ ανά μεταβλητή τόσο στο δικτύωμα τύπου  $p$  όσο και στο δικτύωμα τύπου  $n$ . Επομένως θα έχουμε  $2N$  τρανζίστορ για τη βαθμίδα που υλοποιεί τη συμπληρωματική συνάρτηση. Αν σε αυτά προσθέ-



Σχήμα IV.3 Κύκλωμα διακοπών για την απόδειξη της ταυτότητας  $x + 1 = 1$



Σχήμα IV.4 Μη συνδυαστικό κύκλωμα

σουμε και τα 2 τρανζίστορ του αναστροφέα ο οποίος παρέχει την τελική τιμή εξόδου της συνάρτησης, ο συνολικός αριθμός των τρανζίστορ ανέρχεται σε  $2N + 2$ .

## ● Μάθημα 4

**4.1.** Για το δοσμένο κύκλωμα (βλπ Σχήμα IV.4) στις εισόδους του συμπεριλαμβάνονται εκτός από τις μεταβλητές  $A$ ,  $B$ , και  $C$  και η ίδια η τιμή της εξόδου του ( $F$ ). Επομένως, το κύκλωμα δεν είναι συνδυαστικό. Επιπλέον, η τοπολογία του κυκλώματος αναδεικνύει το εξής παράδοξο:

Ας υποθέσουμε πως στην είσοδο της πύλης OR η οποία δεν αντιστοιχεί στη μεταβλητή  $C$  εμφανίζεται η λογική μονάδα, όπως φαίνεται στο Σχήμα IV.4. Τότε, ανεξάρτητα από την τιμή της εισόδου  $C$ , η έξοδος της πύλης OR θα αντιστοιχεί στη λογική μονάδα, η οποία θα μεταφέρεται στην αντίστοιχη είσοδο της πύλης NOR. Ανεξάρτητα από την τιμή εξόδου της πύλης AND, η πύλη NOR θα εμφανίζει στην έξοδό της το λογικό μηδέν, αφού η μία από τις δύο εισόδους της είναι μη μηδενική. Θα είναι, επομένως,  $F=0$ . Ξεκινήσαμε, όμως, με την υπόθεση πως στην είσοδο της πύλης OR η οποία δεν αντιστοιχεί στη μεταβλητή  $C$  εμφανίζεται η λογική μονάδα. Η είσοδος αυτή συνδέεται άμεσα στην έξοδο  $F$  και άρα υποθέσαμε πως  $F=1$ , πράγμα που αντιβαίνει στο προηγούμενο συμπέρασμά μας πως  $F=0$ .

Το 'παράδοξο' προκύπτει από το γεγονός πως η τοπολογία του κυκλώματος οδηγεί στην *ανατροφοδότηση* της εξόδου σε μία είσοδο του κυκλώματος. Στην πράξη, όπου οι καθυστερήσεις των λογικών πυλών είναι μικρές αλλά όχι και αμελητέες, τέτοιες τοπολογίες μπορούν να αξιοποιηθούν για την κατασκευή χρήσιμων κυκλωμάτων, όπως οι *ταλαντωτές δακτυλίου*.

**4.2.** Η τιμή της συνάρτησης  $F$  η οποία αντιστοιχεί στο συνδυασμό  $A = 0$  και  $B = 1$  είναι αδιάφορη. Μπορεί, δηλαδή, να θεωρηθεί είτε ως 0, είτε ως 1. Στη συγκεκριμένη περίπτωση, εξυπηρετεί να υποθέσουμε πως  $X = 0$ , οπότε είναι προφανές πως έχουμε τον πίνακα αλήθειας μιας πύλης AND, η οποία αρκεί για την υλοποίηση της ζητούμενης συνάρτησης.

**4.6.** Εργαζόμενοι με τους συνδυασμούς μεταβλητών για τους οποίους η συνάρτηση επιστρέφει τη λογική μονάδα, προσδιορίζουμε τους αντίστοιχους όρους ελαχίστου, κατά τον τρόπο που υποδεικνύει ο Πίνακας IV.2. Η ζητούμενη έκφραση της λογικής συνάρτησης θα προκύψει από το άθροισμα των όρων ελαχίστου, και άρα θα

Πίνακας IV.2 Πίνακας αλήθειας για το κύκλωμα της Άσκησης 4.6

A	B	C	F	όροι ελαχίστου
0	0	0	0	
0	0	1	0	
0	1	0	0	
0	1	1	1	$\leftarrow \bar{A} B C$
1	0	0	0	
1	0	1	1	$\leftarrow A \bar{B} C$
1	1	0	0	
1	1	1	1	$\leftarrow A B C$

είναι  $F(A, B, C) = \bar{A} B C + A \bar{B} C + A B C$ .

## ● Μάθημα 5

**5.1.** Έστω  $F_\alpha$  η λογική συνάρτηση την οποία υλοποιεί το κύκλωμα του Σχήματος 5.1(α) και  $F_\beta$  η λογική συνάρτηση την οποία υλοποιεί το κύκλωμα του Σχήματος 5.1(β). Από την τοπολογία του κυκλώματος μπορούμε εύκολα να βρούμε πως η συνάρτηση  $F_\beta$  περιγράφεται από τον τύπο  $F_\beta = \overline{A + B} \oplus (C + \bar{B})$ . Εξετάζοντας την τοπολογία του κυκλώματος του Σχήματος 5.1(α), μπορούμε να παρατηρήσουμε πως αυτή εμπεριέχει την τοπολογία του κυκλώματος του Σχήματος 5.1(β) και, μάλιστα, ισχύει  $F_\alpha = F_\beta + F_\beta = F_\beta$ . Άρα οι δύο λογικές συναρτήσεις ταυτίζονται.

**5.4.** Υπόδειξη: Βρείτε τον πίνακα αλήθειας της λογικής συνάρτησης, και από αυτόν τον αντίστοιχο χάρτη Karnaugh.

**5.8.** Ακολουθώντας διαδικασία αντίστροφη από εκείνη της απλοποίησης, μπορούμε να ξεκινήσουμε από την απλούστερη έκφραση με σκοπό να καταλήξουμε στην πολυπλοκότερη, έχοντας κατά νου πως η αρχική έκφραση της συνάρτησης έχει τη μορφή αθροίσματος όρων ελαχίστου (όρων, δηλαδή, οι οποίοι περιέχουν και τις τρεις μεταβλητές). Έχουμε:

$$\begin{aligned}
 F &= \overline{A \bar{B} \bar{C}} + \overline{A} C + BC = \\
 &= \overline{A \bar{B} \bar{C}} + \overline{A(B + \bar{B})} C + (A + \bar{A})BC = \\
 &= \overline{A \bar{B} \bar{C}} + \overline{ABC} + \overline{A \bar{B} C} + \overline{ABC} + \overline{ABC} = \\
 &= \overline{A \bar{B} \bar{C}} + \overline{A \bar{B} C} + \overline{ABC} + (\overline{ABC} + \overline{ABC}) = \\
 &= \overline{A \bar{B} \bar{C}} + \overline{A \bar{B} C} + \overline{ABC} + \overline{ABC} = \\
 &= \overline{A \bar{B} \bar{C}} + \overline{A \bar{B} C} + \overline{A B C} + \overline{A B C}
 \end{aligned}$$

Η τελευταία έκφραση αντιστοιχεί στην αρχική μορφή της λογικής συνάρτησης.

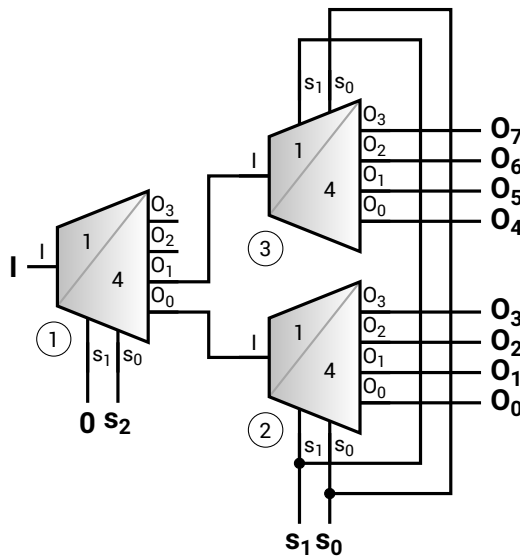
**5.10.** Ο πίνακας αλήθειας της δοσμένης συνάρτησης και ο αντίστοιχος χάρτης Karnaugh φαίνονται στον Πίνακα IV.3. Από το ζεύγος μη μηδενικών στοιχείων του

Πίνακας IV.3 Πίνακας αλήθειας (α) και χάρτης Karnaugh (β) για τη λογική συνάρτηση της Άσκησης 5.10

A	B	F
0	0	0
0	1	1
1	0	0
1	1	1

	B	0	1
A	0	0	1
1	0	0	1

$F = B$

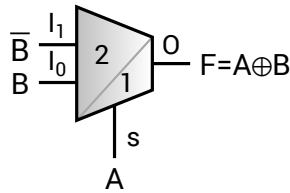


Σχήμα IV.5 Κύκλωμα αποπολυπλέκτη 1:8 αποτελούμενο αποκλειστικά από αποπολυπλέκτες 1:4

χάρτη μπορούμε να βρούμε πως η απλοποιημένη έκφραση της συνάρτησης είναι  $F = B$ . Φυσικά, σε απλές περιπτώσεις όπως η συγκεκριμένη, η χρήση της μεθόδου του χάρτη Karnaugh είναι περιττή, καθώς απλή εποπτεία του πίνακα αλήθειας μπορεί να αποκαλύψει πως οι στήλες οι οποίες αντιστοιχούν στη μεταβλητή  $B$  και στην τιμή της συνάρτησης  $F$  ταυτίζονται.

## ● Μάθημα 6

**6.8.** Το ζητούμενο κύκλωμα παρουσιάζεται στη συνδεσμολογία του Σχήματος IV.5. Το κύκλωμα θα μπορούσε να υλοποιηθεί αν στη θέση του αποπολυπλέκτη (1), ο οποίος υποδέχεται την είσοδο  $I$  του συστήματος, είχαμε τοποθετήσει έναν απο-



Σχήμα IV.6 Υλοποίηση πύλης XOR μέσω πολυπλέκτη 2:1

πολυπλέκτη 1:2. Δεδομένου, όμως, ότι δεν υπάρχει η δυνατότητα χρήσης τέτοιων αποπολυπλεκτών, ο συγκεκριμένος αποπολυπλέκτης λειτουργεί ως 1:2 διατηρώντας μόνιμα μηδενικό το ένα από τα δύο σήματα επιλογής του (συγκεκριμένα, το  $s_1$ ). Με τον τρόπο αυτό, μπορούν να επιλεγούν μόνο οι έξοδοι  $O_0$  και  $O_1$  οι οποίες και δρομολογούνται προς τους άλλους δύο αποπολυπλέκτες με βάση το σήμα επιλογής  $s_0$  του αποπολυπλέκτη (1). Το σήμα αυτό αποτελεί το σήμα  $s_2$  για τον αποπολυπλέκτη 1:8 τον οποίο υλοποιεί η συνδεσμολογία. Τα σήματα επιλογής των αποπολυπλεκτών (2) και (3) είναι κοινά, και καθορίζουν την τελική επιλογή της εξόδου προς την οποία θα δρομολογηθεί το σήμα εισόδου. Τα κοινά σήματα  $s_0$  και  $s_1$  των αποπολυπλεκτών (2) και (3) αποτελούν και τα ομώνυμα σήματα για τον υλοποιούμενο αποπολυπλέκτη 1:8.

**6.16.** Είναι γνωστό πως η έκφραση της λογικής συνάρτησης η οποία περιγράφει την πράξη XOR είναι  $F(A, B) = A \oplus B = A\bar{B} + \bar{A}B$ . Δεδομένου ότι μας ζητείται υλοποίηση με πολυπλέκτη 2:1, θα θεωρήσουμε πως η μεταβλητή  $A$  αντιστοιχεί στο σήμα επιλογής ( $s$ ) του πολυπλέκτη. Οι όροι ελαχίστου οι οποίοι αντιστοιχούν στη μεταβλητή  $A$  είναι  $A$  και  $\bar{A}$ . Επομένως, η έκφραση της συνάρτησης  $F$  μπορεί να γραφεί [κατ' αναλογία προς τη σχέση (6.1)] ως εξής:  $F(A, B) = A \cdot f_1 + \bar{A} \cdot f_0$ , όπου  $f_0 = B$  και  $f_1 = \bar{B}$ . Οι εκφράσεις των συναρτήσεων αυτών είναι εκείνες που θα πρέπει να εφαρμόσουμε στις αντίστοιχες εισόδους του πολυπλέκτη, καταλήγοντας στην υλοποίηση του Σχήματος IV.6.

## ● Μάθημα 7

**7.1.** Ο πλήρης πίνακας αλήθειας του κωδικοποιητή 4:2 φαίνεται στον Πίνακα IV.4, με βάση τον οποίο μπορούμε να συμπληρώσουμε τους χάρτες Karnaugh για κάθε έξοδο του κωδικοποιητή. Στον Πίνακα IV.5 παρουσιάζεται ο χάρτης Karnaugh για την έξοδο  $O_0$  του κωδικοποιητή, ενώ στον Πίνακα IV.6 ο αντίστοιχος χάρτης για την έξοδο  $O_1$ .

Εφαρμόζοντας τη μεθοδολογία της απλοποίησης μιας λογικής συνάρτησης με χρήση όρων ελαχίστου, καταλήγουμε στις εκφράσεις  $O_0 = I_1 + I_3$  και  $O_1 = I_2 + I_3$ , σύμφωνα με τους χάρτες Karnaugh των Πινάκων IV.5 και IV.6, αντίστοιχα.

**7.2.** Έστω  $\alpha, \beta, \gamma, \delta, \dots, \omega$  οι εισόδους του κωδικοποιητή. Για την κωδικοποίηση των 24 εισόδων απαιτούνται  $\lceil \log_2 24 \rceil = 5$  ψηφία, άρα ο κωδικοποιητής θα πρέπει να διαθέτει πέντε εξόδους ( $O_0, O_1, \dots, O_4$ ). Ο συνεπτυγμένος πίνακας αλήθειας του

Πίνακας IV.4 Πλήρης πίνακας αλήθειας κωδικοποιητή 4:2

$I_3$	$I_2$	$I_1$	$I_0$	$O_1$	$O_0$
0	0	0	0	X	X
0	0	0	1	0	0
0	0	1	0	0	1
0	0	1	1	X	X
0	1	0	0	1	0
0	1	0	1	X	X
0	1	1	0	X	X
0	1	1	1	X	X
1	0	0	0	1	1
1	0	0	1	X	X
1	0	1	0	X	X
1	0	1	1	X	X
1	1	0	0	X	X
1	1	0	1	X	X
1	1	1	0	X	X
1	1	1	1	X	X

Πίνακας IV.5 Χάρτης Karnaugh για την έξοδο  $O_0$  κωδικοποιητή 4:2

$I_3 I_2$ \ $I_1 I_0$	00	01	11	10
00	X	0	X	1
01	0	X	X	X
11	X	X	X	X
10	1	X	X	X

$$O_0 = I_3 + I_1$$

Ζητούμενου κωδικοποιητή φαίνεται στον Πίνακα IV.7.

Με βάση τις αρχές οι οποίες διέπουν τις συναρτήσεις μοναδικής ενεργής εισόδου, μπορούμε παρατηρώντας τον συνεπτυγμένο πίνακα αλήθειας του κωδικοποιητή να καταλήξουμε στις εξής εκφράσεις για τις λογικές συναρτήσεις οι οποίες περιγράφουν τις εξόδους του:

$$O_0 = \beta + \delta + \zeta + \theta + \kappa + \mu + \xi + \pi + \sigma + \upsilon + \chi + \omega$$

Πίνακας IV.6 Χάρτης Karnaugh για την έξοδο  $O_1$  κωδικοποιητή 4:2

$I_1 I_0$	00	01	11	10
$I_3 I_2$	X	0	X	0
00	X	0	X	0
01	1	X	X	X
11	X	X	X	X
10	1	X	X	X

$$O_1 = I_3 + I_2$$

Πίνακας IV.7 Συνεπτυγμένος πίνακας αλήθειας του κωδικοποιητή της Άσκησης 7.2

$\alpha$	$\beta$	$\gamma$	$\delta$	$\epsilon$	$\zeta$	$\eta$	$\theta$	$\iota$	$\kappa$	$\lambda$	$\mu$	$\nu$	$\xi$	$\omicron$	$\pi$	$\rho$	$\sigma$	$\tau$	$\upsilon$	$\phi$	$\chi$	$\psi$	$\omega$	$O_4$	$O_3$	$O_2$	$O_1$	$O_0$
1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0
0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1
0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0
0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0
0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0
0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1
0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0
0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1
0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1
0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0
0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1
0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	1	0	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	1	0	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	1	0	1
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	1	0	1
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	1	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	1	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	1	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	1	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	1	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	1	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	1	1
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1

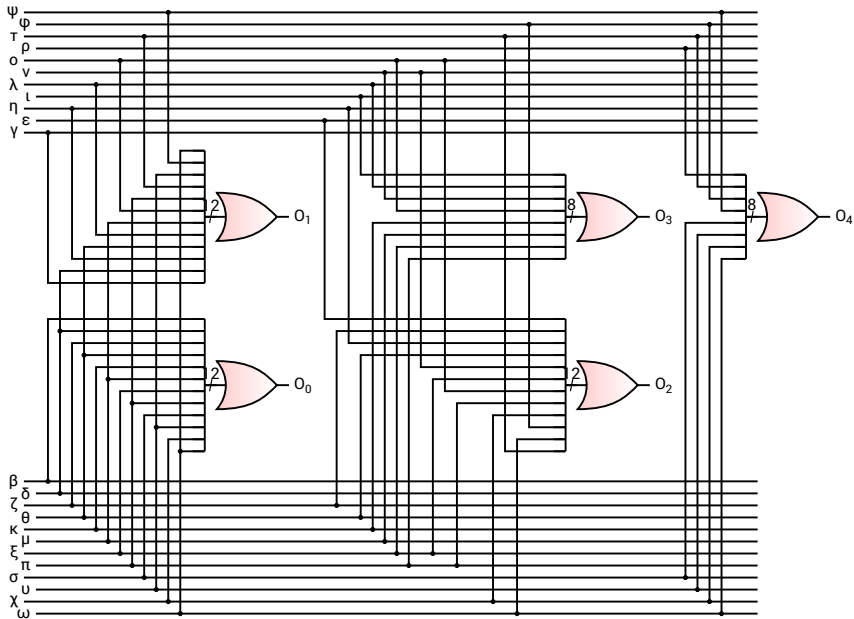
$$O_1 = \gamma + \delta + \eta + \theta + \lambda + \mu + \omicron + \pi + \tau + \upsilon + \psi + \omega$$

$$O_2 = \epsilon + \zeta + \eta + \theta + \nu + \xi + \omicron + \pi + \phi + \chi + \psi + \omega$$

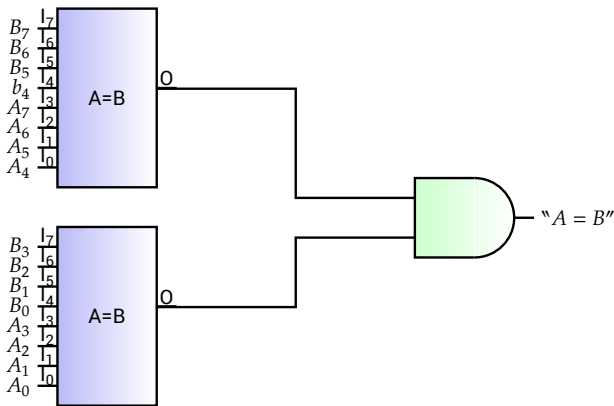
$$O_3 = \iota + \kappa + \lambda + \mu + \nu + \xi + \omicron + \pi$$

$$O_4 = \rho + \sigma + \tau + \upsilon + \phi + \chi + \psi + \omega$$

από τις οποίες παρατηρούμε πως η είσοδος  $\alpha$  είναι αδιάφορη. Με βάση τις προηγούμενες σχέσεις μπορούμε να καταλήξουμε στο κύκλωμα του Σχήματος IV.7.



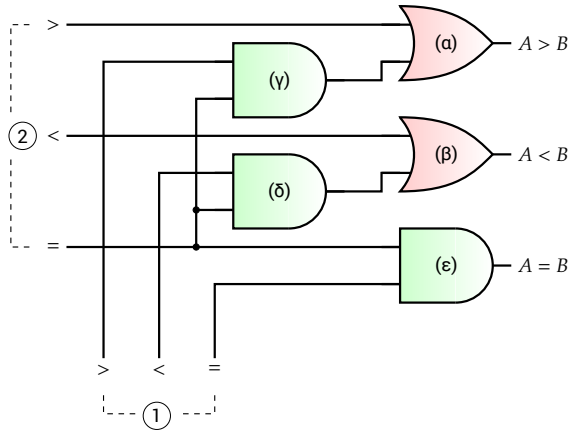
Σχήμα IV.7 Κύκλωμα κωδικοποιητή για την Άσκηση 7.2



Σχήμα IV.8 Κύκλωμα συγκριτή ταυτότητας οκτώ ψηφίων με συγκριτές ταυτότητας τεσσάρων ψηφίων

## ● Μάθημα 8

8.1. Ακολουθώντας τις αρχές της αρθρωτής σχεδίασης, μπορούμε να καταλήξουμε στο κύκλωμα του Σχήματος IV.8.



Σχήμα IV.9 Κύκλωμα απόφασης για την Άσκηση 8.3

**8.3.** Για το κύκλωμα απόφασης του Σχήματος IV.9 συμβολίζουμε με ② τα αποτελέσματα της σύγκρισης των τμημάτων των αριθμών που αντιστοιχούν στα περισσότερο σημαντικά ψηφία τους, ενώ με ① τα αντίστοιχα τμήματα που περιλαμβάνουν τα λιγότερο σημαντικά ψηφία. Το κύκλωμα λειτουργεί ως εξής:

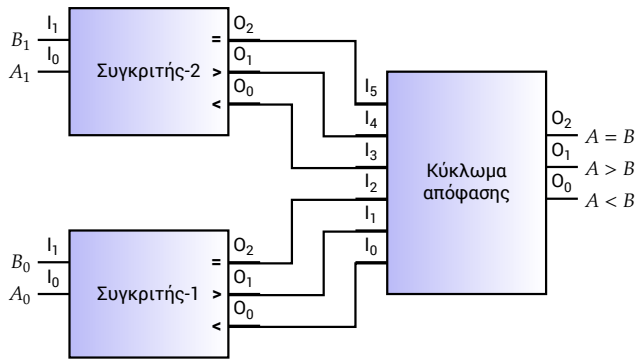
Όταν  $[>]_2 = 1$ ,  $[<]_2 = 0$  και  $[=]_2 = 0$ , η πύλη (α) θα παρέχει τη λογική μονάδα (ως πύλη OR) δηλώνοντας πως  $A > B$ . Στην ίδια περίπτωση η πύλη (ε) θα δίνει μηδενική έξοδο αφού  $[=]_2 = 0$ . Το ίδιο θα ισχύει και για την πύλη (β) αφού  $[<]_2 = 0$  και, επιπλέον, η έξοδος της πύλης (δ) θα είναι επίσης μηδενική καθώς  $[=]_2 = 0$ . Για τον συγκεκριμένο συνδυασμό τιμών εισόδων του κυκλώματος, οι έξοδοι είναι ανεξάρτητες από τις τιμές των  $[>]_1$ ,  $[<]_1$  και  $[=]_1$ .

Όταν  $[<]_2 = 1$ ,  $[>]_2 = 0$  και  $[=]_2 = 0$ , η πύλη (β) θα παρέχει τη λογική μονάδα (ως πύλη OR) δηλώνοντας πως  $A < B$ . Στην ίδια περίπτωση η πύλη (ε) θα δίνει μηδενική έξοδο αφού  $[=]_2 = 0$ . Το ίδιο θα ισχύει και για την πύλη (α) αφού  $[>]_2 = 0$  και, επιπλέον, η έξοδος της πύλης (γ) θα είναι επίσης μηδενική καθώς  $[=]_2 = 0$ . Όπως και στην προηγούμενη περίπτωση, για τον συγκεκριμένο συνδυασμό τιμών εισόδων του κυκλώματος, οι έξοδοι είναι ανεξάρτητες από τις τιμές των  $[>]_1$ ,  $[<]_1$  και  $[=]_1$ .

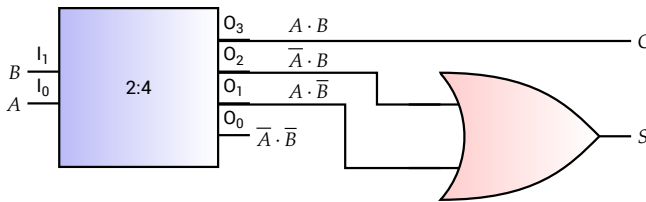
Όταν  $[=]_2 = 1$ ,  $[>]_2 = 0$  και  $[<]_2 = 0$ , οι τιμές εξόδου των πυλών (α) και (β) θα είναι ίσες με τις τιμές εξόδου των πυλών (γ) και (δ), αντίστοιχα. Οι τελευταίες θα καθορίζονται από τις τιμές των εισόδων  $[>]_1$  και  $[<]_1$ , αντίστοιχα, αφού  $[=]_2 = 1$ . Παρόμοια, η έξοδος της πύλης (ε) θα καθορίζεται από την τιμή της εισόδου  $[=]_1$ . Συμπερασματικά, οι έξοδοι του κυκλώματος θα αντανakλούν τα αποτελέσματα της σύγκρισης των τμημάτων των αριθμών με τα λιγότερο σημαντικά ψηφία, καθώς τα τμήματα με τα περισσότερα σημαντικά ψηφία είναι ίσα.

**8.4.** Κατ' αναλογία με την αρθρωτή συνδεσμολογία του Σχήματος 8.8 μπορούμε να πάρουμε τη συνδεσμολογία του Σχήματος IV.10.

**8.5.** Ο ημιαθροιστής είναι κύκλωμα δύο εισόδων, οπότε θα χρησιμοποιήσουμε αποκωδικοποιητή 2:4. Θα αξιοποιήσουμε τις εκφράσεις των εξόδων του ημιαθροιστή γραμμένες στη μορφή όρων ελαχίστου των μεταβλητών εισόδου (έστω  $A$



Σχήμα IV.10 Κύκλωμα συγκριτή μεγέθους δύο ψηφίων με μονοψήφιους συγκριτές μεγέθους



Σχήμα IV.11 Υλοποίηση ημιαθροιστή με αποκωδικοποιητή 2:4

και B):

$$S = A \oplus B = A\bar{B} + \bar{A}B$$

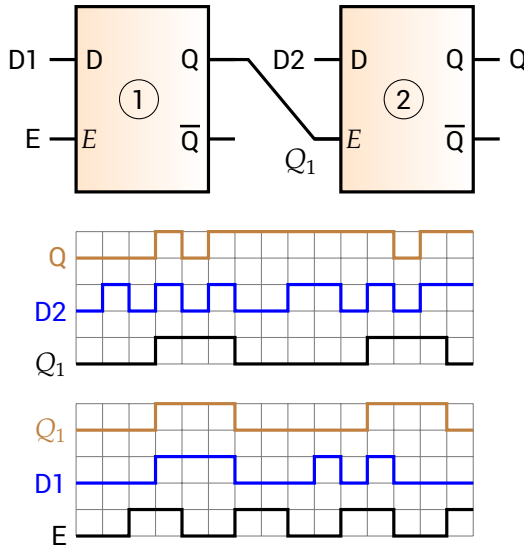
$$C = AB$$

Εκμεταλλευόμενοι την ιδιότητα των αποκωδικοποιητών να λειτουργούν ως ‘γεννήτριες όρων ελαχίστου’ (σύμφωνα με όσα αναφέρονται στην παράγραφο 7.3.4.2), είναι εύκολο να επιβεβαιώσουμε πως η συνδεσμολογία του Σχήματος IV.11 υλοποιεί τη λειτουργία του ημιαθροιστή. Υπενθυμίζεται πως η πύλη OR χρησιμοποιείται για την άθροιση (υπό την έννοια της λογικής διάζευξης) των όρων ελαχίστου  $\bar{A}B$  και  $A\bar{B}$  οι οποίοι περιλαμβάνονται στην έκφραση του αθροίσματος S.

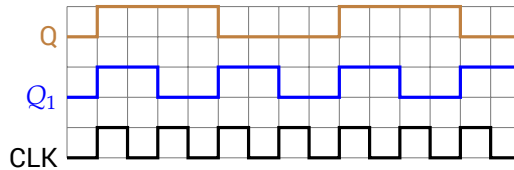
**8.13. Υπόδειξη:** Λάβετε υπόψη σας πως για οποιονδήποτε αριθμό  $x$  ισχύει  $2x = x + x$ .

## ● Μάθημα 9

**9.6.** Θα λάβουμε υπόψη μας πως η έξοδος  $Q_1$  του πρώτου μανδαλωτή αποτελεί το σήμα επίτρησης του δεύτερου. Με βάση το σήμα επίτρησης E το οποίο εφαρμόζεται στον μανδαλωτή (1) καθώς και την κυματομορφή της εισόδου D1 θα βρούμε την κυματομορφή της εξόδου  $Q_1$  του πρώτου μανδαλωτή, όπως υποδεικνύει το διάγραμμα χρονισμού του Σχήματος IV.12. Στη συνέχεια, εργαζόμενοι με τον δεύτερο



Σχήμα IV.12 Κύκλωμα και διάγραμμα χρονισμού για την Άσκηση 9.6



Σχήμα IV.13 Κυματομορφές για την Άσκηση 9.12

μανδαλωτή, μπορούμε να βρούμε την κυματομορφή εξόδου  $Q$  λαμβάνοντας υπόψη την κυματομορφή της εισόδου  $D2$  και το σήμα επίτρεψης  $Q_1$ , όπως φαίνεται στο ίδιο διάγραμμα.

**9.9.** Η χαρακτηριστική εξίσωση ενός T flip-flop μπορεί να αποδειχθεί εύκολα με βάση την πλήρη μορφή του πίνακα λειτουργίας του (βλπ Πίνακα 9.18), από τον οποίο παρατηρούμε πως η στήλη η οποία αντιπροσωπεύει την επόμενη τιμή της εξόδου του flip-flop ( $Q_{\text{επόμενη}}$ ) αντιστοιχεί στην αποκλειστική διάζευξη ( $\oplus$ ) της τρέχουσας τιμής της ( $Q_{\text{τρέχουσα}}$ ) με την τιμή της εισόδου  $T$ .

**9.12.** Και για τα δύο JK flip-flops του κυκλώματος ισχύει  $J = K = 1$ , επομένως οι εξοδοί τους θα εναλλάσσονται σε κάθε θετική ακμή του σήματος ρολογιού τους. Επιπλέον, η έξοδος του πρώτου (από αριστερά) flip-flop αποτελεί το σήμα ρολογιού για το δεύτερο.

Λαμβάνοντας υπόψη μας τα προηγούμενα, μπορούμε να καταλήξουμε στις κυματομορφές του Σχήματος IV.13, όπου  $Q_1$  η έξοδος του πρώτου flip-flop και  $Q_2$  η έξοδος του δεύτερου. Μπορούμε να παρατηρήσουμε πως η συχνότητα του σήματος

Πίνακας IV.8 Πίνακας λειτουργίας του κυκλώματος της Άσκησης 9.14

B	A	Συμπεριφορά
0	0	διατήρηση κατάστασης (τιμής) εξόδου
0	1	μηδενισμός εξόδου ( <b>reset</b> )
1	0	η έξοδος τίθεται στη λογική μονάδα ( <b>set</b> )
1	1	εναλλαγή κατάστασης ( <b>toggle</b> )

ρολογιού εμφανίζεται στην έξοδο κάθε flip-flop υποδιπλασιασμένο, ενώ η συχνότητα του σήματος εξόδου είναι ίση με το ένα τέταρτο της συχνότητας ρολογιού. Πρόκειται για έναν *διαιρέτη συχνότητας*, κύκλωμα με μεγάλη χρησιμότητα μιας και επιτρέπει την παραγωγή με απλά μέσα υποδιαιρέσεων της συχνότητας ενός δεδομένου σήματος ρολογιού, εξοικονομώντας κυκλώματα παραγωγής σημάτων χρονισμού (ταλαντωτές) τα οποία είναι ογκώδη και δαπανηρά.

**9.14.** Θα διακρίνουμε τις ακόλουθες περιπτώσεις:

- Εάν θέσουμε  $A = B = 0$  οι πύλες AND θα παρέχουν μηδενικές τιμές εξόδου, όπως και η πύλη OR. Επομένως η είσοδος  $T$  του flip-flop θα τίθεται μηδενική και άρα το flip-flop θα διατηρεί την κατάστασή του.
- Εάν θέσουμε  $A = B = 1$  οι πύλες AND θα παρέχουν στις εξόδους τους τις τιμές  $Q$  και  $\bar{Q}$ , η διάζευξη των οποίων θα δώσει έξοδο της πύλης OR ίση με τη λογική μονάδα. Επομένως η είσοδος  $T$  του flip-flop θα τίθεται ίση με τη λογική μονάδα και άρα το flip-flop θα εναλλάσσει την κατάστασή του.
- Εάν θέσουμε  $A = 1$  και  $B = 0$  η πύλη (2) θα παρέχει μηδενική έξοδο ενώ η πύλη (1) θα παρέχει την τρέχουσα τιμή εξόδου του flip-flop, δηλαδή  $Q_{\text{τρέχουσα}}$ . Η τιμή αυτή θα μεταβιβάζεται μέσω της πύλης OR στην είσοδο  $T$  του flip-flop.
  - Αν  $Q_{\text{τρέχουσα}} = 0$  τότε η έξοδος θα διατηρήσει την τρέχουσα τιμή της, δηλαδή  $Q_{\text{επόμενη}} = Q_{\text{τρέχουσα}} = 0$ .
  - Αν  $Q_{\text{τρέχουσα}} = 1$  τότε θα συμβεί εναλλαγή της τρέχουσας τιμής της εξόδου, δηλαδή  $Q_{\text{επόμενη}} = \overline{Q_{\text{τρέχουσα}}} = \bar{1} = 0$ .

Επομένως, σε κάθε περίπτωση, η έξοδος θα μηδενίζεται.

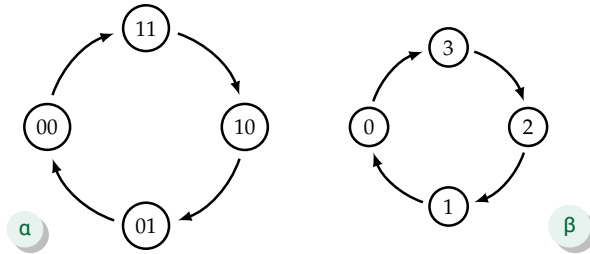
- Εάν θέσουμε  $A = 0$  και  $B = 1$  η πύλη (1) θα παρέχει μηδενική έξοδο ενώ η πύλη (2) θα παρέχει τη συμπληρωμένη τρέχουσα τιμή εξόδου του flip-flop, δηλαδή  $\bar{Q}_{\text{τρέχουσα}}$ . Η τιμή αυτή θα μεταβιβάζεται μέσω της πύλης OR στην είσοδο  $T$  του flip-flop.
  - Αν  $Q_{\text{τρέχουσα}} = 0$  τότε  $\overline{Q_{\text{τρέχουσα}}} = 1$ , οπότε θα συμβεί εναλλαγή της τρέχουσας τιμής της εξόδου, δηλαδή  $Q_{\text{επόμενη}} = \overline{Q_{\text{τρέχουσα}}} = \bar{0} = 1$ .
  - Αν  $Q_{\text{τρέχουσα}} = 1$  τότε  $\overline{Q_{\text{τρέχουσα}}} = 0$ , οπότε η τρέχουσα τιμή της εξόδου θα διατηρηθεί, δηλαδή  $Q_{\text{επόμενη}} = Q_{\text{τρέχουσα}} = 1$ .

Επομένως, σε κάθε περίπτωση, η έξοδος θα γίνεται ίση με τη λογική μονάδα.

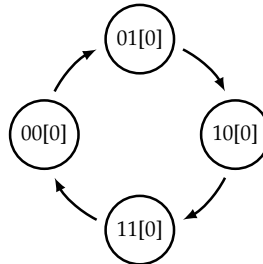
Συνοψίζοντας, καταλήγουμε στον Πίνακα IV.8 ο οποίος αντιστοιχεί στον πίνακα λειτουργίας ενός JK flip-flop με  $J = B$  και  $K = A$ .

Πίνακας IV.9 Πίνακας λειτουργίας του κυκλώματος της Άσκησης 10.1

$Q_{1\tau}$	$Q_{0\tau}$	$D_{1\tau} = Q_{1\tau} \odot Q_{0\tau}$	$D_{0\tau} = \overline{Q_{0\tau}}$	$Q_{1\varepsilon}$	$Q_{0\varepsilon}$
0	0	1	1	1	1
0	1	0	0	0	0
1	0	0	1	0	1
1	1	1	0	1	0



Σχήμα IV.14 Διάγραμμα καταστάσεων του κυκλώματος της Άσκησης 10.1, (α) σε δυαδική και (β) σε δεκαδική μορφή



Σχήμα IV.15 Διάγραμμα καταστάσεων του κυκλώματος της Άσκησης 10.2

## ● Μάθημα 10

**10.1.** Εργαζόμενοι όπως στο Παράδειγμα 10.1 μπορούμε να καταλήξουμε στον πίνακα λειτουργίας του κυκλώματος (βλπ Πίνακα IV.9) και στο διάγραμμα καταστάσεων του Σχήματος IV.14. Πρόκειται για κύκλωμα απεριθμητή modulo-4 φθίνουσας απarıθμησης.

**10.2.** Όπως φαίνεται από το Σχήμα IV.15, το διάγραμμα καταστάσεων του ζητούμενου κυκλώματος μπορεί να προκύψει από το διάγραμμα καταστάσεων του κυκλώματος του Παραδείγματος 10.1 αν στα δεξιά των ψηφίων των καταστάσεων του τελευταίου τοποθετήσουμε το σταθερό ψηφίο 0. Αρκεί, επομένως, στις μεταβαλλόμενες εξόδους του κυκλώματος του Παραδείγματος 10.1 να συμπεριλάβουμε





## Απαντήσεις επιλεγμένων ερωτήσεων

### ● Μάθημα 1

- 1.1.** Το πλήθος των ιεραρχικών τάξεων που απαιτούνται για την αναπαράσταση αριθμών έως και το 9999999 είναι ίσο με 7. Απαιτούνται, επομένως, 7 αριθμητικά σύμβολα.
- 1.2.** Θα απαιτούνταν 9 επαναλήψεις του ίδιου συμβόλου για καθεμιά από τις 7 ιεραρχικές τάξεις (βλπ προηγούμενη ερώτηση). Επομένως, θα απαιτούνταν συνολικά  $9 \times 7 = 63$  σύμβολα.
- 1.3.** Το ψηφίο με τη μικρότερη συμβολή στην αριθμητική *αξία* του δυαδικού αριθμού 1010010 είναι εκείνο στο δεξιό άκρο της αριθμητικής του αναπαράστασης, ενώ το ψηφίο με τη μεγαλύτερη συμβολή είναι εκείνο στο αριστερό άκρο. Άρα, MSB=1 και LSB=0.
- 1.4.** Οι άρτιοι αριθμοί δεν περιέχουν μονάδες, άρα το τελευταίο τους ψηφίο στη δυαδική αναπαράσταση θα είναι μηδενικό. Αντίθετα, στους περιττούς αριθμούς το τελευταίο ψηφίο (LSB) θα είναι ίσο με τη μονάδα.
- 1.5.** Το πλήθος των ψηφίων ενός δυαδικού αριθμού στην BCD αναπαράσταση θα πρέπει να είναι πολλαπλάσιο του 4. Επομένως, η συγκεκριμένη αναπαράσταση BCD δεν είναι έγκυρη.
- 1.8.** Με βάση τον τρόπο ορισμού της αναπαράστασης με τη χρήση συμπληρώματος ως προς 2, ο αριθμός 0 θα αναπαριστάνεται στη μορφή 00000000. Η αναπαράσταση αυτή είναι μοναδική, σε αντίθεση με τις άλλες μορφές αναπαράστασης τις οποίες έχου- με μελετήσει (π.χ. προσημασμένου μέτρου ή συμπληρώματος ως προς 1).

## ● Μάθημα 2

**2.1.** Ο αριθμός των δυνατών συνδυασμών τιμών των ορισμάτων της συνάρτησης είναι  $2^n$ . Επομένως ο αντίστοιχος πίνακας αλήθειας θα έχει  $2^n$  γραμμές. Ο αριθμός των στηλών θα ισούται με το πλήθος των ορισμάτων ( $n$ ) της συνάρτησης προσαυξανόμενο κατά μία μονάδα (η οποία αντιστοιχεί στην στήλη των τιμών της συνάρτησης). Άρα, ο πίνακας αλήθειας της συνάρτησης  $f$  είναι ένας πίνακας  $2^n \times (n + 1)$ .

**2.2.** Μια πύλη NOT εκτελεί την πράξη του συμπληρώματος ( $f(x) = \bar{x}$ ), η οποία είναι πράξη με ένα όρισμα. Επομένως, η έννοια μιας πύλης NOT με περισσότερες από μία εισόδους δεν υφίσταται.

**2.4.** Ο αριθμός των λογικών κυκλωμάτων με τα οποία μπορεί να υλοποιηθεί μια λογική συνάρτηση είναι άπειρος, επειδή οι τύποι με τους οποίους μπορεί να οριστεί η ίδια συνάρτηση είναι, επίσης, άπειροι. Για να αναφέρουμε ένα χαρακτηριστικό παράδειγμα, ας θεωρήσουμε τη συνάρτηση με τύπο  $f(x) = x$ . Η συνάρτηση μπορεί να γραφεί, ισοδύναμα, ως εξής:  $f(x) = x + 0 = x + x \cdot \bar{x}$  ή  $f(x) = x + x \cdot \bar{x} + 0 = x + x \cdot \bar{x} + x \cdot \bar{x}$  ή  $f(x) = x + x \cdot \bar{x} + x \cdot \bar{x} + 0 = x + x \cdot \bar{x} + x \cdot \bar{x} + x \cdot \bar{x}$  κ.ο.κ.

## ● Μάθημα 3

**3.2.** Σε ένα κύκλωμα με συμπληρωματικούς διακόπτες ο αριθμός των διακοπών τύπου  $p$  θα πρέπει να είναι ίσος με τον αριθμό των διακοπών τύπου  $n$ . Επομένως, το κύκλωμα δεν μπορεί να είναι κύκλωμα συμπληρωματικών διακοπών.

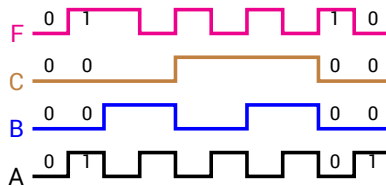
**3.3.** Σε ένα κύκλωμα με συμπληρωματικούς διακόπτες δεν συμπεριλαμβάνονται αντιστάτες. Επομένως, το κύκλωμα δεν μπορεί να είναι κύκλωμα συμπληρωματικών διακοπών.

## ● Μάθημα 4

**4.1.** Οι δυνατοί συνδυασμοί τιμών των τεσσάρων εισόδων του κυκλώματος είναι  $2^4 = 16$ . Άρα ο ενιαίος πίνακας αλήθειας θα διαθέτει 16 γραμμές. Επίσης, ο πίνακας θα διαθέτει μία στήλη για κάθε είσοδο του κυκλώματος και μία στήλη για κάθε έξοδο του. Άρα θα έχουμε  $4+7=11$  στήλες. Πρόκειται, δηλαδή, για έναν πίνακα  $16 \times 11$ .

**4.2.** Το δοσμένο διάγραμμα χρονισμού δεν επαρκεί για την περιγραφή του κυκλώματος, καθώς απουσιάζουν οι συνδυασμοί ( $C=1, B=1, A=0$ ) και  $C=B=A=1$ .

**4.3.** Όπως προκύπτει από το Σχήμα V.1, υπάρχουν δύο περιπτώσεις συνδυασμών τιμών εισόδου για τις οποίες οι αντίστοιχες τιμές της εξόδου  $F$  είναι αντικρουόμενες. Κάτι τέτοιο είναι αδύνατο να συμβαίνει στην περίπτωση ενός συνδυαστικού κυκλώματος και, επομένως, το δοσμένο διάγραμμα χρονισμού δεν είναι έγκυρο.



Σχήμα V.1 Παράδειγμα μη έγκυρου διαγράμματος χρονισμού

## ● Μάθημα 5

**5.1.** Ο κώδικας Gray επιλέγεται ώστε δύο γειτονικές γραμμές ή δύο γειτονικές στήλες του χάρτη Karnaugh να αντιστοιχούν σε τιμές μεταβλητών οι οποίες έχουν ένα κοινό δυαδικό ψηφίο. Με τον τρόπο αυτό είναι δυνατή η εξαγωγή κοινού παράγοντα, η οποία και επιτρέπει την απλοποίηση. Αν, αντί του κώδικα Gray, χρησιμοποιούσαμε τη φυσική δυαδική κωδικοποίηση, κάτι τέτοιο δεν θα ήταν εφικτό καθώς για τους γειτονικούς συνδυασμούς 01 και 10 δεν θα υπήρχε η δυνατότητα εξαγωγής κοινού παράγοντα.

## ● Μάθημα 6

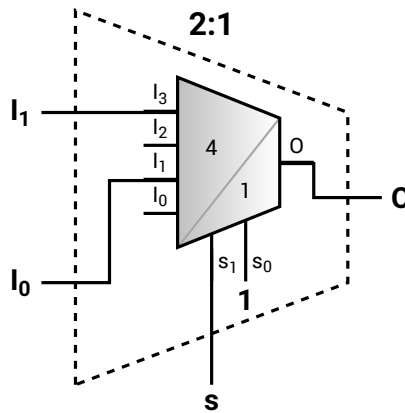
**6.1.** Για πολυπλέκτη με  $n = 2$  εισόδους απαιτείται  $N = \log_2 2 = 1$  σήμα επιλογής. Παρόμοια, για πολυπλέκτη με  $n = 8$  εισόδους απαιτούνται  $N = \log_2 8 = 3$  σήματα επιλογής.

**6.2.** Για πολυπλέκτη με  $n = 10$  εισόδους απαιτούνται  $N = \lceil \log_2 10 \rceil = 4$  σήματα επιλογής.

**6.3.** Ας υποθέσουμε πως το σήμα ελέγχου το οποίο παραμένει μόνιμα στη στάθμη της λογικής μονάδας είναι το σήμα  $s_0$ , όπως φαίνεται στο Σχήμα V.2. Στην περίπτωση αυτή, ο δυαδικός αριθμός  $s_1 s_0$  ο οποίος καθορίζει την επιλεγόμενη είσοδο μπορεί να είναι είτε 01, είτε 11, άρα θα μπορούν να επιλέγονται μόνο οι είσοδοι 1 ή 3, αντίστοιχα. Το κύκλωμα, επομένως, θα μπορεί να λειτουργεί ως πολυπλέκτης 2:1 με 'ενεργές' εισόδους τις  $I_1$  και  $I_3$ , κατά τον τρόπο που υποδεικνύει το Σχήμα V.2.

Αν το σήμα ελέγχου το οποίο παραμένει μόνιμα στη στάθμη της λογικής μονάδας είναι το σήμα  $s_1$ , τότε ο δυαδικός αριθμός  $s_1 s_0$  ο οποίος καθορίζει την επιλεγόμενη είσοδο μπορεί να είναι είτε 10, είτε 11, άρα θα μπορούν να επιλέγονται μόνο οι είσοδοι 2 ή 3, αντίστοιχα. Το κύκλωμα, επομένως, θα μπορεί να λειτουργεί ως πολυπλέκτης 2:1 με 'ενεργές' εισόδους τις  $I_2$  και  $I_3$ .

**6.9.** Στην περίπτωση της αποπολυπλεξίας, είναι γενικά επιθυμητό η πληροφορία εισόδου να δρομολογείται μονάχα προς την επιλεγμένη έξοδο. Για να αναφέρουμε ένα χαρακτηριστικό παράδειγμα από την περιοχή των τηλεπικοινωνιών, η χρήση σε ένα δίκτυο τηλεφωνίας ενός αποπολυπλέκτη της μορφής του 'εκφυλισμένου' αποπολυπλέκτη τον οποίο παρουσιάσαμε θα ισοδυναμούσε με την αποκατάσταση



Σχήμα V.2 Κύκλωμα για την Ερώτηση 6.3

μιας κλήσης μεταξύ ενός ‘καλούντα’ και πολλών ‘καλούμενων’, το οποίο δεν είναι προφανώς επιθυμητό.

Επιπλέον, οι αποπολυπλέκτες μπορούν να χρησιμοποιηθούν σε διάφορες εφαρμογές (όπως στην υλοποίηση αποκωδικοποιητών), όπου η ύπαρξη του σήματος ελέγχου είναι απολύτως απαραίτητη.

Για τους πιο πάνω λόγους, η υλοποίηση αποπολυπλεκτών ‘εκφυλισμένης’ μορφής δεν έχει νόημα, και την αναφέρουμε μόνο για λόγους θεωρητικού ενδιαφέροντος.

**6.11.** Κατά την εφαρμογή του στη συγκεκριμένη μεθοδολογία ο χάρτης Karnaugh δεν χρησιμοποιείται για λόγους απλοποίησης, οπότε και θα είχε σημασία η διάταξη των στοιχείων του με βάση τον κώδικα Gray. Επομένως, ακόμη κι αν διατάσσαμε τα στοιχεία του χάρτη Karnaugh με βάση τη φυσική δυαδική αναπαράσταση, η μέθοδος θα απέδιδε τις ίδιες (και άρα έγκυρες) εκφράσεις για τις λογικές συναρτήσεις των εισόδων του πολυπλέκτη.

## ● Μάθημα 7

**7.3.** Οι αποκωδικοποιητές είναι κυκλώματα *μοναδικής ενεργής εξόδου*, επομένως η έννοια της προτεραιότητας δεν υφίσταται.

**7.4.** Αποδείξαμε πως οι αποκωδικοποιητές είναι *καθολικά* κυκλώματα, άρα οποιαδήποτε λογική συνάρτηση μπορεί να υλοποιηθεί αποκλειστικά με αποκωδικοποιητές. Δεδομένου πως κάθε αποκωδικοποιητής  $N$  εισόδων μπορεί να αντικατασταθεί με έναν αποπολυπλέκτη με  $N$  εισόδους επιλογής και με μόνιμα μη μηδενική την είσοδο (βλπ παράγραφο 7.3.1.2), μπορούμε να συμπεράνουμε πως οποιοδήποτε κύκλωμα μπορεί να υλοποιηθεί αποκλειστικά με αποπολυπλέκτες. Επομένως, ισχύει και η καθολικότητα των αποπολυπλεκτών.

---

## ● Μάθημα 8

**8.1.** Ο ημιαθροιστής είναι *συμμετρικό* κύκλωμα όπως προκύπτει τόσο από τις λογικές εκφράσεις που περιγράφουν τις εξόδους του, όσο και από την ίδια την τοπολογία του κυκλώματος. Επομένως, οι τιμές των εξόδων του θα είναι οι ίδιες είτε το ψηφίο  $x$  εφαρμοστεί στην είσοδο  $A$ , είτε στην είσοδο  $B$ .

**8.2.** Όπως και ο ημιαθροιστής, έτσι και ο αθροιστής είναι *συμμετρικό* κύκλωμα όπως προκύπτει από την προσεταιριστικότητα της πρόσθεσης και επιβεβαιώνεται από τη συμμετρία των λογικών εκφράσεων οι οποίες περιγράφουν τις εξόδους του κυκλώματος. Η συμμετρία αυτή μπορεί, επιπρόσθετα, να επιβεβαιωθεί και από τον πίνακα αλήθειας του αθροιστή, όπου π.χ. όλοι οι συνδυασμοί τιμών των εισόδων οι οποίοι περιέχουν δύο λογικές μονάδες αντιστοιχούν ακριβώς στο ίδιο άθροισμα και στο ίδιο εξερχόμενο κρατούμενο. Επομένως, τόσο τα αθροιζόμενα ψηφία  $A$  και  $B$ , όσο και το εισερχόμενο κρατούμενο  $C_i$  είναι *προσθετέοι* στην ίδια αριθμητική πρόσθεση, η διάκριση μεταξύ των οποίων δεν έχει κανένα απολύτως νόημα. Μπορούμε, συνεπώς, να συμπεράνουμε πως για το κύκλωμα ενός αθροιστή οι εισοδοί είναι όλες ισοδύναμες και, άρα, η πιθανότητα να πάρουμε έγκυρα αποτελέσματα με την εφαρμογή τιμών σε τυχαίους ακροδέκτες εισόδου θα ήταν 100%.

## ● Μάθημα 9

**9.1.** Όπως γνωρίζουμε, ο συνδυασμός εισόδων  $S = R = 1$  δεν είναι επιτρεπτός σε έναν μανδαλωτή SR. Αυτό συμβαίνει επειδή για τον συγκεκριμένο συνδυασμό η έξοδος του λαμβάνει απρόβλεπτες τιμές. Σε μια τέτοια περίπτωση, ολόκληρη η χρονική εξέλιξη της εξόδου από τη στιγμή εφαρμογής του μη επιτρεπτού συνδυασμού τιμών εισόδου ενδεχομένως να οδηγήσει σε απρόβλεπτη (ή, αλλιώς, μη αναμενόμενη) λειτουργία του μανδαλωτή.

## ● Μάθημα 10

**10.1.** Το σύμβολο  $U$  προέρχεται από την αγγλική λέξη 'up', επειδή όταν η συγκεκριμένη είσοδος είναι ενεργή ( $U = 1$ ) τότε η απαρίθμηση είναι αύξουσα.

**10.2.** Το σύμβολο  $P$  προέρχεται από την αγγλική λέξη 'pause', επειδή όταν η συγκεκριμένη είσοδος είναι ενεργή ( $P = 1$ ) τότε η απαρίθμηση διακόπτεται.

## ● Μάθημα 11

**11.1.** Μπορούμε να παρατηρήσουμε πως η σχεδίαση με JK flip-flops, αν και πολυπλοκότερη λόγω του μεγαλύτερου αριθμού των εισόδων για τις οποίες θα πρέπει να προσδιοριστούν οι λογικές εκφράσεις, οδηγεί σε κύκλωμα με συνολικά μικρότερο αριθμό πυλών. Γενικά, αν είναι επιθυμητή η εξοικονόμηση λογικών πυλών, θα πρέπει να εξετάζεται ποιος τύπος flips-flops (ή, ακόμα, και ποιος συνδυασμός τους) οδηγεί στην απλούστερη δυνατή υλοποίηση.



- [1] Κ. Καρούμπαλος, *Εισαγωγή στη θεωρία θορύβου και εφαρμογές*, εκδ. Βασδέκη, 1979.
- [2] Κ. Καρούμπαλος και Γ. Φιλοκύπρου, *Μαθήματα Ηλεκτρονικής*, εκδ. Βασδέκη, 1986.
- [3] Ι. Λιαπέρδος, *Ηλεκτρονική για την Πληροφορική και τις Τηλεπικοινωνίες, Τόμος Α': Αναλογικά Ηλεκτρονικά*, 2011.
- [4] Δ. Νικολός, *Ασκήσεις Αρχιτεκτονικής Υπολογιστών*, Γκιούρδας εκδοτική, 2009.
- [5] A. Al-Azzawi, *Fiber Optics: Principles and Practices*, Taylor & Francis, 2006.
- [6] M. Ben-Ari, *Mathematical Logic for Computer Science*, Springer, 2012.
- [7] J. Bignell and R. Donovan, *Digital Electronics*, Delmar Publishers, 1994.
- [8] P. Cameron, *Combinatorics: Topics, Techniques, Algorithms*, Cambridge University Press, 1994.
- [9] J. Cavanagh, *Digital Computer Arithmetic: Design and Implementation*, McGraw-Hill Computer Science Series, McGraw-Hill, 1984.
- [10] J. Cavanagh, *Sequential Logic: Analysis and Synthesis*, Taylor & Francis, 2006.
- [11] P. Ceruzzi, *A History of Modern Computing*, MIT Press, 2003.
- [12] J. Chadwick, *The Decipherment of Linear B*, Cambridge University Press, 1967.
- [13] T. Cover and J. Thomas, *Elements of Information Theory*, Wiley, 2006.
- [14] L. Floyd Thomas, *Digital Fundamentals*, Pearson Education, 2005.
- [15] A. Fraenkel, Y. Bar-Hillel, and A. Levy, *Foundations of Set Theory*, Studies in Logic and the Foundations of Mathematics, Elsevier Science, 1973.
- [16] S. Haykin, *Communication Systems*, Wiley, 2001.
- [17] J. Hennessy, D. Patterson, and K. Asanović, *Computer Architecture: A Quantitative Approach*, Morgan Kaufmann/Elsevier, 2012.
- [18] J. Huijsing, *Operational Amplifiers: Theory and Design*, Springer, 2011.
- [19] G. Ifrah and D. Bellos, *The Universal History of Numbers: From Prehistory to the Invention of the Computer*, Wiley, 2000.
- [20] M. Karim and A. Awwal, *Optical computing: an introduction*, Wiley series in microwave and optical engineering, Wiley, 1992.
- [21] N. Kularatna, *Essentials of Modern Telecommunications Systems*, Artech House, 2004.
- [22] D. Leach and A. Malvino, *Digital Principles and Applications*, Glencoe, 1994.

- [23] M. M. Mano and M. D. Ciletti, *Digital Design*, Pearson Education, 2008.
- [24] D. McMahon, *Quantum Computing Explained*, Wiley, 2007.
- [25] G. O'Regan, *A Brief History of Computing*, Springer, 2012.
- [26] N. Sloane and A. Wyner, eds., *Claude Elwood Shannon: collected papers*, IEEE Information Theory Society, 1993.
- [27] M. Stanisavljević, A. Schmid, and Y. Leblebici, *Reliability of Nanoscale Circuits and Systems: Methodologies and Circuit Architectures*, Springer, 2010.
- [28] J. Stonham, *Digital Logic Techniques*, Tutorial guides in electronic engineering, Taylor & Francis, 1996.
- [29] A. Tanenbaum and T. Austin, *Structured Computer Organization*, Prentice Hall PTR, 2012.
- [30] R. L. Tokheim, *Digital Electronics: Principles and Applications*, Glencoe/McGraw-Hill, 1999.
- [31] Y. Tsividis, *Operation and modeling of the MOS transistor*, McGraw-Hill series in electrical engineering: VLSI, McGraw-Hill, 1987.
- [32] B. Ulmann, *Analog Computing*, Oldenbourg Wissenschaftsverlag, 2013.
- [33] N. Weste and K. Eshraghian, *Principles of CMOS VLSI design: A systems perspective*, VLSI systems series, Addison-Wesley, 1993.
- [34] Y. Xie, J. Cong, and S. Sapatnekar, *Three-Dimensional Integrated Circuit Design: EDA, Design and Microarchitectures*, Integrated Circuits and Systems, Springer, 2009.

**A** 

AND 66, 67  
ASCII 47

**B** 

Binary-coded decimal 43

**C** 

CMOS 127

**D** 

De Morgan *βλπ κανόνες* De Morgan

**E** 

EDA 165

**F** 

Flip-flop 301, 314  
D 323  
JK 321  
SR 317  
T 325  
ακμοπυροδότητο 314  
αφέντη-σκλάβου 315

**L** 

Least Significant Bit (LSB) 38

**M** 

Modulo-2 *βλπ αριθμητική modulo-2*  
MOSFET 120  
Most Significant Bit (MSB) 38

**N** 

NAND 69  
NOR 69  
NOT 66, 67

**O** 

OR 66, 67

**P** 

PISO (parallel in – serial out) 352  
Pulse code modulation (PCM) *βλπ διαμόρφωση: παλμοκωδική*

**S** 

SIPO (serial in – parallel out) 352

**U** 

UTF-8 47

**X** 

XNOR 70  
XOR 70

**A** 

Αδιάφορος όρος 139  
Αθροιστής 277  
    ημιαθροιστής 277  
    πλήρης 279  
    πολυψήφιος δυαδικών αριθμών 282  
    τετάρτου 278  
Ακολουθιακό κύκλωμα 135, 331  
    ανάλυση 339  
    ασύγχρονο 334  
    εφαρμογές 351

Άλγεβρα

Boole 61  
Boole, δίτιμη 65  
διακοπών 61, 95

Άλγεβρική δομή 57

Αλγόριθμος Quine–McCluskey *βλπ Απλοποίηση συνδυαστικού κυκλώματος: αλγόριθμος Quine–McCluskey*

Ανάδραση 302

Αναπαράσταση 48

    με το συμπλήρωμα ως προς 1 49  
    με το συμπλήρωμα ως προς 2 51  
    πραγματικών αριθμών 52  
    προσημασμένου μέτρου 48  
    σταθερής υποδιαστολής 52

Ανατροφοδότηση 302, *βλπ ανάδραση*

Απαριθμητής

    modulo-4 341  
    modulo-N 341

αμφίδρομης απαρίθμησης 348  
 αύξουσας απαρίθμησης 337, 341  
 κυμάτων 335  
 με παύση 351  
 φθίνουσας απαρίθμησης 336

Απλοποίηση συνδυαστικού κυκλώματος 161  
 αλγεβρική 165  
 αλγόριθμος Quine–McCluskey 165  
 με χάρτη Karnaugh 169

Αποκωδικοποιητής 225, 238  
 2:4 239  
 καθολικότητα 257  
 με επίτρεψη 253  
 οθόνης επτά τμημάτων 241

Απομονωτής 84

Αποπολυπλέκτης 195, 205

Απορροφητικό στοιχείο 77

Αριθμητική modulo-2 375

Αριθμητική και λογική μονάδα 299

Αυτόματο 356

Αφαιρέτης 284  
 ημιαφαιρέτης 284  
 πλήρης 285  
 πολυψήφιων δυαδικών αριθμών 288

**Δ**

Δανειζόμενο 59

Δεδομένα 29

Διάγραμμα Venn 64

Διάγραμμα καταστάσεων 318

Διάγραμμα χρονισμού 152, 307

Διαιρέτης συχνότητας 338

Διακόπτης  
 ηλεκτρονικά ελεγχόμενος 105  
 μηχανικός 96  
 τύπου n 106  
 τύπου p 106

Διαμόρφωση  
 Δέλτα 56  
 παλμοκωδική 56

Δυσμός 81

**Ε**

Επιλογέας δεδομένων 215

**Θ**

Θεωρήματα απορρόφησης 36

Θόρυβος 55

**Κ**

Κανόνες De Morgan 76

Κατάσταση 318

Καταχωρητής ολίσθησης 351

Κρατούμενο 58, 59

Κύκλωμα αρνητικής λογικής 97

Κύκλωμα θετικής λογικής 97

Κώδικας Gray 44, 172, 175

Κωδικοποίηση 230

Κωδικοποιητής 225, 230  
 10:4 BCD 231  
 4:2 235  
 προτεραιότητας 4:2 236

**Λ**

Λογική πύλη 83  
 καθολική 86

Λογική συνάρτηση 71

Λογικό κύκλωμα 83, 89

**Μ**

Μανδαλωτής 301, 302  
 D με επίτρεψη 311  
 SR 302  
 SR με επίτρεψη 309

Μετατροπέας παράλληλου σε σειριακό 352

Μετατροπέας σειριακού σε παράλληλο 351

Μηχανή καταστάσεων 355, 356  
 άπειρων καταστάσεων 356  
 μεθοδολογία σχεδίασης 357  
 πεπερασμένων καταστάσεων 356

Μοντέλα ακολουθιακών κυκλωμάτων 331  
 μηχανή Mealy 332  
 μηχανή Moore 332  
 χωρίς εισόδους 333

**Ο**

Οθόνη επτά τμημάτων 241

Ολοκληρωμένο κύκλωμα 377

Όροι ελαχίστου 143

Όροι μεγίστου 147

**Π**

Πίνακας αλήθειας 67  
 συνεπτυγμένος 195, 199

Πίνακας διέγερσης 306

Πίνακας λειτουργίας 305

Πολλαπλασιαστής 292  
 διψήφιων δυαδικών αριθμών 293  
 μονοψήφιων δυαδικών αριθμών 293  
 πολυψήφιων δυαδικών αριθμών 296

Πολυπλέκτης 195, 196  
 αναλογικός 196  
 ηλεκτρονικός 195  
 ιεραρχία 203  
 οπτικός 196  
 σήμα επιλογής 197  
 τάξη 203  
 ψηφιακός 196

Πολυπλεξία 195, 213

Προτασιακή λογική 61

**Σ**

- Σήμα 54
  - αναλογικό 54
  - ψηφιακό 54
- Συγκριτής 264
  - μεγέθους 268
  - ταυτότητας 264
- Συνδυαστικό κύκλωμα 135, 137
  - πολυπλοκότητα 161
- Σύνολο
  - καθολικό 63
  - κενό 63
- Σύστημα αρίθμησης 34
  - δεκαδικό 35

δυναμικό 37

Συχνότητα λειτουργίας 162

**Υ**

- Υπολογιστής 32
  - ηλεκτρονικός 33
  - κβαντικός 33
  - οπτικός 32

**Χ**

- Χαρακτηριστική εξίσωση 319
- Χαρακτηριστικός πίνακας βλπ πίνακας λειτουργίας
- Χάρτης Karnaugh 151